

UNIVERSIDAD TECNICA
FEDERICO SANTA MARIA

Tesis de Magíster

Creación de estrategia de modulación para una nueva topología DC-DC construida a partir de un doble puente activo con piernas tipo-T basada en semiconductores GaN para aplicaciones de autos eléctricos.

Tesis para optar al grado/título de
Magister en Ciencias de la Ingeniería Electrónica/Ingeniero Civil Electrónico

Alumno
Alejandro Bastian Ives Stowhas Villa

Guía de Tesis/Profesor Supervisor
Dr. Christian Rojas Monrroy

Revisores/Comisión Co-Referente
Dr. Abraham Marquez
Dr. Samir Kouro

5 de Agosto 2024, Valparaíso, Chile

No es el conocimiento, sino el acto de aprendizaje, y no la posesión, sino el acto de llegar a el, lo que concede el mayor disfrute.

-Carl Gauss

AGRADECIMIENTOS

NADA es posible de realizar si uno se encuentra solo; acompañado, es más fácil avanzar y las caídas se sienten menos dolorosas. Por esto y más, me gustaría agradecer a algunas personas por haber formado parte de este camino que me lleva a terminar mi proceso universitario. En primer lugar, a mi familia: a mi hermana Macarena por ser incondicional conmigo y apoyarme en todas mis decisiones, incluso cuando estas no parecieran las mejores, pero estando siempre dispuesta a darme su hombro para todo; a mi padre Ítalo por estar siempre dispuesto a brindarme su mano; y a mi madre Maritza, por ser la persona que siempre vio en mí a un investigador y, desde que tengo memoria, nunca dudó en que podría lograr todo lo que me propusiera.

A mis amigos Eduardo, Emilio y Daniel, por casi 20 años de amistad en donde han demostrado ser mi familia un sinnúmero de veces; a Sebastián, Daniel, Gerald y Matías, por darme momentos de felicidad y reflexión a lo largo de este camino; a Kathy, Katia, Bruno, Dave, Feño y Pablo por formar parte de un grupo donde no solo pude desarrollarme académicamente, sino también ser feliz; a Alondra por esas increíbles conversaciones; y al equipo del AC3E, en especial a Rodrigo, Alan, Jhona, Pedro, Alejandro P. y Ronald, quienes jamás dejaron de brindarme su ayuda cuando me sentía estancado.

Quisiera agradecer profundamente a 3 profesores que formaron parte de forma activa de mi desarrollo académico y personal. En primer lugar, al profesor Abraham Márquez por sus consejos, guía y amistad; al profesor Iván Szánto, quien me acompañó de una u otra forma desde el inicio hasta el final de mi carrera universitaria, haciendo que priorizara mi felicidad en momentos de decisión; y finalmente, al profesor Christian Rojas, quien me apoyó en gran parte de mi proceso académico, confiando en mis capacidades y guiándome en el camino de la investigación.

Finalmente, a Camila, quien fue mi acompañante en toda mi vida universitaria y quien, en gran parte, me dio una razón por la cual llegar a donde he llegado hoy.

Este trabajo fue apoyado por FONDECYT bajo la subvención N° 1210757,por el Centro Avanzado de Ingeniería Eléctrica y Electrónica (AC3E) bajo el Proyecto ANID/BASAL/FB0008, al Chilean Solar Energy Reserch Center (SERC) Proyecto ANID/FONDAP/1522A0006 y por la Dirección de Postgrado y Programas de la Universidad Técnica Federico Santa María, Valparaíso, bajo la Subvención PIIC-065/2023.

Alejandro Bastián Ives Stowhas Villa

RESUMEN

ESTE TRABAJO presenta el desarrollo de una estrategia de modulación para una nueva topología de convertidores DC-DC aislados de doble puente activo (Dual Active Bridge, DAB), la cual cuenta con piernas tipo-T para la generación de más niveles de voltaje y es simétrica con respecto al transformador de alta frecuencia que se encuentra entre ambos puentes. Se plantea el uso de semiconductores basados en tecnología de nitruro de galio (GaN), donde se buscará obtener diferentes configuraciones de convertidores a partir de la modulación implementada, manteniendo referencias de offset de corriente y niveles de voltaje en el enlace AC (dado que es un convertidor DC-DC indirecto) a partir del control.

El principal objetivo de esta modulación es la construcción y análisis de diferentes convertidores DC-DC, evaluando la eficiencia, el seguimiento a referencias y la capacidad de regeneración a partir de la modulación y los lazos de control propuestos. Con ello, se propondrá un sistema para maximizar la eficiencia del sistema ante cargas variables a partir del cambio en la topología del convertidor, pudiendo aplicarse esto en el proceso de transferencia de potencia entre la batería y el tren de potencia de un vehículo eléctrico.

La estrategia de modulación y el esquema de control propuestos se validarán de forma experimental mediante la construcción de la topología utilizada con semiconductores IGBT, realizando pruebas a lazo abierto y cerrado ante diferentes escenarios de carga. Esto permitirá evaluar parámetros como el seguimiento a referencia, el ripple de voltaje en la salida del convertidor, la distorsión armónica en el enlace AC del convertidor y la correcta emulación de los diferentes convertidores presentados en la tesis

Palabras Claves

Convertidor de doble puente activo, Convertidores de cinco niveles, Puente tipo T, Modulaciones con desplazamiento de fase, Convertidores DC-DC basados en GaN, Trenes de potencia para vehículos eléctricos (EV).

ABSTRACT

THIS WORK presents the development of a modulation strategy for a new topology of isolated dual active bridge (DAB) DC-DC converter topology, featuring T-type for the generation of multiple voltage levels and is symmetrical with respect to the high-frequency transformer between both bridges. The use of gallium nitride (GaN) semiconductor technology is proposed to achieve different converter configurations through the implemented modulation, maintaining current offset references and voltage levels in the AC link (given that it is an indirect DC-DC converter) through control.

The main objective of this work is the construction and analysis of different DC-DC converters, evaluating efficiency, reference tracking, and regeneration capability based on the proposed modulation and control loops. Thus, a system will be proposed to maximize the system efficiency under variable loads by changing the converter topology. This could be applied in the power transfer process between the battery and the powertrain of an electric vehicle.

The proposed modulation strategy and control scheme will be experimentally validated by constructing the topology using IGBT semiconductors. Tests will be conducted in open and closed loop configurations under various load scenarios to evaluate parameters such as reference tracking, voltage ripple at the converter output, harmonic distortion in the converter's AC link, and the accurate emulation of the different converters presented in the thesis.

Keywords

Dual active bridge converter, Five-level Converters, T-Type Bridge, Phase-Shifted Modulations, GaN-Based DC-DC converters, EV Powertrains.

ÍNDICE

AGRADECIMIENTOS i

RESUMEN ii

ABSTRACT iii

ÍNDICE DE FIGURAS vii

ÍNDICE DE TABLAS x

ABREVIACIONES xii

1. INTRODUCCIÓN 1

1.1. Estado del Arte 1

1.1.1. Transición Energética 2

1.1.2. Convertidores DC-DC en trenes de potencia 3

1.1.3. Aplicaciones de semiconductores GaN en convertidores DC-DC . . 4

1.2. Hipótesis 6

1.3. Objetivos 6

1.4. Alcances y limitaciones 7

1.5. Resumen de los capítulos del escrito 7

2. FAMILIA DE CONVERTIDORES DUAL ACTIVE BRIDGE 9

2.1. Convertidor Dual Active Bridge 10

2.1.1. Modulaciones 11

2.1.2. Modelo Dual Active Bridge 12

2.1.3. Lazo de control 14

2.2. Dual Active Bridge Trifásico 16

2.3. Dual Active Bridge Multipuerto 17

2.4. Dual Active Bridge Multinivel 17

2.4.1. Topologías basada en capacitor flotante 18
2.4.2. Topologías basada en NPC 18
2.4.3. Topología basada en piernas T-Type 19

3. CONVERTIDOR DAB T-TYPE SIMÉTRICO 22
3.1. Topología del convertidor DAB T-Type simétrico 23
3.2. Estados del convertidor DAB T-Type simétrico 23
3.3. Convertidores posibles a emular con el DAB T-Type simétrico 26
3.4. Transmisión de potencia en el convertidor DAB T-Type simétrico . . . 26
3.5. Características HFT para enlace AC-AC 28
3.6. Lógica de funcionamiento de la modulación 31
3.7. Esquema de control propuesto basado en DAB 32
3.8. Generación de flags de funcionamiento 33
3.9. Sistema de balance de Condensadores 34
3.10. Diagrama de Flujo de la modulación 36
3.11. Generación de 5 niveles de voltaje como ejemplificación 37
3.12. Forma de generar diferentes convertidores con la modulación propuesta . 38

4. SIMULACIÓN DEL SISTEMA DAB T-TYPE SIMÉTRICO 39
4.1. Circuito del convertidor DAB T-Type basado en GaN 40
4.1.1. Parámetros del sistema implementado 41
4.1.2. Implementación sistema de modulación y lazo de control propuesto 41
4.1.3. Modelo térmico del semiconductor y calculo de pérdidas 43
4.2. Resultados de Simulación 45
4.2.1. Formas de onda de los convertidores emulados 45
4.2.2. Funcionamiento a lazo cerrado. 46
4.2.3. Comportamiento del 5L-DAB ante casos de carga y regeneración. . 51
4.2.4. Eficiencias del sistema en diferentes rangos de potencia. 52
4.2.5. Distribución de pérdidas de los convertidores implementados. . . 53
4.3. Comparación de los convertidores emulados. 54

5. RESULTADOS EXPERIMENTALES 55
5.1. Armado Convertidor DAB T-Type basado en IGBT 55
5.2. Parámetros del sistema implementado 57
5.3. Plataforma de Control MicrolabBox dSpace 57
5.4. Señales de disparo IGBT y tarjeta de interconexión MicrolabBox . . . 58
5.5. Creación plataforma HMI para control del sistema 59
5.6. Emulación de los seis diferentes convertidores en lazo abierto 60
5.7. Operación del convertidor en lazo cerrado 67

5.8. Propuesta implementación del convertidor con semiconductores GaN. . . 72
5.8.1. Utilización Modulo GaN Texas instruments 72
5.8.2. PCB de montaje de semiconductores 73
5.8.3. Comunicación con MicrolabBox y Adaptación del programa FPGA 74

6. CONCLUSIONES 75
6.1. Resumen y Conclusiones 75
6.2. Trabajo Futuro 76

A. REPORTE CREACIÓN DE PROGRAMA FPGA EN MICROLABBOX REPLICANDO ESTRATEGIA DE MODULACIÓN 77

B. PUBLICACIONES GENERADAS 86

C. MANUAL CARACTERIZACIÓN DE TRANSFORMADORES CON KEYSIGHT E5061B 99

BIBLIOGRAFÍA 106

Índice de figuras

1.1. Países con mayor porcentaje de ERNC en sus sistemas eléctricos [1]. . . 2
1.2. Tendencia en inversión de ERNC en el mundo [1]. 3
1.3. Estructura de la topología de convertidor propuesta. 4
1.4. Comparativa entre materiales de semiconductores. 5

2.1. Esquema convertidor Dual Active Bridge. 10
2.2. Diferentes modulaciones estudiadas del convertidor DAB. 12
2.3. Esquema de control DAB en tren de potencia. 14
2.4. Esquema convertidor Dual Active Half Bridge. 15
2.5. Esquema convertidor Dual Active Bridge Trifásico. 16
2.6. Esquema convertidor Dual Active Bridge Multipuerto. 17
2.7. Esquema convertidor Dual Active Bridge con capacitor flotante. 18
2.8. Esquema convertidor three level Dual Active Bridge. 19
2.9. Esquema convertidor Four Level Dual Active Bridge. 20
2.10. Esquema convertidor Five Level Dual Active Bridge. 21

3.1. Tren de Potencia basado en Topología del convertidor DAB T-type DC-DC. 23
3.2. Estados de conducción básicos del DAB. 24
3.3. Estados de conducción con $V_{AC} = \pm V_{DC}/2$ en el primario del HFT. . . 24
3.4. Estado de conducción con $V_{AC} = 0$ en el primario del HFT. 25
3.5. Esquema SPS aplicado en convertidor 5L-DAB. 27
3.6. HFT caracterizado y modelo equivalente 28
3.7. Mediciones a circuito abierto del HFT y su resonancia. 29
3.8. Medición Inductancia y Resistencia en Cortocircuito. 30
3.9. Lógica generan de funcionamiento de control y modulación. 31
3.10. Lógica de ángulos para creación de niveles de voltaje. 32
3.11. Esquema de control de voltaje basado en DAB. 32
3.12. Esquema de generación para generar los niveles de voltaje. 34

3.13. Sistemas de balance de condensadores. 35
3.14. Diagrama de Flujo que genera las señales de salida de un puente del convertidor. 36
3.15. Ejemplo de la lógica de las señales para generar una forma de onda de 5 niveles. 37

4.1. Esquemático del convertidor propuesto en PLECS 40
4.2. Esquema de control propuesta implementado en PLECS. 41
4.3. Esquema de pulsos de disparo del sistema. 42
4.4. Generación de "Flags" de modulación realizada. 42
4.5. Máquina de estados implementada en PLECS. 43
4.6. Características Térmicas: a) pérdidas de encendido b) pérdidas de conducción semiconductor c) pérdidas de apagado d) pérdidas conducción diodo. . . 43
4.7. Método de obtención de pérdidas y eficiencias. 44
4.8. Detalle de las pérdidas consideradas del sistema. 44
4.9. Formas de onda en el primario del HFT para las topologías DAHB y 3L-DAHB. 46
4.10. Formas de onda en el primario del HFT para las topologías DAB y 3L-DAB. 47
4.11. Formas de onda en el primario del HFT para las topologías 4L-DAB y 5L-DAB. 47
4.12. Seguimiento a referencia, actuación y voltaje en condensadores para las topologías DAHB (a,b,c) y 3L-DAHB (d,e,f). 48
4.13. Seguimiento a referencia, actuación y voltaje en condensadores para las topologías DAB (a,b,c) y 3L-DAB (d,e,f). 49
4.14. Seguimiento a referencia, actuación y voltaje en condensadores para las topologías 4L-DAB (a,b,c) y 5L-DAB (d,e,f). 50
4.15. Formas de onda en el primario y secundario del HFT ante escenarios de cara y regeneración. 51
4.16. Eficiencias de los convertidores emulados en un barrido en potencia. . . 52
4.17. Distribución de pérdidas de los convertidores estudiados. 53

5.1. Diagrama simplificado de la implementación experimental del sistema. . . 56
5.2. Foto Set-up experimental. 56
5.3. Tarjeta de Disparo IGBT [2]. 58
5.4. Tarjeta de interconexión MLBX-Disparos IGBT [3]. 58
5.5. Interfaz HMI desarrollada. 59
5.6. Mediciones a diferentes potencias para las topologías DAHB y 3L-DAHB. . 61
5.7. Voltaje, corriente y sus armónicas en el primario para las topologías DAHB (a,b,c) y 3L-DAHB (d,e,f), para 200 W de salida. 62
5.8. Mediciones a diferentes potencias para las topologías DAB y 3L-DAB. . . 63
5.9. Voltaje, corriente y sus armónicas en el primario para las topologías DAB (a,b,c) y 3L-DAB (d,e,f). 64
5.10. Mediciones a diferentes potencias para las topologías 4L-DAB y 5L-DAB. . 65

5.11. Voltaje, corriente y sus armónicas en el primario para las topologías 4L-DAB (a,b,c) y 5L-DAB (d,e,f). 66
5.12. Seguimiento a referencia, actuación y voltaje en condensadores para las topologías DAHB (a,b,c) y 3L-DAHB (d,e,f). 68
5.13. Seguimiento a referencia, actuación y voltaje en condensadores para las topologías DAB (a,b,c) y 3L-DAB (d,e,f). 69
5.14. Seguimiento a referencia, actuación y voltaje en condensadores para las topologías 4L-DAB (a,b,c) y 5L-DAB (d,e,f). 70
5.15. Análisis de balance de condensadores para la topología 4L-DAB. . . . 71
5.16. a) Diagrama circuital del Módulo del b) Vista superior del módulo c) Vista inferior del módulo. 72
5.17. PCB diseñada para montar módulos GaN. 73

Índice de tablas

2.1. Estados de conducción primario del DAB. 10
2.2. Estados de conducción secundario del DAB. 10
2.3. Estados de conducción DAHB. 16
2.4. Estados de conducción 3L-DAB. 19
2.5. Estados de conducción 4L-DAB. 20
2.6. Estados de conducción 5L-DAB. 21

3.1. Estados de conducción DAB T-type simétrico. 25
3.2. Convertidores emulados por el convertidor y modulación propuestos. . . 26
3.3. Progresión de la corriente en el convertidor 5L-DAB modulado con SPS. . 27
3.4. Parámetros utilizados para el calculo de características HFT 28
3.5. Parámetros a condiciones nominales obtenidos del HFT utilizado. . . . 30
3.6. Familia de topologías de potencia DAB T-type generadas aplicando la modulación generalizada propuesta. 38

4.1. Características semiconductor GS66516 de GaN Systems. 40
4.2. Parámetros del sistema simulado. 41
4.3. Ángulos de operación α, β para ejemplificar las topologías emuladas. . . 45
4.4. Resumen de resultados operación lazo cerrado topologías DAHB y 3L-DAHB. 48
4.5. Resumen de resultados operación lazo cerrado topologías DAB y 3L-DAB. 49
4.6. Resumen de resultados operación lazo cerrado topologías 4L-DAB y 5L-DAB. 50
4.7. Pérdidas desglosadas por tipo para convertidores DAB y 5L-DAB. . . . 53
4.8. Tabla comparativa entre convertidores. 54

5.1. Componentes utilizadas en el Set-up. 57
5.2. Parámetros del sistema implementado. 57
5.3. Valores de voltaje y potencia usados en las mediciones en lazo abierto. . . 60

5.4. Ángulo de desfase en rad para cada punto de operación en los diferentes convertidores emulados. 60
5.5. Eficiencias obtenidas para cada uno de los puntos de operación de la tabla 5.4. 67
5.6. Resumen de resultados operación lazo cerrado topologías DAHB y 3L-DAHB. 68
5.7. Resumen de resultados operación lazo cerrado topologías DAB y 3L-DAB. 69
5.8. Resumen de resultados operación lazo cerrado topologías 4L-DAB y 5L-DAB. 70
5.9. Desempeño de los diferentes convertidores emulados bajo diferentes criterios. 71
5.10. Parámetros básicos Módulo LMG342X-BB-EVM Ti. 73

ABREVIACIONES

Mayúsculas

PWM	: pulsewidth modulation.
2L-VSI	: two-level voltage source inverter
DSP	: digital signal processor.
3L-NPC	: three-level neutral-point-clamped
FPGA	: field programmable gate array
HMI	: human machine interface
DAB	: dual active bridge
DAHB	: dual active half bridge
3L-DAB	: three levels dual active bridge
3L-DAHB	: three levels dual active half bridge
5L-DAB	: five levels dual active bridge
4L-DAB	: four levels dual active bridge
SPS	: Single Phase Shift
DPS	: Double Phase Shift
TPS	: Triple Phase Shift
EV	: electric vehicle
Si	: silicon
GaN	: gallium nitride
SiC	: silicon carbide
HFT	: High frecuency transformer
PCB	: printed circuit board
VNA	: vector network analyzer
KVL	: kirchhoff Voltage Law
KCL	: kirchhoff Current Law
ERNC	: Energías renovables no convencionales

Capítulo 1

INTRODUCCIÓN

1.1. Estado del Arte

LA ELECTRIFICACIÓN de sistemas industriales y domésticos, junto con la **transición energética** hacia energías renovables, es un proceso necesario para reducir las emisiones de gases de efecto invernadero a la atmósfera [4]. Esto plantea desafíos como la necesidad de sistemas bidireccionales para aplicaciones de sistemas de propulsión de vehículos eléctricos (EV) de alta densidad de energía.

Como etapa intermedia entre la generación/almacenamiento y la carga, los convertidores DC-DC aparecen como una buena opción [5], en especifico los convertidores DAB se han propuesto como una solución de interfaz popular [6]. Además, para sistemas de mayor potencia, se sugiere el uso de convertidores multinivel para minimizar el estrés de voltaje, reducir la distorsión de corriente y mejorar las capacidades de control sobre los requisitos del sistema. Esta misma lógica se puede aplicar a familias de convertidores DAB [7], estudiando múltiples configuraciones para mejorar la eficiencia general.

En la búsqueda de las mejoras de eficiencia y aumento en la densidad de potencia, también aparece como una importante herramienta el uso de diferentes materiales, de cara a este planteamiento la utilización de Nitruro de Galio es cada vez mas fuerte [8–13], pudiendo proveer eficiencias en altos rangos de temperatura en donde el silicio es incapaz de llegar sin ver comprometida su eficiencia de forma drástica [14].

1.1.1. Transición Energética

La electromovilidad en Chile es de gran importancia debido a varios factores clave. Chile es un país altamente dependiente de la importación de combustibles fósiles, lo que la hace vulnerable a las fluctuaciones en los precios del petróleo y los impactos ambientales asociados con su uso. La electromovilidad reduce esta dependencia al utilizar la electricidad, que puede generarse localmente a partir de fuentes renovables, como la energía solar y eólica, donde el país está en constante avance [1], donde Chile es un referente mundial en el área [15]

. Además, Chile enfrenta desafíos ambientales, como la contaminación del aire y el cambio climático. La electromovilidad contribuye a la reducción de emisiones de gases de efecto invernadero y a la mejora de la calidad del aire al promover vehículos eléctricos no contaminantes, siendo este un paso fundamental en la transición energética [1, 16].

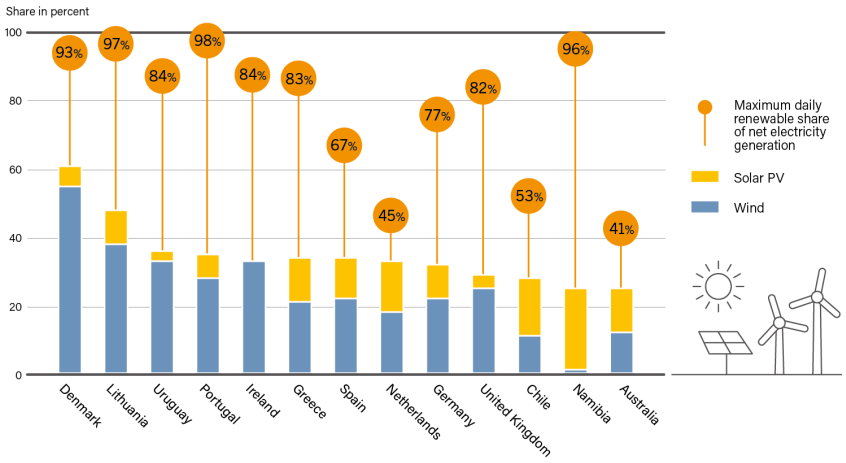


Figura 1.1: Países con mayor porcentaje de ERNC en sus sistemas eléctricos [1].

A nivel mundial, la venta de vehículos eléctricos está experimentando un crecimiento imparable. Según datos de la Agencia Internacional de Energía, en 2022 las ventas sobrepasaron los 10 millones de unidades, representando un 14 % del total de ventas de automóviles en el mundo. Este porcentaje es significativamente mayor que el 9 % alcanzado en 2021 y el 5 % en 2020. En Chile, también se esta viendo un aumento notable: en 2020, apenas había 1,791 vehículos eléctricos en circulación, pero para junio de 2023, esta cifra había escalado a 6,812 unidades. [17], esto sumado a un aumento en la tendencia de inversión en el sector de las energías renovables, especialmente en energía solar, donde Chile es líder (1.2), sumado a esto, el gobierno de Chile de mano del ministerio de energía tiene establecida una hoja de ruta hasta el 2050 donde se analizan y establecen las metas relacionadas a electromovilidad en el país [18].

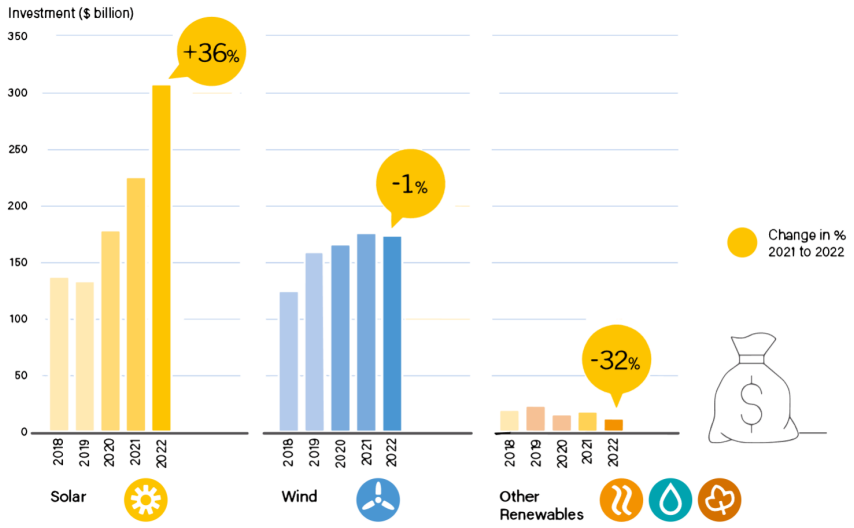


Figura 1.2: Tendencia en inversión de ERNC en el mundo [1].

Dentro de las posibilidades a la hora de implementar vehículos eléctricos, las más recurrentes son la implementación de sistemas de almacenamiento de energía mediante baterías [19], siendo especialmente popular la batería de ion de litio [20], y la alimentación del sistema mediante celdas de hidrógeno, estos últimos tomando principal relevancia en vehículos de transporte de recursos como grandes camiones e incluso barcos [21]. Para acotar el trabajo a realizar, se abordarán los vehículos de motores a corriente alterna, alimentados por un pack de baterías.

De cara a masificar la electromovilidad en Chile y en el mundo, mejorar la eficiencia energética de cada uno de los procesos asociados a esta es fundamental. Entre estos se encuentran la instancia de generación de la energía, distribución y carga de los vehículos eléctricos, a los cuales se les dará protagonismo en este trabajo, específicamente al **tren de potencia** del vehículo en cuestión.

1.1.2. Convertidores DC-DC en trenes de potencia

Uno de los principales elementos de un vehículo eléctrico es el tren encargado de transmitir potencia entre el pack de batería y el motor eléctrico, el cual se puede implementar de múltiples formas [22]. Para esta tesis, se propone el sistema de la figura 1.3, el cual se compone de un convertidor DC-DC con diversas características, como ser elevador, reductor o funcionar de forma intercalada, entre otros [23]. Su función es adaptar el voltaje DC para el inversor encargado de alimentar el motor del vehículo, ante escenarios de carga variable.

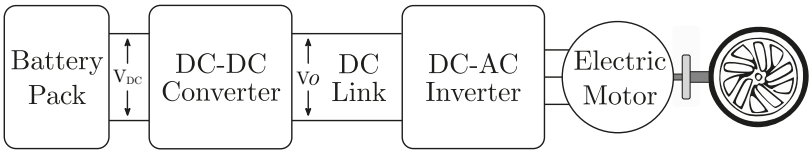


Figura 1.3: Estructura de la topología de convertidor propuesta.

Ante la necesidad de mejorar una serie de aspectos de funcionamiento, como la eficiencia y la densidad de potencia [24], así como proporcionar controlabilidad, aislamiento galvánico y capacidad de regeneración [23], el convertidor de Puente Dual Activo (DAB) emerge como una opción muy sólida. Su topología, modulación y esquema de control ya están ampliamente investigados [6], y se pueden encontrar varias variantes, entre las que se incluyen las siguientes:

Convertidores DAB Trifásicos: Estos convertidores son una adaptación de la topología DAB diseñada específicamente para sistemas de potencia trifásicos. Ofrecen beneficios como una mayor flexibilidad en aplicaciones trifásicas, mejora de la calidad de la energía, alta eficiencia y fiabilidad. Son ideales para aplicaciones industriales y comerciales donde se requiere una conversión de energía eficiente y controlada en sistemas de tres fases. [25–28]

Convertidores DAB Multipuerto: Estos convertidores permiten la conexión de múltiples fuentes de energía y cargas a través de puertos de entrada y salida adicionales, lo que brinda una mayor flexibilidad y funcionalidad. Optimizan el uso de energía, mejoran la eficiencia del sistema y proporcionan redundancia en caso de fallos. Su capacidad para manejar múltiples tipos de carga y suministrar energía a diferentes sistemas de manera independiente los hace atractivos para aplicaciones que requieren una gestión energética sofisticada y adaptable. [25, 26, 29–32]

Convertidores DAB Multinivel: Estos convertidores utilizan múltiples etapas de conmutación para generar formas de onda de salida de mayor calidad y reducir los peaks de voltaje y corriente en los componentes de conmutación. Esto puede mejorar la eficiencia y la calidad de la energía en sistemas de alta potencia. [33–45]

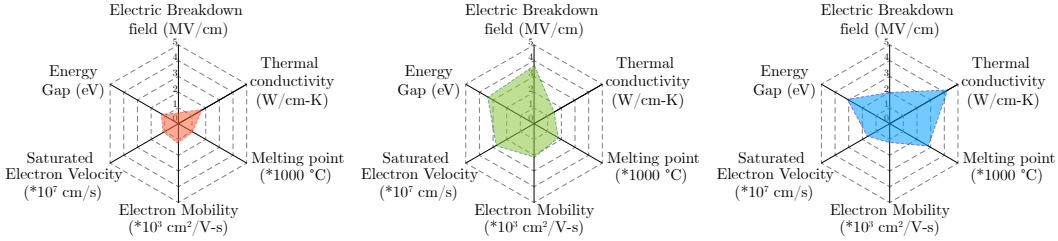
1.1.3. Aplicaciones de semiconductores GaN en convertidores DC-DC

Los semiconductores de nitruro de galio (GaN) están ganando terreno en aplicaciones de electrónica de potencia debido al avance y desarrollo tecnológico actual. Entre las principales razones para preferir los semiconductores de GaN sobre otros materiales como el silicio (Si) o el carburo de silicio (SiC), destaca la alta frecuencia de conmutación que se puede alcanzar,

lo que permite la fabricación de convertidores más compactos y livianos [46], aumentando así la densidad de potencia del sistema en general. Esto se logra gracias a las bajas tasas de capacitancia parásita intrínseca de los materiales en cuestión.

Los semiconductores basados en GaN tienen menores pérdidas de conmutación que sus contrapartes de otros materiales, manteniendo al mismo tiempo bajas pérdidas de conducción, lo que los hace sumamente eficientes [8,10]. Además, en comparación con la tecnología de silicio (Si), son más resistentes a altas temperaturas, lo que permite llevar los sistemas basados en GaN a límites físicos mayores sin temor a la degradación del material.

A continuación, se presenta un breve resumen comparativo de las características físicas de diferentes tipos de semiconductores [11, 12].



(a) Silicio (Si). (b) Nitruro de Galio (GaN). (c) Carburo de Silicio (SiC).

Figura 1.4: Comparativa entre materiales de semiconductores.

De estos gráficos comparativos es posible observar como las nuevas tecnologías de materiales basadas en SiC y Gan superan al Silicio en casi todos los sentidos, y teniendo diferentes fortalezas y debilidades entre si, como lo podrían ser la conductividad térmica la principal ventaja de los semiconductores basados en SiC y el gran punto de ruptura eléctrico del Nitruro de Galio. En resumen esta tecnología de semiconductores abre la puerta a obtener con mayor facilidad sistemas eficientes, confiables y densos en potencia.

1.2. Hipótesis

La hipótesis presentada en este trabajo sostiene que es viable desarrollar una estrategia de modulación para la topología DAB T-type bidireccional simétrica basada en la construcción de niveles de voltaje. El objetivo de esta estrategia sería emular seis convertidores de potencia diferentes de la familia DAB, controlando el voltaje de salida del sistema utilizando el modelo de un convertidor DAB convencional. De esta manera, con un único lazo de control, se podría evaluar el rendimiento en eficiencia de cada convertidor emulado en distintos rangos de potencia. Una vez obtenidos los datos de eficiencia para cada rango de potencia, sería factible implementar un método para cambiar el convertidor según la potencia requerida. Esto permitiría reducir las pérdidas promedio del convertidor y suavizar la curva de eficiencia en un rango amplio de potencia de operación.

La principal contribución de este trabajo radica en la capacidad de la nueva topología de convertidor de potencia propuesta para, mediante la estrategia de modulación descrita anteriormente, obtener un sistema regenerativo, sin diodos e ideal para aplicaciones de trenes de potencia en vehículos eléctricos (EV).

1.3. Objetivos

El principal objetivo de este trabajo es diseñar una modulación que permita maximizar la eficiencia en un amplio rango de potencia a través de la construcción de diferentes niveles de voltaje en el enlace AC, logrando así emular el comportamiento de diferentes topologías de potencia, pudiendo replicar sus características, de la mano de esto se buscará implementar un único sistema a lazo cerrado que permita controlar el voltaje de salida de cada de una de estas topologías, teniendo como última meta la de obtener una mejora en la eficiencia generalizada del sistema al iterar entre distintos modos de funcionamiento.

Los objetivos específicos son los siguientes:

- Realizar un estudio del estado del arte de construcción de convertidores DAB multinivel, con sus respectivas modulaciones y lazos de control.
- Diseñar una modulación capaz de generar diferentes niveles de voltaje en el enlace AC.
- Diseñar un único lazo de control para el voltaje de salida en todo el rango de funcionamiento del convertidor.
- Construir una simulación del convertidor para comprobar el esquema de modulación y control diseñados.

- Verificar la capacidad de emulación de distintas topologías de potencia a partir de un único convertidor y el esquema de modulación diseñado.
- Cálculo de la eficiencia de cada topología emulada por sistema a partir de la simulación considerando pérdidas del transformador y semiconductores.
- Validación experimental de la modulación, control y topología propuestas.

1.4. Alcances y limitaciones

Dado que se busca como objetivo final la validación experimental de la topología y estrategia de modulación algunos de los puntos mas importantes a considerar durante la creación teórica y en simulación de la modulación sera la de poder replicar esta en una plataforma que permita generar las señales necesarias para replicar los resultados simulados. Dado que tanto la topología como la modulación son nuevas, se tomarán las siguientes salvedades en el sistema para facilitar la implementación experimental del mismo:

Implementación en IGBT: Pese a que el sistema originalmente se concibe con semiconductores GaN, estos conllevan desafíos de cara a la alta frecuencia de conmutación, su elevado costo y su baja tolerancia ante fallas, por lo que se decidió usar semiconductores IGBT basados en Si, dada su fiabilidad, modularidad y facilidad de uso.

Regeneración del sistema: Por simplificación del sistema, se eligió por solo hacer funcionar el sistema en modo carga, y no en modo regeneración, dado los desafíos de implementar la regeneración sin un control robusto, sumado a esto se requeriría tener disponibles dos fuentes regenerativas para un único Set-Up, lo que no es viable al momento de realizar este trabajo.

Potencia de trabajo: De la mano de la implementación de IGBT, se limitó la potencia de trabajo del convertidor, dado que se buscará realizar una validación de la modulación de cara a la obtención de formas de onda, para así poder replicar en un futuro en otras tecnologías de semiconductores, por lo que no llegará a los valores nominales de potencia propuestos en simulación.

1.5. Resumen de los capítulos del escrito

Este documento esta separado en Nueve capítulos, el **Capitulo 1** es una introducción al tema de la investigación. Contiene una revisión del estado del arte, establece los aportes de la tesis y una estructura general de capítulos. En el **Capitulo 2** se realiza una descripción de los diferentes convertidores los cuales se pueden emular a partir de la topología estudiada en el escrito, la cual se presenta de forma detallada en el capitulo el

Capitulo 3, para lograr obtener la emulación de los convertidores descritos se desarrollara una estrategia de modulación detallada . Como primera instancia para validar el sistema diseñado se genero una simulación descrita y analizada en el **Capitulo 4** el cual es proseguido por la implementación experimental del sistema con semiconductores IGBT y una propuesta de implementación en GaN en el **Capitulo 5**. La conclusión presentada en el **Capitulo 6** presenta un breve resumen del trabajo realizado, los principales puntos a destacar y el trabajo futuro propuesto. El **Apéndice A** es una explicación detallada del programa realizado en la plataforma MLBX para poder ejecutar la modulación diseñada. El **Apéndices B** es una recopilación de las publicaciones generadas a partir del trabajo realizado en este escrito. Finalmente en el **Apéndice C** se presentará por una parte un manual para caracterizar transformadores planares con un VNA, lo cual fue necesario para la realización de esta tesis y por otra,

Capítulo 2

FAMILIA DE CONVERTIDORES DUAL ACTIVE BRIDGE

LA FAMILIA de convertidores tipo Dual Active Bridge (DAB) se destaca por su alta eficiencia energética, flexibilidad y confiabilidad en la conversión de energía [43, 47–51]. Al minimizar las pérdidas de energía durante la conversión, estos convertidores ofrecen una eficiencia superior, lo que se traduce en un menor consumo de energía y una mayor eficiencia global del sistema. Su capacidad para operar en una amplia gama de voltajes de entrada y salida los hace adecuados para diversas aplicaciones, desde sistemas de energía renovable hasta redes de distribución eléctrica.

Por otro lado, los DAB también destacan por su diseño compacto y liviano [24], aprovechando un transformador de alta frecuencia que cumple la función de aislante galvánico y puede ser elevador o reductor de voltaje. Esta característica reduce su tamaño, lo que los hace ideales para aplicaciones donde el espacio y el peso son críticos, como vehículos eléctricos y sistemas portátiles de energía. A pesar de su tamaño reducido, mantienen altos estándares de fiabilidad y durabilidad gracias a su diseño robusto y eficiente gestión térmica. Estas características se pueden mejorar aún más al agregar más niveles de voltaje en el enlace alterno, utilizando piernas tipo-T y/o técnicas avanzadas de control y modulación [7, 41, 52–57].

En este capítulo se presentarán tres variantes de convertidores DAB diseñadas para mejorar la eficiencia y versatilidad: los **Convertidores DAB Trifásicos**, los **Convertidores DAB Multipuerto** y los **Convertidores DAB Multinivel**. Se hará especial hincapié en esta última variante, donde se analizarán algunas de sus subvariantes, como los **DAB NPC**, los **DAB flying capacitor** y los **DAB T-type**, que serán el foco de este estudio.

2.1. Convertidor Dual Active Bridge

El convertidor Dual Active Bridge (DAB) es el componente central de la familia de convertidores que comparten su nombre. Este sistema consta de dos enlaces DC, conectados de manera simétrica mediante dos puentes H, y están interconectados por un transformador de alta frecuencia (HFT), como se puede observar en la Fig. 2.1. Los DAB ofrecen varias ventajas significativas en comparación con otras topologías de convertidores. Estas ventajas incluyen una alta eficiencia, gracias a la capacidad de controlar la energía en ambas direcciones y minimizar las pérdidas de conmutación; flexibilidad en la gestión de múltiples fuentes y cargas, lo que permite adaptarse a una amplia gama de aplicaciones; aislamiento galvánico entre la entrada y la salida, lo que garantiza la seguridad del sistema; y la capacidad de controlar la forma de onda de salida, lo que mejora la calidad de la energía suministrada a las cargas [6].

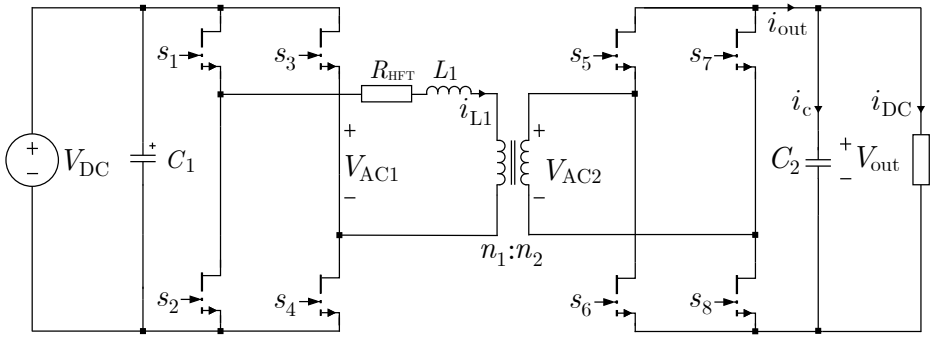


Figura 2.1: Esquema convertidor Dual Active Bridge.

A continuación se presenta la tabla resumen con los estados de conducción tanto del primario como del secundario del convertidor:

Tabla 2.1: Estados de conducción primario del DAB.

s_1	s_2	s_3	s_4	V_{AC1} [V]
1	0	0	1	V_{DC}
0	1	1	0	-V_{DC}

Tabla 2.2: Estados de conducción secundario del DAB.

s_5	s_6	s_7	s_8	V_{AC2} [V]
1	0	0	1	V_{out}
0	1	1	0	-V_{out}

2.1.1. Modulaciones

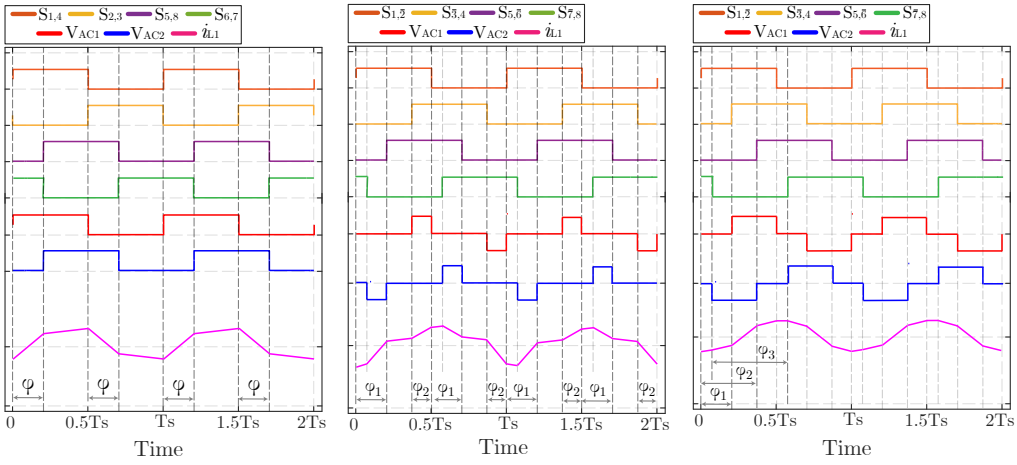
Las modulaciones SPS (Single Phase Shift), DPS (Double Phase Shift) y TPS (Triple Phase Shift) son algunas de las técnicas de modulación utilizadas en convertidores Dual Active Bridge (DAB) para controlar la forma de onda y nivel de salida y por consecuencia mejorar la eficiencia del sistema [52, 58–60].

SPS (Single Phase Shift): En SPS, presentada en la Fig. 2.2,a se aplica un único desplazamiento de fase entre las señales de conmutación de los puentes, estas señales son complementarias entre los semi-puentes del convertidor, se observa que en este caso $S_{1,4}$ son complementarias con $S_{2,3}$, funcionado de la misma forma $S_{5,8}$ y $S_{6,7}$, pero desfasados en φ con respecto a $S_{1,4}$ y observa que en este caso $S_{1,4}$ son complementarias con $S_{2,3}$ respectivamente, estos cambios en el voltaje del primario del HFT generan a lo largo de un ciclo de trabajo (T_s) tres cambios en la pendiente de la corriente del mismo. Esta técnica de modulación pese a ser limitada es sencilla de implementar y maneja de forma efectiva la potencia transmitida en el sistema a partir de un único grado de libertad.

DPS (Double Phase Shift): En DPS, presentada en la Fig. 2.2,b se aplican dos desplazamientos de fase entre las señales de conmutación del sistema, el primer desfase es el anteriormente explicado en SPS, y el segundo es entre semi-puentes del sistema, dejando de funcionar de forma complementaria, pero siendo el mismo desfase en ambos puentes del sistema, esto es identificado en que $S_{1,\bar{2}}$ y $S_{4,\bar{3}}$ están desfasados entre si en φ_2 en vez de ser complementarios como en SPS, luego, al igual que en SPS, los pulsos del segundo puente son iguales a los del primero desfasados en φ_1. Esta técnica proporciona un mayor grado de control sobre la forma de onda de salida, lo que puede mejorar aún más la calidad de la corriente y la tensión, reduciendo las distorsiones armónicas.

TPS (Triple Phase Shift): En TPS, presentada en la Fig. 2.2,c se aplican tres desplazamientos de fase entre las señales de conmutación de los semi-puentes en cada puente del DAB, la diferencia con DPS radica que entre las señales $S_{5,\bar{6}}$ y $S_{8,\bar{7}}$ existe un desfase independiente φ_3, sumado a los desfases previamente descritos. Esto ofrece la máxima flexibilidad en el control de la forma de onda de salida, permitiendo una mayor reducción de armónicas y mejorando significativamente la calidad de la energía generada por el convertidor.

Estas técnicas de modulación son fundamentales para mejorar el rendimiento y la eficiencia de los convertidores DAB en una variedad de aplicaciones, incluyendo sistemas de energía renovable, sistemas de tracción eléctrica y almacenamiento de energía.



(a) Modulación SPS (b) Modulación DPS (c) Modulación TPS

Figura 2.2: Diferentes modulaciones estudiadas del convertidor DAB.

2.1.2. Modelo Dual Active Bridge

Como se establece en la hipótesis, se buscará realizar control a lazo cerrado a partir del modelo del DAB convencional en base a los parámetros del sistema y las señales de activación del mismo, utilizando las nomenclaturas de la Fig. 2.1:

En primer lugar se plantean los voltajes del sistema en base a las señales de disparo del convertidor:

$$V_{AC1} = V_{DC}(S_1 - S_2) \tag{2.1}$$

$$V_{AC2} = V_{DC}(S_5 - S_6) \tag{2.2}$$

Aplicando leyes de Kirchhoff a la salida del convertidor:

$$i_c = i_{DC} - i_{out} \tag{2.3}$$

$$i_{DC} = i_{L1}(S_5 - S_6) \tag{2.4}$$

Refiriendo el voltaje del secundario hacia el primario, es posible realizar un KVL obteniendo:

$$V_{AC1} - \frac{N_1}{N_2} V_{AC2} - R_L i_{L1} - L_1 \frac{di_{L1}}{dt} = 0 \tag{2.5}$$

Luego remplazando (2.1) y (2.2) en (2.5) se obtiene la expresión de transferencia de energía en función de los las señales de disparo del convertidor DAB:

$$R_{HFT}\ i_{L1} + L_1 \frac{di_{L1}}{dt} = V_{\mathrm{DC}}(S_1 - S_2) - \frac{N_1}{N_2} V_{\mathrm{out}}(S_5 - S_6) \tag{2.6}$$

Dado que las señales S_1, S_2, S_5 y S_6 son cuadradas (Recordar que al trabajar con SPS las demás señales serán complementarias a las ya mencionadas), es posible desarrollarlas de forma continua con su expansión en serie de Fourier para obtener un **Modelo Armónico** [61] de la siguiente forma:

$$S_k = \frac{1}{2} + \frac{2}{\pi} \sum_{n=0}^{N} \frac{\sin\left([2n+1]\left\{\omega_s - \alpha_k\right\}\right)}{[2n+1]}, N \geq 0, k = 1, 2, 3 \ldots \tag{2.7}$$

Donde N es la cantidad de armónicas consideradas para obtener una función cuadrada, convergiendo a esta cuando N tiende a infinito y ω_s es la frecuencia angular de los disparos. posteriormente, considerando un desfase φ entre los disparos del sistema como se ve en la Fig. 2.2,a, se obtienen las siguientes expresiones:

$$S_1 = \frac{1}{2} + \frac{2}{\pi} \sum_{n=0}^{N} \left[\frac{\sin\left([2n+1]\left\{\omega_s t\right\}\right)}{[2n+1]} \right], \qquad N \geq 0, k = 1, 2, 3 \ldots \tag{2.8}$$

$$S_2 = \frac{1}{2} + \frac{2}{\pi} \sum_{n=0}^{N} \left[\frac{\sin\left([2n+1]\left\{\omega_s - \pi\right\}\right)}{[2n+1]} \right], \qquad N \geq 0, k = 1, 2, 3 \ldots \tag{2.9}$$

$$S_5 = \frac{1}{2} + \frac{2}{\pi} \sum_{n=0}^{N} \left[\frac{\sin\left([2n+1]\left\{\omega_s - \varphi\right\}\right)}{[2n+1]} \right], \qquad N \geq 0, k = 1, 2, 3 \ldots \tag{2.10}$$

$$S_6 = \frac{1}{2} + \frac{2}{\pi} \sum_{n=0}^{N} \left[\frac{\sin\left([2n+1]\left\{\omega_s - \varphi - \pi\right\}\right)}{[2n+1]} \right], \quad N \geq 0, k = 1, 2, 3 \ldots \tag{2.11}$$

Se definen las siguientes expresiones para simplificaciones futuras:

$$Z[n] = \sqrt{R_{HFT}^2 + (2\pi f_{sw}[2n+1]L_1)} \tag{2.12}$$

$$\psi_z[n] = \tan^{-1}\left(\frac{2\pi f_{sw}[2n+1]L_1}{R_{HFT}}\right). \tag{2.13}$$

Remplazando las expresiones expandidas en función de los pulsos de disparo se obtiene una expresión no lineal que describe la función de transferencia del sistema en la ecuación 2.14.

$$\frac{dV_{\text{out}}}{dt} = f\left(V_{\text{out}}\,, \varphi\right) = \frac{-i_{\text{load}}}{C_2} + \frac{8}{C_2\,\pi^2}\frac{n_1}{n_2}\sum_{n=0}^{N}\left[\frac{1}{[2n+1]^2} \times \left\{\frac{V_{\text{DC}}}{|Z[n]|}\cos\left([2n+1]\varphi - \psi_z[n]\right) - \frac{n_1}{n_2}\frac{V_{\text{out}}}{|Z[n]|}\cos\left(\psi_z[n]\right)\right\}\right] \tag{2.14}$$

Se puede aplicar una linealización estándar con análisis a pequeña señal de la siguiente forma:

$$\frac{d\left(V_{\text{out}}\ + \Delta V_{\text{out}}\ \right)}{dt} \approx f\left(V_{\text{out }0}, \varphi_0, i_{\text{load }0}\right) + \left.\frac{\partial f}{\partial V_{\text{out}}}\right|_0 \Delta V_{\text{out}}\ + \left.\frac{\partial f}{\partial i_{\text{load}}}\right|_0 \Delta i_{\text{load}}\ + \left.\frac{\partial f}{\partial \varphi}\right|_0 \Delta\varphi \tag{2.15}$$

Obteniendo entonces un sistema lineal que describe la variación de voltaje en el tiempo:

$$\frac{d\Delta V_{\text{out}}}{dt} = A\Delta V_{\text{out}}\ + B_\varphi \Delta\varphi + B_I \Delta i_{\text{load}} \tag{2.16}$$

$$A = \frac{-8}{C_2\pi^2}\left(\frac{n_1}{n_2}\right)^2 \sum_{n=0}^{N}\frac{\cos\left(\psi_z[n]\right)}{[2n+1]^2|Z[n]|} \tag{2.17}$$

$$B_\varphi = \frac{-8}{C_2\pi^2}\frac{n_1}{n_2}\sum_{n=0}^{N}\left[\frac{\sin\left(\psi_z[n] - [2n+1]\varphi_0\right)}{[2n+1]|Z[n]|}\right] \tag{2.18}$$

$$B_I = -\frac{1}{C_2} \tag{2.19}$$

2.1.3. Lazo de control

Una vez modelada la corriente, se presenta el esquema de control del sistema de DAB en trenes de potencia, basado en modulación SPS mediante el uso de un controlador PI.

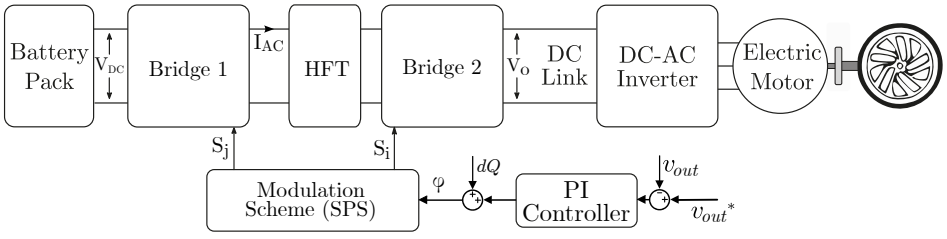


Figura 2.3: Esquema de control DAB en tren de potencia.

Utilizando como base las ecuaciones (2.16), (2.17), (2.18) y (2.19) es posible obtener mediante la aplicación de la transformada de Laplace la siguiente caracterización de la planta del sistema:

$$G(s) = \frac{B_\varphi}{s - A} \tag{2.20}$$

Con la siguiente estructura de controlador:

$$C(s) = K_p + \frac{K_i}{s} \tag{2.21}$$

Obteniendo el siguiente función de transferencia en lazo directo:

$$F(s) = C(s)G(s) = \frac{B_\varphi(K_p s + K_i)}{s(s - A)} \tag{2.22}$$

También se presenta la ecuación de transmisión de potencia descrita en [59]

$$\langle p(t)\rangle_{Ts} = \frac{\langle V_i(t)\rangle_{Ts}\langle V_o(t)\rangle_{Ts}}{2\pi f_{sw} L_1} \cdot \frac{n_1}{n_2}\phi\left(1 - \frac{\varphi}{\pi}\right) \tag{2.23}$$

Convertidor Dual Active Half Bridge

El convertidor Dual Active Half Bridge (DAHB) presentado en la Fig. 2.4 es una variante del convertidor Dual Active Bridge (DAB) que utiliza una configuración de semi-puentes en lugar de puentes H completos en ambas etapas de conversión. Esta topología permite una reducción en el número de interruptores y, por lo tanto, en la complejidad del sistema, al tiempo que mantiene la capacidad de controlar la corriente y la tensión de salida de manera independiente.

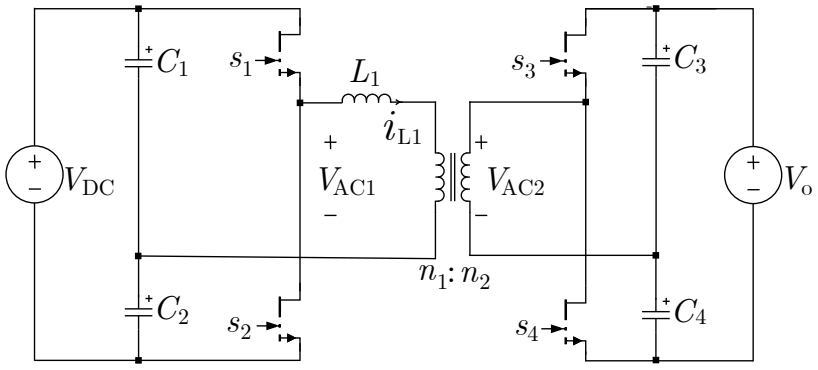


Figura 2.4: Esquema convertidor Dual Active Half Bridge.

El DAHB es adecuado para aplicaciones donde se requiere una alta eficiencia y una alta densidad de potencia, como sistemas de tracción eléctrica en vehículos, así como en aplicaciones de energía renovable y almacenamiento de energía que no requieran un alto grado de controlabilidad. Su diseño compacto y eficiente lo hace una opción atractiva para sistemas donde el espacio y la eficiencia son críticos. [51, 62–64] continuación se presenta la tabla con los estados de conducción a partir de las señales de disparo del convertidor:

Tabla 2.3: Estados de conducción DAHB.

s_1	s_2	V_{AC1} [V]	Cap. Seleccionado
1	0	$V_{DC}/2$	C_1
0	1	-V_{DC} /2	C_2

2.2. Dual Active Bridge Trifásico

Los convertidores Dual Active Bridge (DAB) trifásicos son una variante de la topología DAB diseñada específicamente para sistemas de alta potencia o industriales. Estos convertidores aprovechan las ventajas de la topología DAB en sistemas trifásicos, ofreciendo una mayor flexibilidad y eficiencia en la conversión de energía. Utilizan tres puentes activos independientes, uno para cada fase, lo que permite un control independiente de la corriente y la tensión en cada fase. Esto facilita la regulación de la energía trifásica y la corrección del factor de potencia, lo que resulta en una mayor calidad de la energía y una mejor eficiencia del sistema, una de las desventajas principales es el complejo diseño del transformador que debe implementarse. La configuración clásica de este tipo de convertidor se puede apreciar en la Fig.2.5 [25–28].

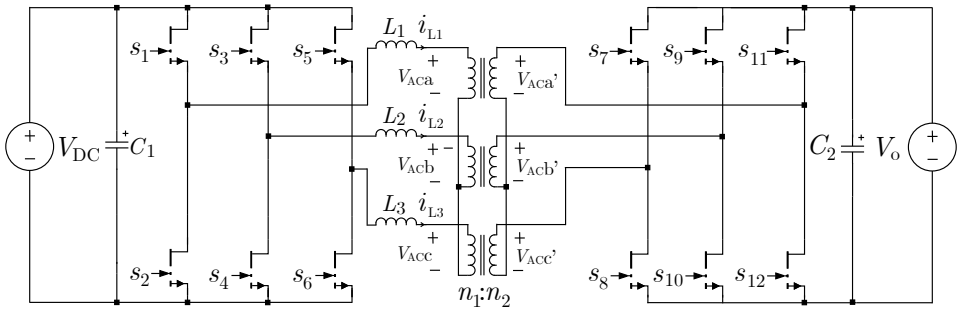


Figura 2.5: Esquema convertidor Dual Active Bridge Trifásico.

2.3. Dual Active Bridge Multipuerto

Los convertidores (DAB) multipuertos son una extensión versátil de la topología DAB que permite la conexión de múltiples fuentes de energía y cargas a través de puertos de entrada y salida adicionales. Estos convertidores ofrecen una mayor flexibilidad y funcionalidad al permitir la integración de diferentes fuentes de energía, como paneles solares, baterías y redes eléctricas, así como la conexión de múltiples cargas, como sistemas de tracción eléctrica y sistemas de almacenamiento de energía. La capacidad de controlar y gestionar independientemente cada puerto de entrada y salida permite una mejor gestión de la energía y una mayor eficiencia del sistema, la configuración clásica de este puede apreciarse en la Fig. 2.6 [25, 26, 29–32].

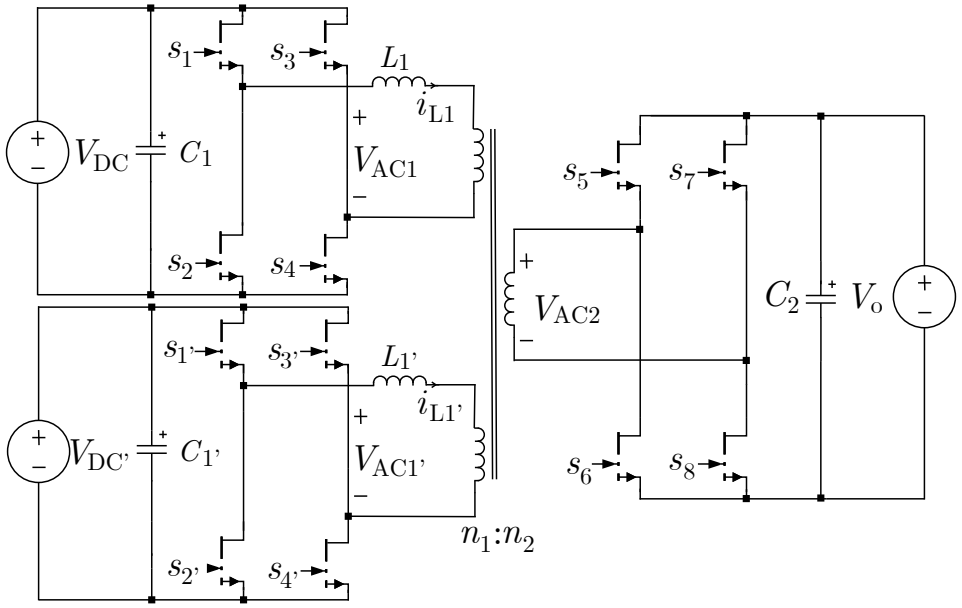


Figura 2.6: Esquema convertidor Dual Active Bridge Multipuerto.

2.4. Dual Active Bridge Multinivel

La lógica de funcionamiento de los convertidores multinivel DC-AC es la de a través de generar diversos niveles de voltaje, obtener una corriente cada vez mas sinusoidal, esto permite por una parte realizar una mayor transferencia de potencia activa, ya sea hacia la red o un motor, y de disminuir el estrés de voltaje al que se someten los semiconductores, siendo en ocasiones este voltaje un factor determinante para aplicaciones de mayor potencia. [33,34]. Estos beneficios pueden ser extrapolados a los convertidores de la familia DAB [41], ya que un mayor número de niveles en el enlace AC-AC puede disminuir la cantidad de armónicos, aumentando energía efectiva transmitida, disminuye el estrés ante variaciones de voltaje,

y vuelve mas suaves las curvas de corriente en el HFT, disminuyendo posibles peaks, entregándole así mas seguridad al sistema, dentro de las posibles formas de implementar un convertidor DAB multinivel se encuentran topologías basadas en **capacitor flotante**, **punto neutro fijado (NPC)** y **Piernas T-type**.

2.4.1. Topologías basada en capacitor flotante

Los convertidores multinivel basados en capacitor flotante Fig. 2.7 son una opción avanzada en la conversión de energía que generan múltiples niveles de tensión en el primario del HFT, generados mediante la combinación de la tensión del bus de DC y los voltajes almacenados en los capacitores flotantes $C_{1,2}$ Fig. 2.7, lo que permite una mayor eficiencia y calidad de energía en comparación con otras topologías de convertidores, ya que utiliza menos semiconductores que sus pares. Estos convertidores pueden reducir las pérdidas de conmutación y mejorar la calidad de la forma de onda de salida, lo que resulta en una operación más eficiente y una menor distorsión armónica. Sin embargo, algunas desventajas de los convertidores multinivel basados en capacitor flotante incluyen una mayor complejidad de diseño, control y número de componentes pasivas dado los capacitores requeridos [35,36]. Esta familia de topologías pueden adaptarse a su uso en convertidores DC-DC del tipo DAB [37, 38], conectando las salidas del el inversor con capacitores flotantes a un HFT, seguido de un puente H, completando el DAB.

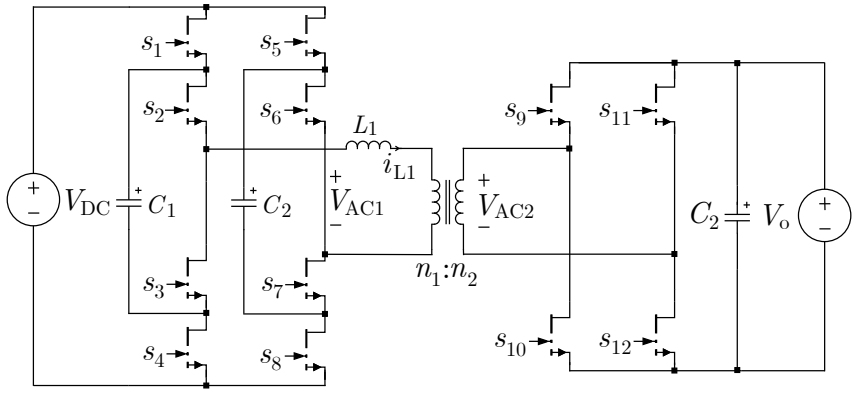


Figura 2.7: Esquema convertidor Dual Active Bridge con capacitor flotante.

2.4.2. Topologías basada en NPC

Las topologías de convertidores DAB basadas en Neutral Point Clamped (NPC) al igual que las topologías basadas en capacitor flotante son un subgrupo de los convertidores DAB multinivel que utilizan la configuración NPC para mejorar la calidad de la forma de onda de salida y reducir las pérdidas de conmutación. En estas topologías, se utilizan clamps

conectadas a un punto neutral para dividir la tensión de salida en varios niveles, lo que permite reducir las distorsiones armónicas y mejorar la eficiencia del sistema. Además, la configuración NPC ofrece una mayor capacidad de sobrecarga y tolerancia a fallos, lo que aumenta la fiabilidad del convertidor [39–42].

Convertidor Three level Dual Active Bridge

A continuación se presenta la configuración mas básica del DAB-NPC, la cual es capaz de generar tres niveles de voltaje en el primario del convertidor, que se observa en la Fig. 2.8 [43].

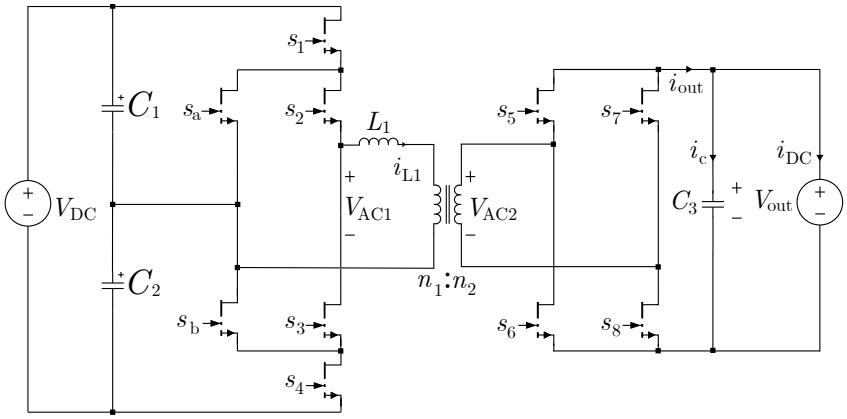


Figura 2.8: Esquema convertidor three level Dual Active Bridge.

Finalmente se presenta la tabla resumen con los estados del convertidor el cual esta limitado a tener la mitad del voltaje de alimentación en el primario del HFT:

Tabla 2.4: Estados de conducción 3L-DAB.

s_a	s_b	s_1	s_2	s_3	s_4	V_{AC1} [V]	Cap. Seleccionado
0	1	1	1	0	0	$V_{DC}/2$	C_1
0	1	1	0	1	1	0	-
1	0	0	0	1	1	-$V_{DC}/2$	C_2

2.4.3. Topología basada en piernas T-Type

Las topologías de convertidores DAB basadas en piernas T-type (T-type Legs en la literatura), consisten en un tipo de convertidor DC-DC multinivel en el enlace AC, en donde los múltiples niveles de tensión se obtienen mediante la conexión de los terminales del HFT a un punto medio de la alimentación DC (dividida mediante el uso de condensadores) con

semiconductores en anti-serie, esto permite hacer funcionar el DAB de forma convencional o en estos puntos intermedios para obtener la mitad del voltaje DC en el transformador, algunas de las ventajas de la implementación de sistemas multinivel mediante piernas tipo T es la versatilidad que ofrecen, ya que la presencia de estas no condiciona el funcionamiento del sistema, pudiendo funcionar como un DAB convencional y al igual que las otras topologías multinivel, reduce la distorsión armónica del sistema, pudiendo mejorar su eficiencia, alguna de sus desventajas en que cuenta con un mayor número de semiconductores, estando algunos en anti-serie, lo que se aparta de los modelos comerciales convencionales, dificultando u construcción [44, 45].

Convertidor Four Level Dual Active Bridge

La variante mas básica del convertidor DAB T-type es el que solo cuenta con una pierna T-type entre el terminal positivo del primario y el punto medio de condensadores, como se aprecia en la Fig. 2.9, en búsqueda de unificar la nomenclatura usada en este trabajo se le denominara 4L-DAB, ya que a través de esta topología se pueden generar cuatro diferentes niveles de voltaje en el primario del HFT, algunas de sus aplicaciones son funcionar de forma intercalada como un DAB y un DAHB, aprovechando las ventajas de cada una de estos convertidores, maximizando la eficiencia del sistema ante determinados rangos de potencia, pero sin llegar a utilizar los cuatro niveles de forma simultánea [57].

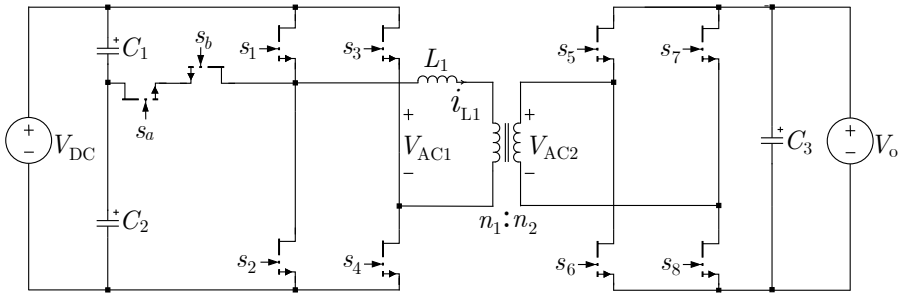


Figura 2.9: Esquema convertidor Four Level Dual Active Bridge.

A partir de lo antes descrito se presenta la tabla resumen con los estados del convertidor con la configuración de cada uno de los semiconductores para obtener los cuatro niveles de voltaje diferentes:

Tabla 2.5: Estados de conducción 4L-DAB.

s_a s_b	s_1	s_2	s_3	s_4	V_{AC1} [V]	Cap. Seleccionado
0	1	0	0	1	V_{DC}	C_1, C_2
1	0	0	0	1	$V_{DC}/2$	C_2
1	0	0	1	0	-$V_{DC}/2$	C_1
0	0	1	1	0	-V_{DC}	C_1, C_2

Convertidor Five Level Dual Active Bridge

Otra variable del convertidor DAB T-type es el en donde se agregan dos piernas T-type, una conectada al positivo del primario del HFT, y la otra al negativo, como se deslumbra en la Fig. 2.10, a este convertidor se le denominará 5L-DAB, [7] la principal diferencia con el convertidor 4L-DAB es que al contar con dos piernas, estas se pueden cortocircuitar entre si, fijando el voltaje del primario del HFT en 0 V, también, la existencia de esta pierna adicional genera formas redundantes de obtener los niveles intermedios $\pm V_{DC}/2$, las cuales se ven en la tabla 2.6, estos estados redundantes tienen la particularidad de descargar un condensadores diferente, por lo que pueden llegar a ser útiles para realizar balance de condensadores.

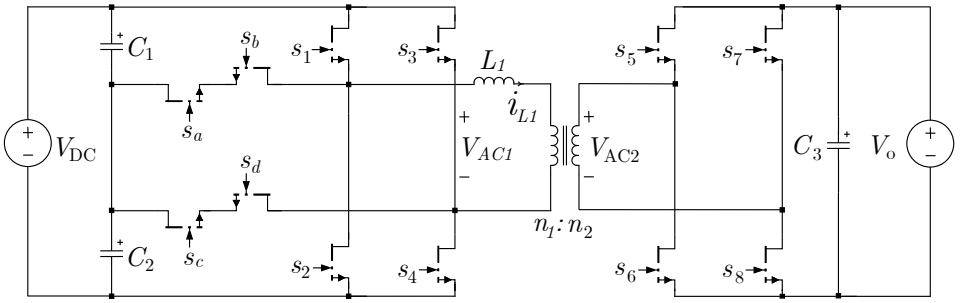


Figura 2.10: Esquema convertidor Five Level Dual Active Bridge.

Tabla 2.6: Estados de conducción 5L-DAB.

s_a s_b	s_c s_d	s_1	s_2	s_3	s_4	V_{AC1} [V]	Cap. Seleccionado
0	0	1	0	0	1	V_{DC}	C_1, C_2
1	0	0	0	0	1	$V_{DC}/2$	C_2
0	1	1	0	0	0	$V_{DC}/2$	C_1
1	1	0	0	0	0	0	-
1	0	0	0	1	0	$-V_{DC}/2$	C_1
0	1	0	1	0	0	$-V_{DC}/2$	C_2
0	0	0	1	1	0	$-V_{DC}$	C_1, C_2

Capítulo 3

CONVERTIDOR DAB T-TYPE SIMÉTRICO

EN este capítulo se presentará una topología de convertidor de potencia denominada DAB T-Type simétrico, el cual tiene la capacidad de producir cinco niveles de voltaje en el enlace AC del convertidor y está ideado para aplicaciones en trenes de potencia de vehículos eléctricos debido a su capacidad de regeneración y control en la salida de su voltaje DC.

En relación a la topología en sí, en este capítulo se estudiarán los estados de conducción del convertidor y sus respectivas redundancias en caso de haberlas, los convertidores cuyo comportamiento es posible emular a partir del DAB T-Type simétrico y la naturaleza en la transmisión de potencia del convertidor, mostrando cómo las formas de onda del voltaje en el primario y secundario generan una determinada corriente en el HFT.

Una vez estudiado el convertidor en sí, se expondrá una caracterización del HFT que lo compone y la modulación propuesta para la lógica del disparo de los semiconductores del sistema, desde la estructura, los lazos cerrados de control que la componen, generación de señales portadoras y moduladoras, y la máquina de estado encargada de entregar los pulsos de disparo finales.

3.1. Topología del convertidor DAB T-Type simétrico

Como se aprecia en la Fig. 3.1, se muestra la topología del convertidor DAB T-Type simétrico inserto en el equivalente de un tren de potencia. El convertidor en cuestión, cuenta con 16 semiconductores, ocho de estos corresponden a los dos puentes H de un DAB convencional como en la Fig 2.1, y los otros ocho corresponden a cuatro las piernas T-type, las cuales se construyen a partir de dos semiconductores en antiserie que unen los cuatro terminales del HFT a los puntos medios de los enlace DC tanto de entrada como salida los cuales están compuestos cada uno de dos capacitores en serie.

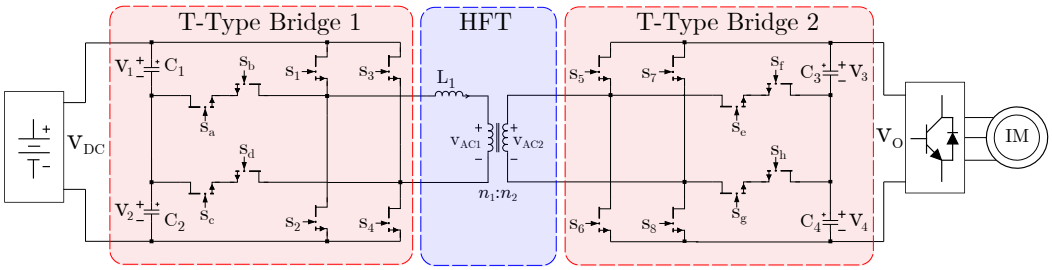
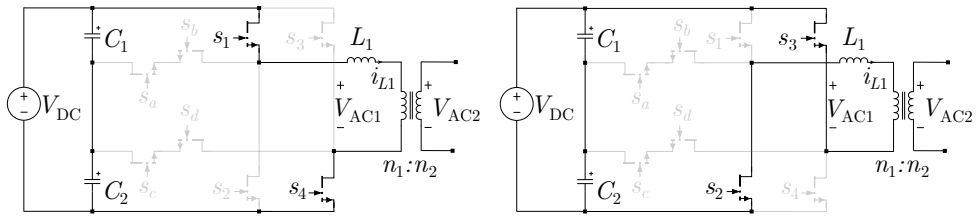


Figura 3.1: Tren de Potencia basado en Topología del convertidor DAB T-type DC-DC.

3.2. Estados del convertidor DAB T-Type simétrico

Se realizará únicamente el análisis del voltaje en el primario del HFT (V_{AC1}). Esto se debe a que, dado que existen un total de siete estados de conducción para cinco niveles diferentes de voltaje, esto podría generar 49 estados diferentes de corriente, lo que se vuelve poco práctico exhibir todos. Por lo tanto, resulta más ilustrativo mostrar los cinco estados detalladamente seguidos de un análisis de la construcción de la corriente en la siguiente sección del capítulo.

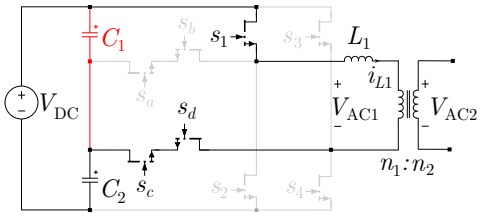
En primer lugar, se presentan en la Fig. 3.2 los dos estados base del convertidor DAB. Estos estados se obtienen al encender $S_{1,4}$ y $S_{2,3}$, lo que produce $V_{AC1} = V_{DC}$ y $-V_{DC}$ respectivamente, como se muestra en la tabla 2.1. Para lograr estos estados, es necesario extraer energía de ambos condensadores a la vez, obteniendo el mismo voltaje que la fuente de alimentación.



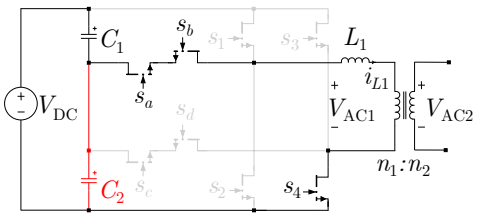
(a) Estado de conducción con $V_{AC} = V_{DC}$. (b) Estado de conducción con $V_{AC} = -V_{DC}$.

Figura 3.2: Estados de conducción básicos del DAB.

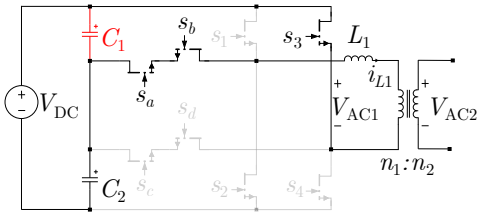
En la Fig. 3.3 a,b, se observan las 2 configuraciones diferentes que pueden generar en V_{AC1} un voltaje de $V_{DC}/2$, en contra-parte, se observa como en la Fig.3.3 c,d, se obtiene en V_{AC1} un voltaje de $-V_{DC}/2$, cada uno de estos niveles de voltaje tiene un estado redundante ya que dependiendo del camino que se elija, se extraerá el voltaje a partir de un condensador diferente C_1 o C_2, esto induce una problemática, ya que en caso de no realizar un correcto manejo en los disparo de los semiconductores, es muy probable que se genere un desbalance en el voltaje entre estos a medida que la carga sea aumentada, produciendo distorsión en los niveles de voltaje ya mencionados.



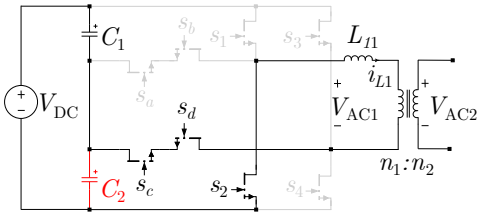
(a) Estado de cond. con V=$V_{DC}/2$ desde de C_1.



(b) Estado de cond. con V=$V_{DC}/2$ desde de C_2.



(c) Estado de cond. con V=$-V_{DC}/2$ desde de C_1.



(d) Estado de cond. con V=$-V_{DC}/2$ desde de C_2.

Figura 3.3: Estados de conducción con $V_{AC} = \pm V_{DC}/2$ en el primario del HFT.

Finalmente en (3.4) se presenta el estado donde se fija el voltaje del primario del HFT en $V_{AC} = 0$, este estado se consigue cortocircuitando las piernas T-type, y dejando apagados los semiconductores del puente H, pese a que técnicamente el apagar todos los semiconductores da voltaje 0, este no es constante y esta mas sujeto a ruido o descargas de componentes parásitas.

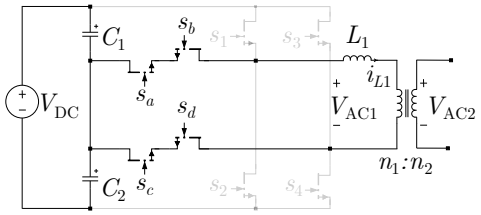


Figura 3.4: Estado de conducción con $V_{AC} = 0$ en el primario del HFT.

Luego de presentar los siete estados de conducción se presenta la tabla resumen con los estados en 3.1, es posible notar que esta coincide con la tabla 2.6, sin embargo cabe destacar que a diferencia del convertidor 5L-DAB estudiado, este puede generar los mismos niveles de voltaje en el secundario a partir del voltaje de salida, ya que es simétrico.

Tabla 3.1: Estados de conducción DAB T-type simétrico.

s_a s_b	s_c s_d	s_1	s_2	s_3	s_4	V_{AC1} [V]	Cap. Seleccionado
0	0	1	0	0	1	V_{DC}	C_1, C_2
1	0	0	0	0	1	$V_{DC}/2$	C_2
0	1	1	0	0	0	$V_{DC}/2$	C_1
1	1	0	0	0	0	0	-
1	0	0	0	1	0	$-V_{DC}/2$	C_1
0	1	0	1	0	0	$-V_{DC}/2$	C_2
0	0	0	1	1	0	$-V_{DC}$	C_1, C_2

Dada la capacidad de este convertidor de producir todos los niveles de voltaje que generan los convertidores estudiados en el capítulo anterior, se buscará, mediante una modulación de control de interruptores, generar perfiles de eficiencia variable a partir de emular el comportamiento de estos convertidores en diferentes escenarios de carga.

3.3. Convertidores posibles a emular con el DAB T-Type simétrico

Es posible resumir los convertidores que el DAB T-Type simétrico puede replicar su funcionamiento en la tabla 3.2, con sus respectivos niveles de voltaje y nomenclaturas, las cuales se asignaron en un intento de unificar la notación usadas habitualmente en estos, cada uno de estos convertidores se pueden construir de forma independiente, sin embargo a través de esta implementación se busca la combinación de sus ventajas en diferentes puntos de operación.

Tabla 3.2: Convertidores emulados por el convertidor y modulación propuestos.

Convertidor	Abrev.	Niveles	Voltajes
1	DAHB	2	$\pm V_{DC}/2$
2	3L-DAHB	3	$\pm V_{DC}/2$, 0
3	DAB	2	$\pm V_{DC}$
4	3L-DAB	3	$\pm V_{DC}$, 0
5	4L-DAB	4	$\pm V_{DC}$, $\pm V_{DC}/2$
6	5L-DAB	5	$\pm V_{DC}$, 0, $\pm V_{DC}/2$

3.4. Transmisión de potencia en el convertidor DAB T-Type simétrico

Como se ha explicado anteriormente, el convertidor DAB T-Type simétrico es capaz de gestionar el flujo de potencia en ambas direcciones. La dirección del flujo de potencia depende de qué puente esté adelantado en fase. Este aspecto determina si las fuentes V_{DC} y V_{out} funcionan como fuentes de voltaje o como cargas.

Se establece el voltaje del puente 1 como punto de referencia, asignándole un desfase de 0 grados. En condiciones de flujo directo, la potencia fluye desde el puente 1 hacia el puente 2. En esta situación, el puente 1 se encuentra atrasado en fase respecto al puente 2, lo que provoca una transferencia de potencia positiva y un desfase positivo en el puente 2 con respecto a la referencia, osea $\varphi \in [0, \pi/2]$, en el caso contrario, en el que se quiera transmitir potencia desde la salida hasta la entrada, se deberá imponer un desfase negativo, para que el puente 1 este adelantado con respecto al puente 2, osea $\varphi \in [-\pi/2, 0]$, dado que usualmente las implementaciones tanto en simulación como en experimento se hacen en base a tempo (transformando φ a su equivalente en segundos) es mas conveniente darle un desfase inicial al puente 1 de $\pi/2$, pudiendo así definir el rango del ángulo de desfase entre puentes como $\varphi \in [0, \pi]$, transmitiendo potencia hacia la carga con $\varphi \in [\pi/2, \pi]$ y regenerando con $\varphi \in [0, \pi/2]$.

De forma ilustrativa se presenta la lógica de construcción de la forma de onda de corriente en el primario cuando se aplica SPS al DAB T-Type simétrico en su configuración de cinco niveles (la mas compleja) en la Fig.3.5, y la descripción matemática de la forma de onda de corriente en la tabla 3.3, cabe destacar que estos gráficos se hicieron en base a un HFT elevador con razón de vueltas 1:2, que es como se trabaja en los capítulos posteriores.

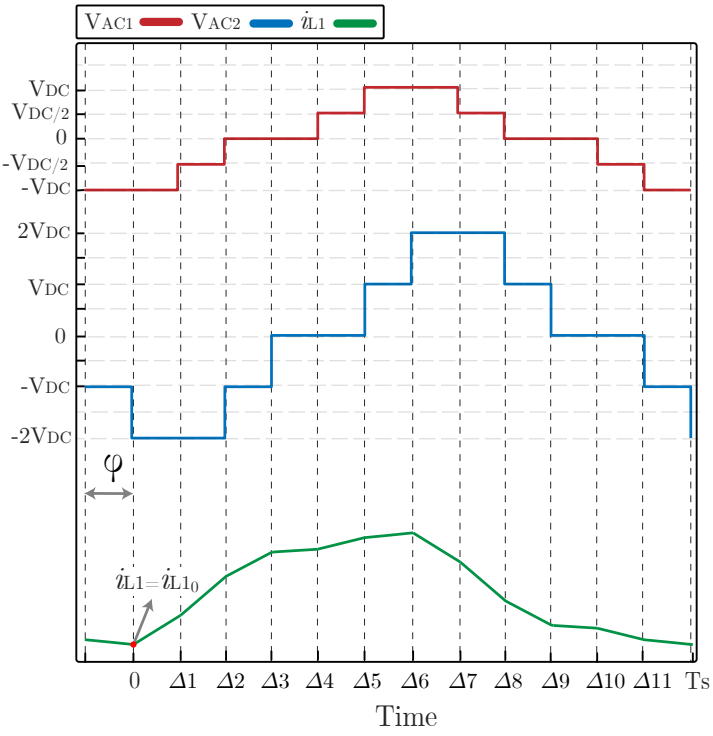


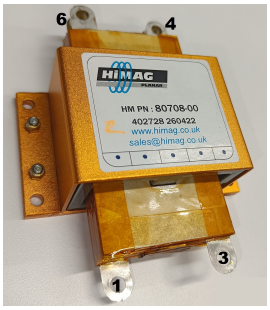
Figura 3.5: Esquema SPS aplicado en convertidor 5L-DAB.

Tabla 3.3: Progresión de la corriente en el convertidor 5L-DAB modulado con SPS.

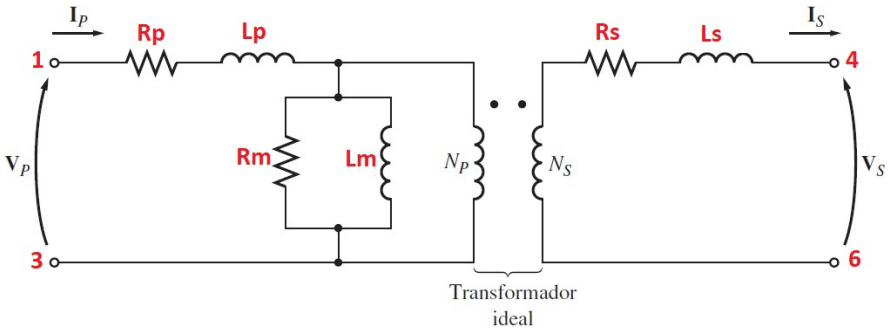
Intervalo de Tiempo	Corriente en L1	Intervalo de Tiempo	Corriente en L1
$[0, \Delta_1]$	$i_{L1_0} + \left(\frac{V_{DC}}{4\pi f L_1}\right) \Delta_1$	$[\Delta_6, \Delta_7]$	$i_{L1_{\Delta_6}} + \left(\frac{-V_{DC}}{4\pi f L_1}\right) (\Delta_7 - \Delta_6)$
$[\Delta_1, \Delta_2]$	$i_{L1_{\Delta_1}} + \left(\frac{1{,}5V_{DC}}{4\pi f L_1}\right) (\Delta_2 - \Delta_1)$	$[\Delta_7, \Delta_8]$	$i_{L1_{\Delta_7}} + \left(\frac{-1{,}5V_{DC}}{4\pi f L_1}\right) (\Delta_8 - \Delta_7)$
$[\Delta_2, \Delta_3]$	$i_{L1_{\Delta_2}} + \left(\frac{-V_{DC}}{4\pi f L_1}\right) (\Delta_3 - \Delta_2)$	$[\Delta_8, \Delta_9]$	$i_{L1_{\Delta_8}} + \left(\frac{-V_{DC}}{4\pi f L_1}\right) (\Delta_9 - \Delta_8)$
$[\Delta_3, \Delta_4]$	$i_{L1_{\Delta_3}}$	$[\Delta_9, \Delta_{10}]$	$i_{L1_{\Delta_9}}$
$[\Delta_4, \Delta_5]$	$i_{L1_{\Delta_4}} + \left(\frac{V_{DC}/2}{4\pi f L_1}\right) (\Delta_5 - \Delta_4)$	$[\Delta_{10}, \Delta_{11}]$	$i_{L1_{\Delta_{10}}} + \left(\frac{-V_{DC}/2}{4\pi f L_1}\right) (\Delta_{11} - \Delta_{10})$
$[\Delta_5, \Delta_6]$	$i_{L1_{\Delta_5}}$	$[\Delta_{11}, T_s]$	$i_{L1_{\Delta_{11}}}$

3.5. Características HFT para enlace AC-AC

Dentro de los componentes del convertidor DAB T-Type, el más complejo es el HFT. Esto se debe a que, a diferencia de los semiconductores y capacitancias, no se cuentan con hojas de datos elaboradas, sino que se fabrican bajo especificaciones de potencia, número de vueltas y frecuencia nominal. Por lo tanto, para conocer sus parámetros de resistencia, inductancia y otros, será necesario caracterizarlos mediante el uso de un Vector Network Analyzer. Este proceso se detalla en el **Apéndice C**. En esta sección, se mostrarán las mediciones obtenidas del transformador de la Fig. 3.6,a, y utilizando como base el modelo de HFT de la Fig. 3.6,b y los parámetros de la tabla 3.4, se calcularán sus características.



(a) HFT Caracterizado.



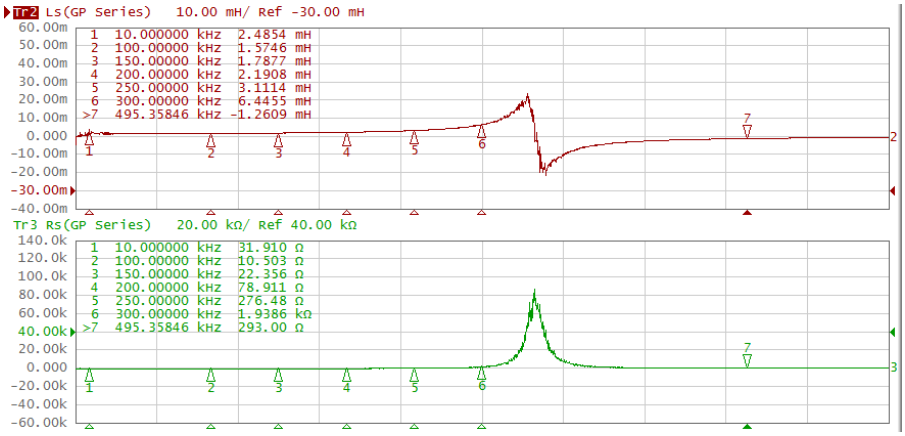
(b) Diagrama HFT

Figura 3.6: HFT caracterizado y modelo equivalente

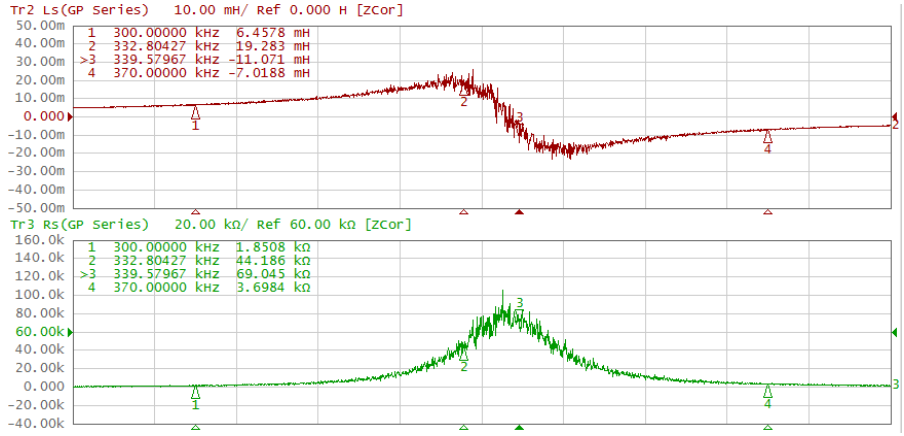
Tabla 3.4: Parámetros utilizados para el calculo de características HFT

Abrev.	Parámetro	Abrev.	Parámetro
L_p	Ind. de Leakage de Primario	L_s	Ind. de Leakage de Secundario
L_m:	Ind. de Magnetización	R_p	Resistencia de Primario
R_s	Resistencia de Secundario	R_m	Resistencia de Magnetización
N_1	Vueltas del Primario	N_2	Vueltas del Secundario

En la Fig. 3.7,a, es posible observar la medición de resistencia e inductancia en serie del HFT para un rango de frecuencia entre 1 y 800 kHz, esto con el fin de analizar el comportamiento del HFT en un amplio rango de frecuencia, cabe destacar que el HFT analizado fue diseñado para tener una potencia nominal de 10 KW, una frecuencia nominal de 200 kHz y un ratio de vueltas primario v/s secundario de 1:2, la frecuencia nominal se corrobora al notar que luego de los 200 kHz, los valores de resistencia e inductancia se disparan, llegando a un máximo en una frecuencia de ≈ 340 kHz, como se observa en la Fig. 3.7,b, muchas veces el no considerar este tipo de resonancia puede desembocar en la elección de una frecuencia de conmutación que pese a ser menor la frecuencia nominal, sus primeros armónicos resuenen con esta frecuencia en cuestión, como lo seria el tercer armónico de una señal alterna de frecuencia fundamental de ≈ 113 kHz



(a) Mediciones circuito abierto.



(b) Enfoque en la resonancia de la medición.

Figura 3.7: Mediciones a circuito abierto del HFT y su resonancia.

En la Fig. 3.8 se presentan las mediciones en cortocircuito del HFT, en donde se rescata los altos valores de inductancia y resistencia que aparecen en bajas frecuencias, lo que otorga una cota inferior de frecuencia de trabajo, ya que a menor frecuencia, estos parámetros desencadenaran en pérdidas mayores, volviendo poco eficiente su uso, los valores extraídos de las mediciones tanto en cortocircuito como en circuito abierto se utilizaron se ingresaron en las ecuaciones de la tabla 3.5, obteniendo así las características del HFT que se usará tanto en simulación como de forma experimental.

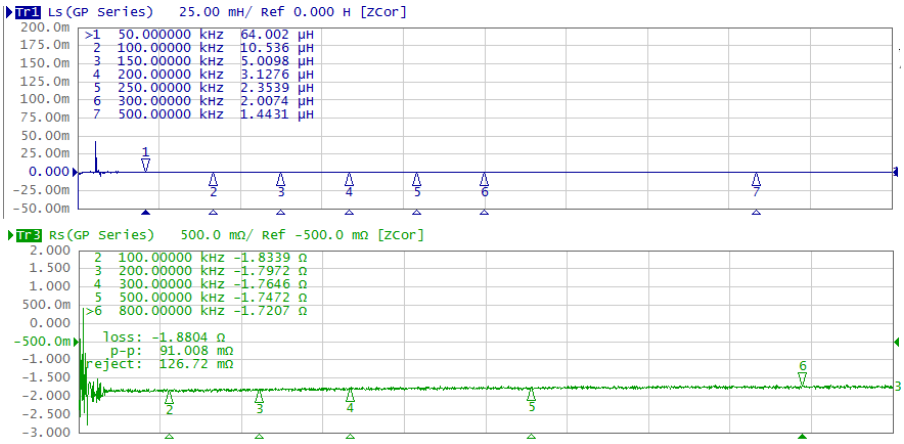


Figura 3.8: Medición Inductancia y Resistencia en Cortocircuito.

Tabla 3.5: Parámetros a condiciones nominales obtenidos del HFT utilizado.

Descripción	**Parámetro**	**Valor**
Frecuencia Nominal	f_{Nom}	200 kHz
Frecuencia de Resonancia	f_{Rsn}	339.6 kHz
Resistencia en Circuito abierto	$R_p + R_m$	78,91 Ω
Resistencia en Cortocircuito	$R_p + R_s \cdot \left(\frac{N_p}{N_s}\right)^2$	83.2 $m\Omega$
Inductancia en Circuito Abierto	$L_p + L_m$	2,1908 mH
Inductancia de Leakage	$L_p + L_s \cdot \left(\frac{N_p}{N_s}\right)^2$	3,1276 μH

3.6. Lógica de funcionamiento de la modulación

En la Fig. 3.9 se presenta un resumen del funcionamiento del sistema completo, que incluye el esquema de control, modulación, disparos y convertidor, integrado en un tren de potencia de un vehículo eléctrico. Este sistema consta de un pack de baterías que proporciona un voltaje DC a la entrada del convertidor DAB T-Type simétrico. La salida del convertidor proporciona un voltaje variable V_o, que luego se dirige a un inversor que alimenta el motor eléctrico del vehículo.

Con respecto al lazo de control, se propone un controlador PI, que recibe el voltaje de salida y su referencia. Además, se elige un punto de operación a partir del voltaje de entrada, la referencia de salida y la corriente de la carga. Entre estos dos bloques, se obtienen tres parámetros que se introducen en el esquema de modulación (que se desarrollará en las secciones siguientes). Estos tres parámetros son:

- φ: Ángulo de desfase entre los 2 puentes T-type (Modulación SPS).
- α: Ancho del nivel $V_{AC1} = 0$ en rad. sobre la frecuencia en el HFT del convertidor.
- β: Ancho del nivel $V_{AC1} = \pm V_{DC}/2$ en rad. sobre la frecuencia en el HFT del convertidor.

Para ejemplificar el uso de los ángulos α, β en la creación de niveles de voltaje, se puede presenta la Fig. 3.10, en esta se puede observar como al elegir dos ángulos de valores determinados, se obtiene una configuración de niveles de voltaje diferente, con la condición de que $0 \leq \alpha \leq \beta \leq \pi/2$, para evitar formas de onda no simétricas (lo cual generaría offset de corriente en el HFT), a través de estos ángulos es posible emular los convertidores de la tabla 3.2, lo cual se expondrá mas adelante. Estos tres parámetros ya explicados entran al esquema de modulación propuesto de la mano de los voltajes de cada uno de los condensadores del convertidor, finalmente este esquema de modulación entrega al convertidor los pulsos de disparo necesarios para generar el voltaje de salida, niveles de voltaje en el enlace AC deseados en paralelo a mantener balance en los condensadores.

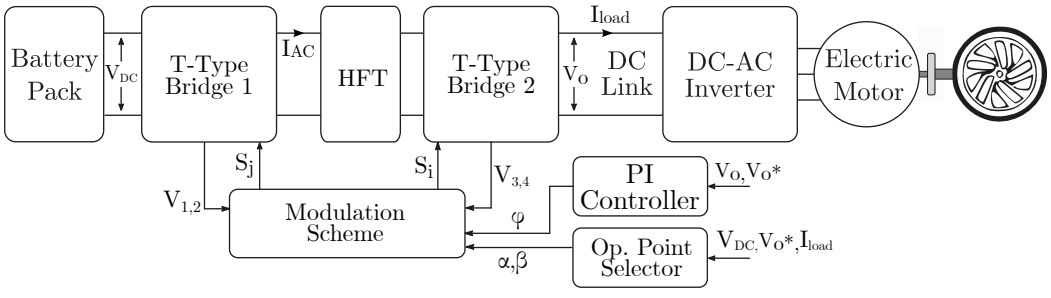


Figura 3.9: Lógica generan de funcionamiento de control y modulación.

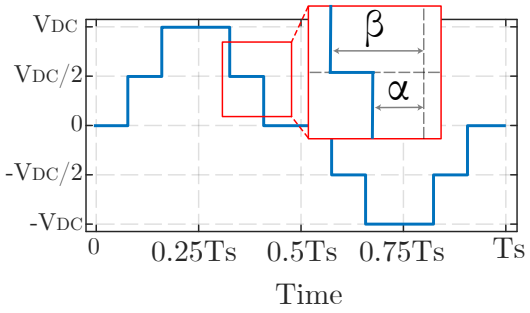


Figura 3.10: Lógica de ángulos para creación de niveles de voltaje.

3.7. Esquema de control propuesto basado en DAB

Tal como se estudio en capítulos anteriores, para realizar control sobre el voltaje de salida del convertidor, se asumirá que el modelo del sistema obtenido en las ecuaciones (2.16), (2.17), (2.18) y (2.19) y la planta en lazo cerrado en función del controlador PI de la ecuación (2.22) son lo suficientemente robustos como para funcionar correctamente cuando se trabaje con los diferentes convertidores emulados por el sistema. Esto debido a la naturaleza simétrica de cada uno de sus configuraciones, (se entiende por simétrico en este contexto a la capacidad del convertidor de generar tanto por topología como por modulación la misma cantidad de niveles tanto en el primario como en el secundario del HFT, a diferencia de convertidor presentado en [7]). Lo antes mencionado en conjunto con una adecuada elección del ancho de banda y factor de amortiguamiento de la planta.

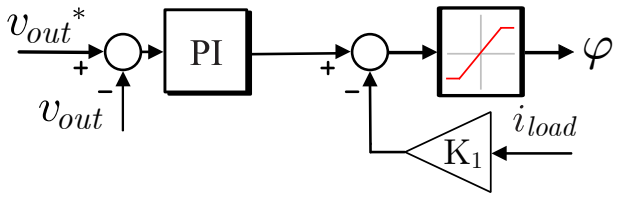


Figura 3.11: Esquema de control de voltaje basado en DAB.

En la Fig. 3.11 se presenta el lazo de control basado en DAB propuesto para el convertidor propuesto, el cual recibe la diferencia entre el voltaje de referencia de salida y el voltaje real, y entrega el ángulo de desfase φ saturado entre 0 y π, contando con una compensación en base a la corriente de carga para ajustar el punto de linealización, e internamente el controlador PI cuenta con un sistema anti-enrollamiento para no arrastrar el error producto de la saturación impuesta.

3.8. Generación de flags de funcionamiento

El esquema de modulación propuesto se compone principalmente de dos partes, en la primera se generaran cinco "Flags" de funcionamiento por puente del convertidor, que llegarán hasta un diagrama de flujo, cuatro de estas señales se generarán mediante la comparación de una señal modulante con cuatro señales portadoras, la señal modulante en cuestión es una señal construida a partir de dos señales PWM que dependen directamente de los ángulos α, β descritos anteriormente de la siguiente forma:

$$h_{PWM1}(\beta) = \left[-\frac{\pi-\beta}{\pi}, \frac{\pi-\beta}{\pi}\right], \qquad w_{PWM1} = \frac{1}{2} \tag{3.1}$$

$$h_{PWM2}(\beta) = \left[0, \frac{\pi-\beta}{\pi}\right], \qquad w_{PWM2}(\alpha) = \frac{\alpha}{2\pi} \tag{3.2}$$

$$f_{PWM1} = f_{AC}, \qquad f_{PWM2} = 2f_{AC} \tag{3.3}$$

Donde "h" corresponde a la amplitud de la señal PWM, y"w" corresponde al ciclo de trabajo de la misma, luego estas señales son combinadas de la forma descrita en la ecuación (3.4), para generar la señal 3LS.

$$3LS = PWM_1 - (PWM_2 \cdot sgn(PWM_1)) \tag{3.4}$$

Una vez generada la señal 3LS, esta se desfasa en radianes en función de la variable de control φ y el puente del convertidor para el que se quieran generar las señales, el primer puente recibirá un desfase fijo de $\varphi = \pi/2$ y el segundo puente recibirá la salida del lazo de control de la Fig.3.11, este desfase se traduce en tiempo según la ecuación (3.5).

$$t_\varphi = \frac{\varphi}{2\pi f_{AC}} \tag{3.5}$$

Una vez desfasada, la señal 3LS se compara de forma independiente con cuatro señales triangulares en contra-fase entre ellas, cada una desfasada de la misma forma que la señal 3LS, de frecuencia igual a $2f_{AC}$ con límites en sus amplitudes descritas de la siguiente forma:

$$C_1 \in]0{,}5, 1[\tag{3.6}$$

$$C_2 \in]0, 0{,}5[\tag{3.7}$$

$$C_3 \in]-0{,}5, 0[\tag{3.8}$$

$$C_4 \in]-1, -0{,}5[\tag{3.9}$$

Finalmente la comparación con cada una de las señales $C_{1,4}$ genera las "Flags" $G_{1,4}$, cuyo proceso de creación se puede ver de forma gráfica en la Fig. 3.12.

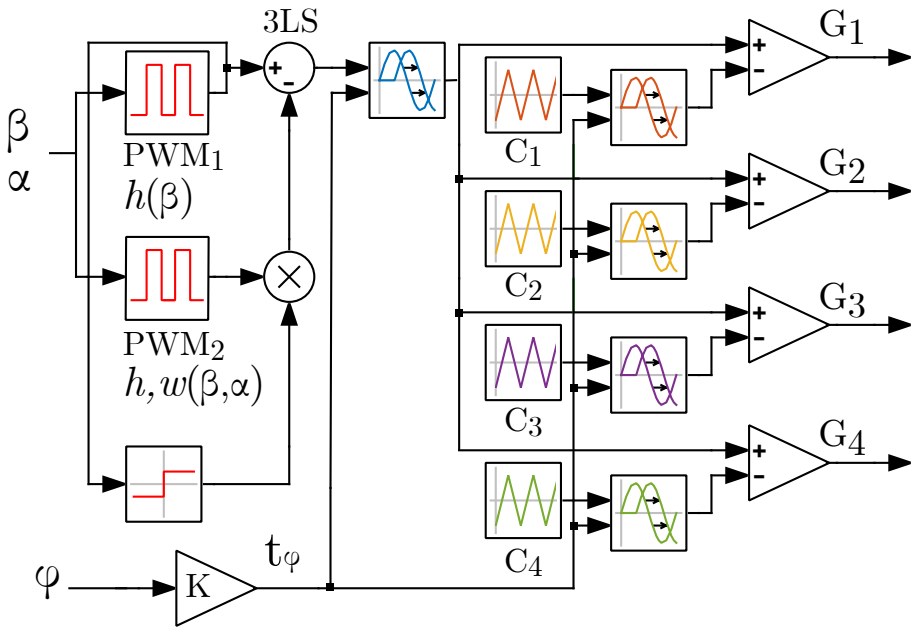


Figura 3.12: Esquema de generación para generar los niveles de voltaje.

3.9. Sistema de balance de Condensadores

Como se mencionó en la sección anterior, para cada puente del convertidor se requieren cinco señales para generar los pulsos de disparo correspondientes, la quinta de estas corresponde a la "Flag" de equilibrio de condensadores que se denominará "Eq", esta señal solo se utilizará cuando se busquen obtener los niveles intermedios de voltaje en el enlace AC $\pm V_{DC}/2$ exhibidos en la tabla 3.1, ya que como se explicó anteriormente cada uno de estos niveles de voltaje pueden ser producidos por dos estados de conducción distintos dependiendo del condensador del cual se desee extraer el voltaje, esto cobra relevancia en el momento que la potencia exigida del convertidor aumenta, ya que el solo extraer potencia de un mismo condensador puede desencadenar en el desbalance entre ellos, provocando asimetrías en la forma de voltaje en el HFT, para solucionar esto con la señal "Eq" extraerá energía de C_1 cuando su valor sea 0, y C_2 cuando su valor sea 1, el criterio para determinar el valor de esta señal se proponen dos métodos de balance:

Balance Pasivo: La señal de equilibrio se obtiene como el resultado de la comparación entre una señal sinusoidal de amplitud 1 y frecuencia f_{AC} y el número 0, esto genera que independiente del voltaje de los condensadores, cada uno se utilice en las mismas cantidad de ciclos de conmutación y garantice el equilibrio suponiendo condiciones iniciales de equilibrio ideales, como se observa en la Fig. 3.13,a.

Balance Activo: En la Fig. 3.13,b se aprecia un lazo de control simple, basado en dos parámetros integrativo y proporcional, el cual ante una determinada diferencia de voltaje entre los condensadores, cambia el valor de la señal de equilibrio al necesario para compensar esta diferencia, este lazo puede complementarse con una señal de histeresis o un filtro para evitar cambios bruscos o aumentar la ventana de tolerancia de desbalance.



(a) Esquema pasivo de balance de condensadores. (b) Lazo de control de balance activo de condensadores.

Figura 3.13: Sistemas de balance de condensadores.

3.10. Diagrama de Flujo de la modulación

Una vez construidas las cuatro "Flags" de generación de niveles y la "Flag" de equilibrio de condensadores, estas cinco señales entran al diagrama de flujo de la Fig.3.14 que tiene como salidas las siete configuraciones de la tabla 3.1, este diagrama de flujo aprovecha la dependencia entre las "Flags" de generación de niveles ($0 \leq G_1 \leq G_2 \leq G_3 \leq G_4$) para iterar entre estas buscando el nivel de voltaje deseado en el enlace AC, sin embargo cuando se llega a los niveles intermedios de voltaje $\pm V_{DC}/2$, el diagrama de flujo requiere el valor de la "Flag" de balance de condensadores para elegir entre los dos estados que obtienen el respectivo nivel de voltaje deseado, pero cada uno descargando un condensador diferente, iterando entre estos para igualar el voltaje de ellos. Cada puente T-type del convertidor requiere de un diagrama de flujo independiente, ya que aplicar el desfase φ de forma posterior a un único diagrama de flujo no garantiza el equilibrio de condensadores, ya que los capacitores de salida no necesariamente se comportan de igual manera que los de entrada.

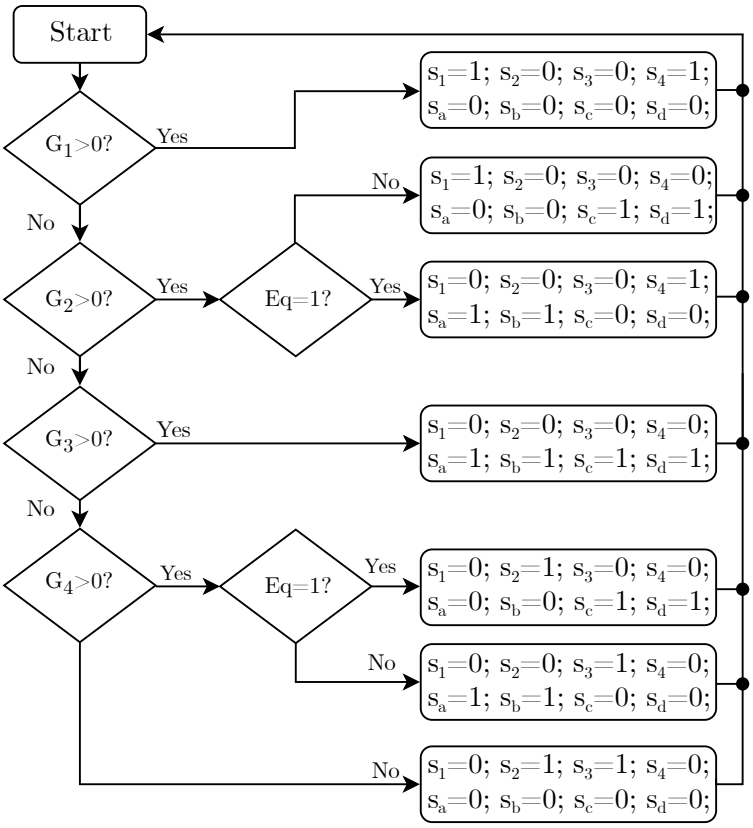


Figura 3.14: Diagrama de Flujo que genera las señales de salida de un puente del convertidor.

3.11. Generación de 5 niveles de voltaje como ejemplificación

Con el fin de ilustrar de forma visual la lógica de funcionamiento de la modulación diseñada, se introdujo $\alpha = \pi/6$ y $\beta = \pi/3$ como referencias de los niveles de voltaje a obtener, de esta forma se ejecuta el siguiente paso a paso para la creación de los niveles de voltaje, esto a una frecuencia de 100 kHz y $V_{DC} = 600V$:

1. Se generan las señales $PWM_{1,2}$ como se vislumbra en la Fig. 3.15,a a partir de las ecuaciones (3.1) y (3.2).

2. A la señal PWM_1 se le resta la señal PWM_2, multiplicada por el resultado de PWM_1 al pasarla por la función signo, obteniendo la señal 3LS observable en la Fig. 3.15,b.

3. La señal 3LS se compara con las señales portadoras $C_{1,4}$, generando cada comparación las señales de Gate $G_{1,4}$ de la Fig. 3.15,c.

4. Las señales $G_{1,4}$ son introducidas al diagrama de flujo de la Fig. 3.14, para obtener los pulsos de disparo correspondientes a cada nivel de voltaje solicitado.

5. Finalmente se obtiene la señal de voltaje en el primario del HFT del convertidor de la Fig. 3.15,d .

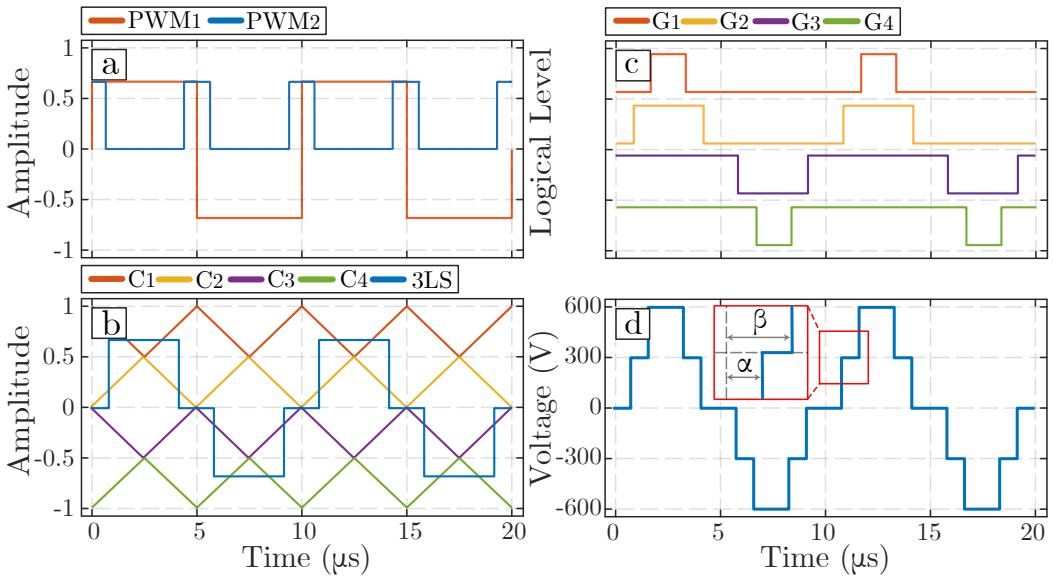


Figura 3.15: Ejemplo de la lógica de las señales para generar una forma de onda de 5 niveles.

De forma paralela, la importancia de la flag de equilibrio "Eq" radica en que no se generen asimetrías entre los niveles intermedios del convertidor, las cuales no son observables en el

gráfico expuesto suponiendo un buen funcionamiento de la señal en cuestión, por otra parte este es el funcionamiento del primer puente T-type del convertidor, recibiendo el segundo puente las mismas señales desfasadas en φ *rad* en función de la actuación del controlador PI presentado anteriormente.

3.12. Forma de generar diferentes convertidores con la modulación propuesta

Finalmente en la tabla 3.6 se presentan nuevamente los seis convertidores que son capaces de ser emulados mediante el uso de la modulación propuesta aplicada en el convertidor DAB T-type simétrico, cada uno con los ángulos α, β necesarios para su obtención, es posible notar en la tabla en cuestión que a excepción del convertidor 5L-DAB, en todos los demás convertidores es necesario fijar el valor de uno o los dos ángulos para obtener la configuración de niveles deseada, con el fin de suprimir uno o mas niveles en cuestión, como lo serie por ejemplo el caso del convertidor 4L-DAB, en el cual se suprime el nivel de voltaje $V_{AC} = 0$, dándole a la modulación como referencia el ángulo $\alpha = 0$.

Tabla 3.6: Familia de topologías de potencia DAB T-type generadas aplicando la modulación generalizada propuesta.

Topologia	α	β	Niveles	Voltajes	Convertidor
1	0	$\pi/2$	2	$\pm V_{DC}/2$	DAHB
2	$[0, \pi/2]$	$\pi/2$	3	$\pm V_{DC}/2$, 0	3L-DAHB
3	0	0	2	$\pm V_{DC}$	DAB
4	$[0, \pi/2]$	α	3	$\pm V_{DC}$, 0	3L-DAB
5	0	$[0, \pi/2]$	4	$\pm V_{DC}$, $\pm V_{DC}/2$	4L-DAB
6	$[0, \alpha_1]$	$[\alpha_1, \pi/2\ ]$	5	$\pm V_{DC}$, 0, $\pm V_{DC}/2$	5L-DAB

Donde α_1 es un ángulo arbitrario entre $]0, \pi/2[$.

Capítulo 4

SIMULACIÓN DEL SISTEMA DAB T-TYPE SIMÉTRICO

EN este capítulo se construirá el convertidor DAB T-type simétrico en el software de simulación de circuitos eléctricos *PLECS*. Se considerará el modelo térmico de los semiconductores GaN para obtener las pérdidas de conducción y conmutación, junto con la estrategia de modulación y el lazo de control propuesto para la misma.

Basándose en la simulación configurada, se realizarán dos tipos de pruebas. Por un lado, se verificará la correcta emulación de los seis convertidores expuestos en el capítulo anterior y el desempeño de la estrategia de control y modulación ante cambios de referencia de voltaje en la salida. Se pondrá énfasis en el convertidor 5L-DAB, para el cual se realizarán pruebas ante escenarios de regeneración. Por otro lado, se llevarán a cabo pruebas en un amplio rango de potencias para determinar la eficiencia y distribución de pérdidas de los convertidores emulados estudiados. Esto permitirá compararlos entre sí en base a este y otros parámetros.

4.1. Circuito del convertidor DAB T-Type basado en GaN

En primer lugar, se construye el diagrama circuital del convertidor DAB T-type como se aprecia en la Fig. 4.1. El semiconductor GaN elegido fue el modelo *GS66516* de la empresa *GaN Systems*, con los parámetros mostrados en la tabla 4.1. La elección de este semiconductor se basa en la experiencia previa en simulaciones térmicas con este modelo [65] y los valores conocidos para sus parámetros térmicos de disipación.

Para implementar estos valores en PLECS, se crean bloques de disipación (en azul dentro del esquema del circuito). Estos bloques se agruparon en conjuntos de 2 semiconductores, ya que cada par de semiconductores suele compartir un disipador térmico. Todo el sistema se conecta mediante una cadena térmica (con características térmicas del disipador) con una temperatura ambiente fijada en 25°C.

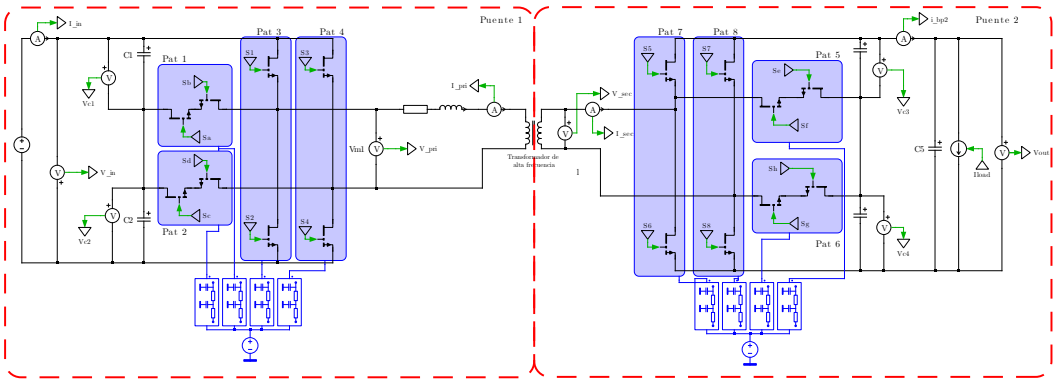


Figura 4.1: Esquemático del convertidor propuesto en PLECS .

Tabla 4.1: Características semiconductor GS66516 de GaN Systems.

Descripción	Parámetro	Valor
Voltaje máximo Drain-Source	V_{DS}	650 V
Voltaje Gate-Source	V_{GS}	[-10, 7] V
Corriente máxima Drain-Source	I_{DS}	60 A
Resistencia Drain-Source	$R_{DS_{ON}}$	25 $m\Omega$
Rango Temperatura de Juntura	T_j	[-55, 150]
Rango Frecuencia de Conmutación	f_{sw}	[0,1.6] MHz
Carga eléctrica en el gate	Q_g	14.2 nC
Tamaño(mm)	-	11.0 x 9.0 x 0.54

4.1.1. Parámetros del sistema implementado

Una vez generada la estructura circuital del convertidor junto con la distribución de los disipadores y las mediciones a realizar, se presentan en la tabla 4.2 los parámetros de las componentes previamente expuestas. Se eligió una frecuencia en el HFT de $f_{ac} = 10$ kHz para facilitar la comparación con otras tecnologías, como los semiconductores basados en Si, con los cuales se llevarán a cabo las pruebas experimentales. Los parámetros del HFT se obtuvieron del procedimiento descrito en el **Capítulo 3.5**. El valor de V_{DC} se seleccionó cerca del voltaje máximo de bloqueo de los semiconductores, y los valores de los capacitores se eligieron en base a los disponibles en el laboratorio.

Tabla 4.2: Parámetros del sistema simulado.

Parámetro	Valor	Parámetro	Valor
Voltaje DC, $[V_{dc}]$	600 V	Inductancia HFT $[L_1]$	107 μH
Resistencia HFT $[R_{HFT}]$	0.0465 Ω	Cap. de Salida $[C_{3,4}]$	440 μF
Cap. del inversor $[C_5]$	1 mF	Proporción vueltas HFT $[n_2/n_1]$	2
Cap. de Entrada $[C_{1,2}]$	440 μF	Frecuencia HFT $[f_{ac}]$	10 kHz
Potencia Nom. $[P_{High}]$	10 kW	Mitad potencia Nom. $[P_{Low}]$	5 kW

4.1.2. Implementación sistema de modulación y lazo de control propuesto

Para el lazo de control del convertidor, se replicó el propuesto en la Fig. 3.11, agregando saturaciones internas al controlador PI para que se adaptara a la compensación en función de la carga del sistema. Finalmente, se agregó una media móvil antes de la saturación como método de filtrado para evitar un ruido excesivo en la actuación una vez alcanzado el estado estacionario. Esta media móvil tiene un período de $1/f_{sw}$, como se expone en la Fig. 4.2.

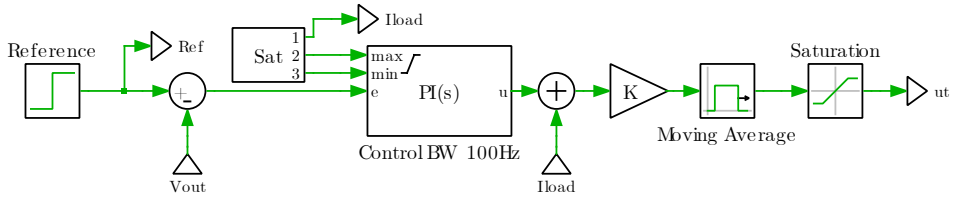


Figura 4.2: Esquema de control propuesta implementado en PLECS.

Dada la necesidad de realizar la estrategia de modulación de forma independiente para los puentes del sistema Fig. 4.3, se crearon dos instancias, las cuales a partir de la actuación del controlador (para el segundo puente, dado que el primero recibe $\pi/2$) y de los mismos ángulos α, β definidos externamente se generan las cinco "Flags" necesarias, las cuales al entrar a su diagrama de flujo correspondiente entreguen entre ambas los 16 pulsos de disparo necesarios en la modulación.

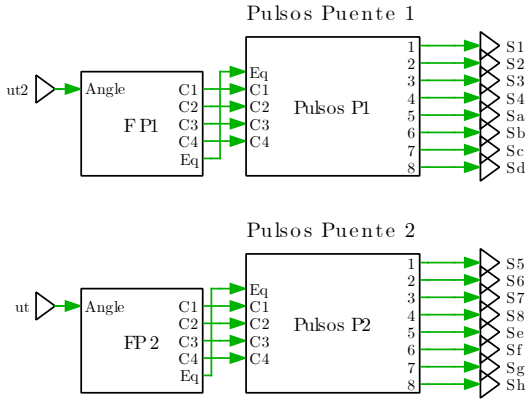


Figura 4.3: Esquema de pulsos de disparo del sistema.

Aprovechando la lógica de bloques del software *PLECS*, la generación de "Flags" de los puentes del convertidor es idéntica a la expuesta en la Fig. 3.12, agregando además las dos variaciones de balance de condensadores de la Fig. 3.13, dejando abierta la opción de alternar entre ambas para luego la señal "Eq" sea desfasada al igual que el resto de señales, lo cual se muestra en la Fig. 4.4.

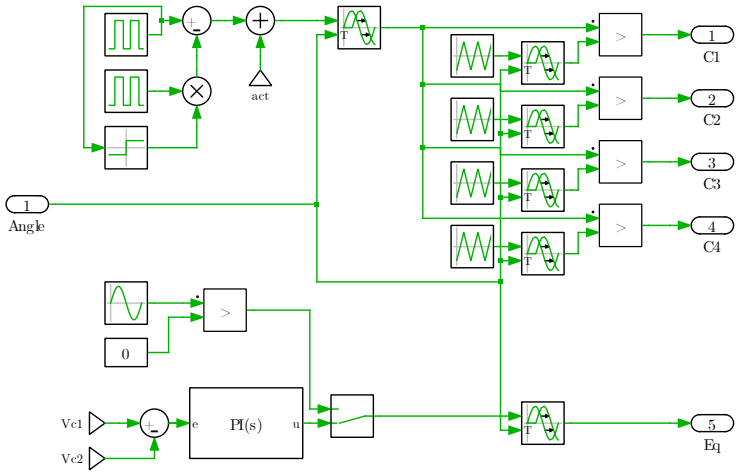


Figura 4.4: Generación de "Flags" de modulación realizada.

Para terminar de replicar la estrategia de modulación en *PLECS*, se replicó el diagrama de flujo de la Fig. 3.14 en la interfaz de máquina de estados del software, obteniendo el siguiente resultado:

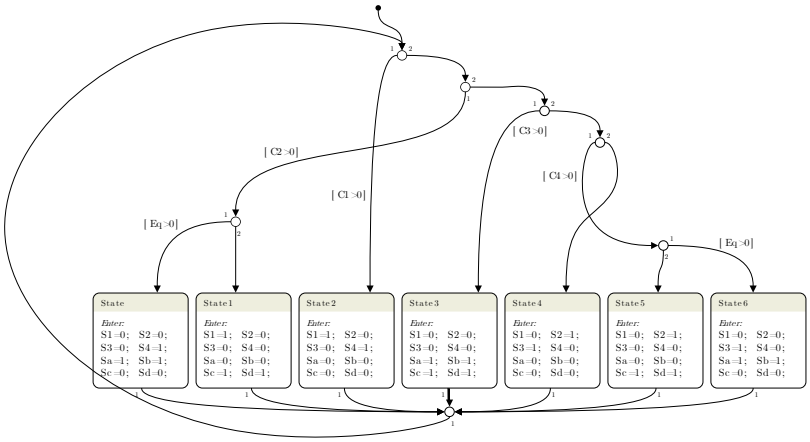


Figura 4.5: Máquina de estados implementada en PLECS.

4.1.3. Modelo térmico del semiconductor y calculo de pérdidas

En la Fig. 4.6, se muestran los modelos de pérdidas del semiconductor *GS66516*, solicitados a GaN Systems para poder simular las pérdidas de potencia y las variaciones térmicas en el convertidor.

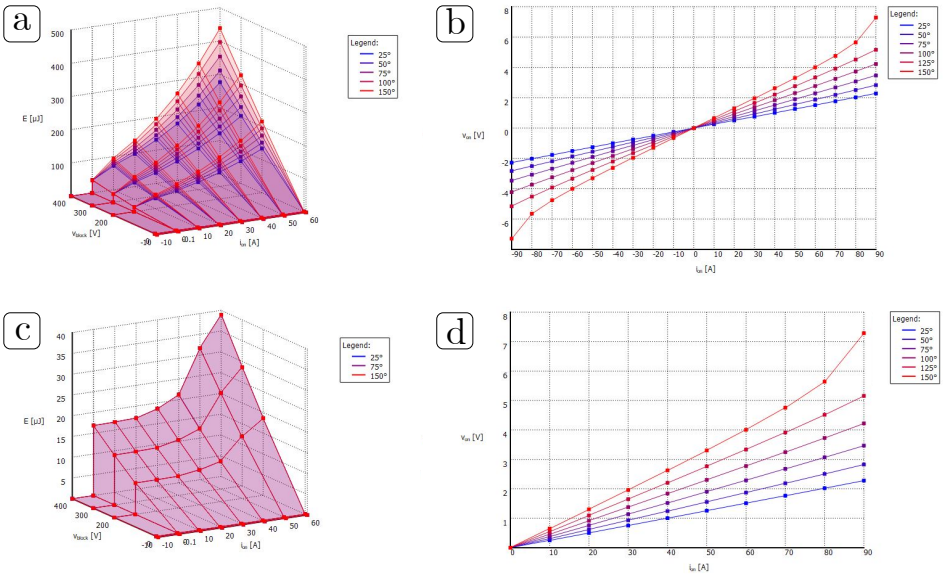


Figura 4.6: Características Térmicas: a) pérdidas de encendido b) pérdidas de conducción semiconductor c) pérdidas de apagado d) pérdidas conducción diodo.

Una vez integrado el modelo de pérdidas de los semiconductores, se agruparon las pérdidas de conducción y conmutación de cada uno de estos por puente del sistema. Todas estas pérdidas se sumaron junto con la potencia disipada por la resistencia del HFT para obtener las pérdidas totales del convertidor (ver Fig. 4.8). Sin embargo, no se consideraron las pérdidas en los condensadores asociadas a la resistencia parásita de estos. Paralelamente a las pérdidas, también se obtuvo la temperatura de la unión de cada uno de los semiconductores con el fin de monitorizarla y garantizar que las potencias y corrientes de trabajo no generaran aumentos dañinos para los dispositivos. Finalmente, la eficiencia general del sistema se obtuvo mediante la división de la potencia de salida entre la potencia de entrada más cada una de las pérdidas consideradas, como se resume en la ecuación (4.1).

$$\eta_{conv}\,\% = \frac{P_{out}}{P_{out} + L_{con} + L_{con} + P_{R_{HFT}}} \cdot 100\,\% \tag{4.1}$$

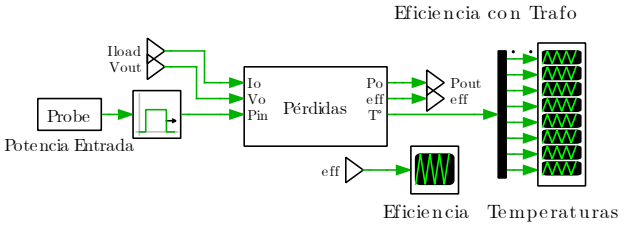


Figura 4.7: Método de obtención de pérdidas y eficiencias.

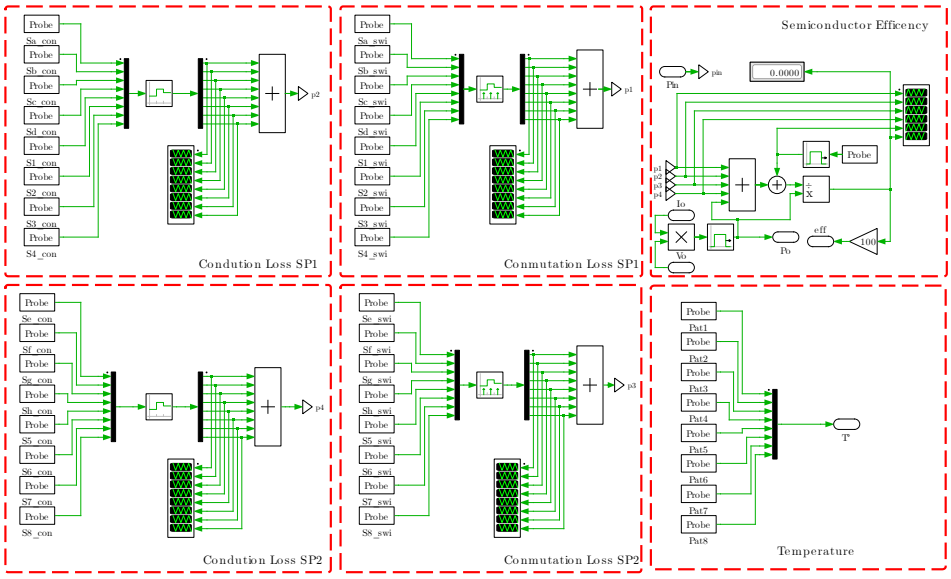


Figura 4.8: Detalle de las pérdidas consideradas del sistema.

4.2. Resultados de Simulación

Para validar el correcto funcionamiento de la estrategia de modulación y el lazo de control, en primer lugar, es necesario fijar los ángulos α y β para cada convertidor emulado. Dado que la cantidad de ángulos que pueden generar convertidores con más de dos niveles es infinita, se seleccionaron seis pares de ángulos que cumplen con las condiciones establecidas en la tabla 3.6, cada par de estos dan como resultado una topología de potencia emulada diferente. Estos ángulos se muestran en la tabla 4.3. Una vez definidos estos ángulos, se evaluarán las siguientes capacidades del convertidor mediante pruebas de simulación:

- Generar las formas de onda correspondientes a los seis convertidores mostrados en la tabla 3.6.
- Seguimiento a referencia ante tres cambios en el voltaje de salida para las seis topologías emuladas.
- Transmisión de potencia nominal en escenario de carga y regeneración en condiciones nominales para el convertidor 5L-DAB.
- Eficiencia de las seis topologías emuladas en un amplio rango de potencias.

Tabla 4.3: Ángulos de operación α, β para ejemplificar las topologías emuladas.

Topología	α	β	Topología	α	β
DAHB	0	$\pi/2$	3L-DAB	$\pi/4$	$\pi/4$
3L-DAHB	$\pi/4$	$\pi/2$	4L-DAB	0	$\pi/4$
DAB	0	0	5L-DAB	$\pi/8$	$3\pi/8$

4.2.1. Formas de onda de los convertidores emulados

Las formas de onda obtenidas se presentan en las Fig. 4.9, 4.10 y 4.11. Dado que el sistema cuenta con un controlador en lazo cerrado para el voltaje de salida, para tener una determinada corriente a mostrar, se configuran dos puntos de operación de potencia diferentes, en los casos donde el voltaje máximo del convertidor fue $V_{DC}/2$, la salida la potencia se configuró en P_{Low}. Para los casos en los que el voltaje máximo era V_{DC}, la potencia se configuró en P_{High}, lo que demuestra el comportamiento del sistema en diferentes escenarios de voltaje mientras se mantiene una corriente sin offset DC. A medida que se agregan más niveles de voltaje, la forma de onda i_{L_1} se parece cada vez más a una onda sinusoidal, dado que se reducen los armónicos no deseados en el HFT, lo que puede mejorar la eficiencia general.

Al observar los cambios en la pendiente de corriente en el primario de cada uno de los convertidores, se evidencia que estos aumentan en consecuencia con los niveles de voltaje, tal

como se establece en [7]. Verificar la capacidad del sistema para emular con precisión los seis convertidores expuestos abre la posibilidad de realizar análisis bajo diversas cargas y modos de funcionamiento. En consecuencia, esto permite determinar la eficiencia del sistema y el rendimiento del seguimiento de referencias. La descomposición en armónicas de la corriente de cada convertidor se expondrá en el capítulo experimental del escrito.

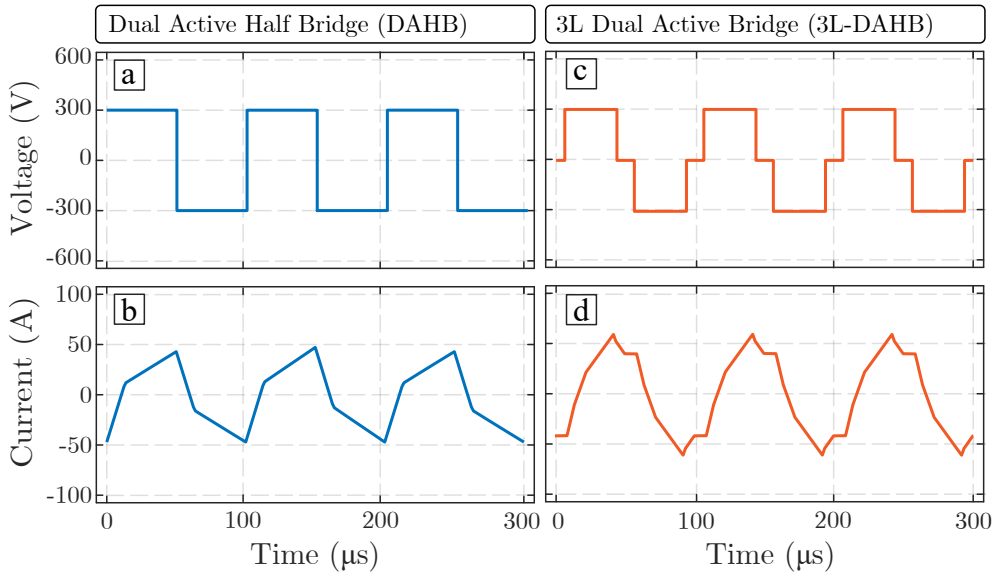


Figura 4.9: Formas de onda en el primario del HFT para las topologías DAHB y 3L-DAHB.

4.2.2. Funcionamiento a lazo cerrado.

Agregando los valores de los parámetros de la tabla (4.2) a la ecuación 2.22, eligiendo un factor de amortiguamiento $\xi = 1/\sqrt{2}$ y un ancho de banda de 25 Hz, se obtuvieron los valores del controlador PI $K_P = 0{,}9383$ y $K_I = 0{,}853$. Una vez verificado el funcionamiento de las seis diferentes topologías emuladas en lazo abierto, se realiza el siguiente protocolo de pruebas para verificar su funcionamiento a lazo cerrado.

1. Se energiza el sistema y se cierra el lazo a 100 V de salida de referencia.
2. Se cambia la referencia a 125 V de salida.
3. Se cambia la referencia a 75 V de salida.
4. Se devuelve la referencia a 100 V de salida de referencia.

Cada una de estos intervalos con una duración de 0.4 seg, a continuación se presentan los resultados obtenidos a lazo cerrado para los seis convertidores emulados.

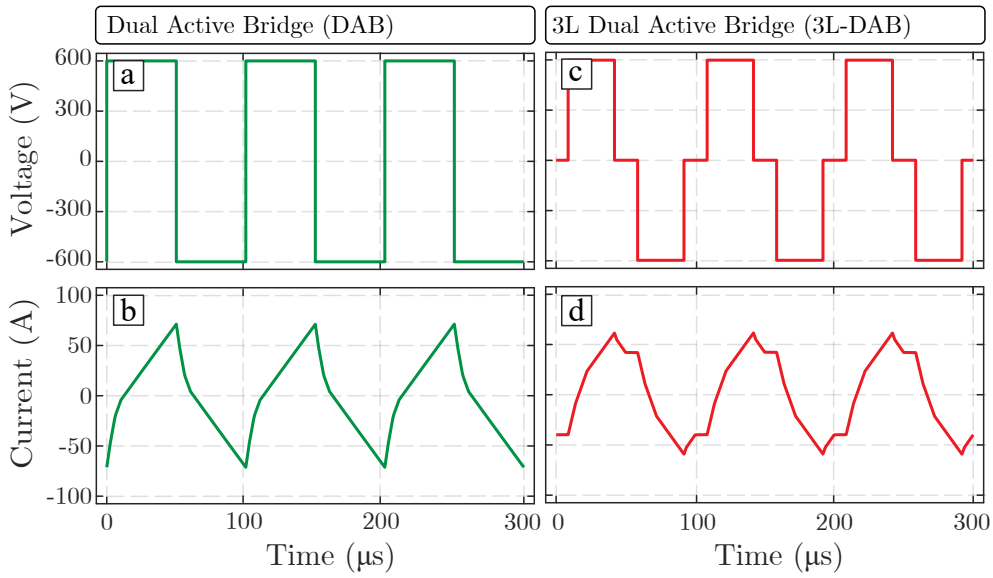


Figura 4.10: Formas de onda en el primario del HFT para las topologías DAB y 3L-DAB.

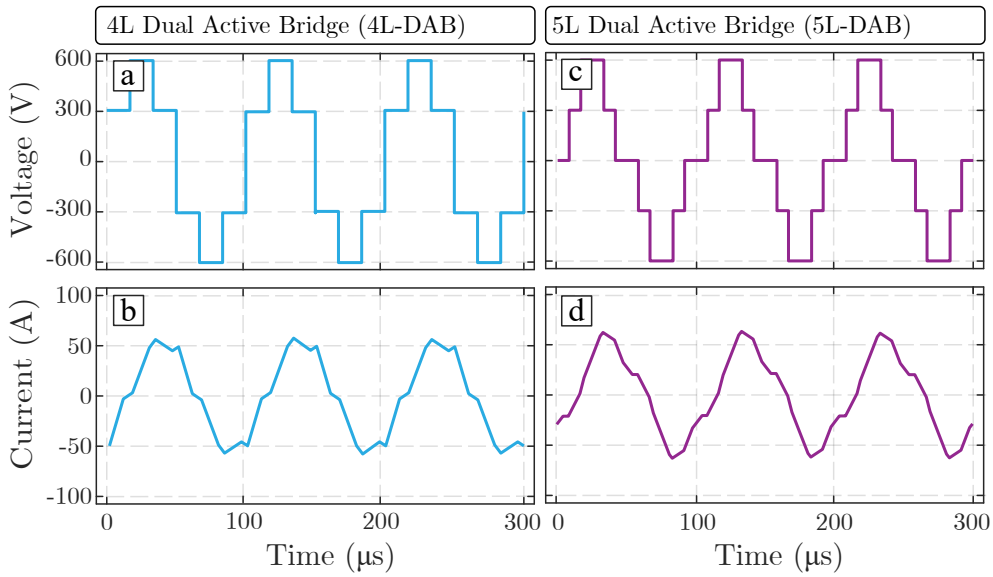


Figura 4.11: Formas de onda en el primario del HFT para las topologías 4L-DAB y 5L-DAB.

En la tabla 4.4 se presenta un resumen de los resultados a lazo cerrado a partir de los datos presentados en la Fig. 4.12. Se destaca principalmente el bajo error en estado estacionario para el seguimiento a distintas referencias de voltaje, siendo los errores menores

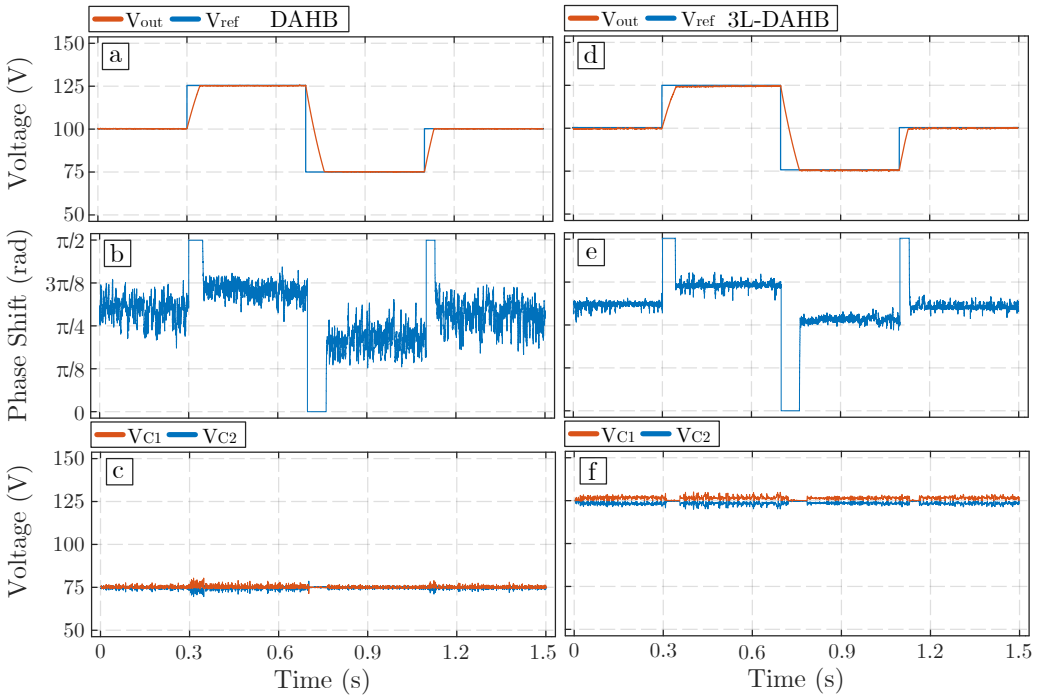


Figura 4.12: Seguimiento a referencia, actuación y voltaje en condensadores para las topologías DAHB (a,b,c) y 3L-DAHB (d,e,f).

a un 1 % en el caso del convertidor DAHB y menores al 0,3 % en el 3L-DAHB, luego en relación al desbalance de condensadores ambos casos fueron similares, con una diferencia de voltajes en los condensadores menor al 1 % con peaks de desbalance ocasionales los cuales son correctamente corregidos.

Tabla 4.4: Resumen de resultados operación lazo cerrado topologías DAHB y 3L-DAHB.

Topología	Error e.e. V_{out} 75 V	Error e.e. V_{out} 100V	Error e.e. V_{out} 125 V	Máximo Desbalance C_1,C_2
DAHB	0.93 %	0.67 %	0.56 %	9.6 %
3L-DAHB	0.27 %	0,06 %	0.1 %	6,4 %

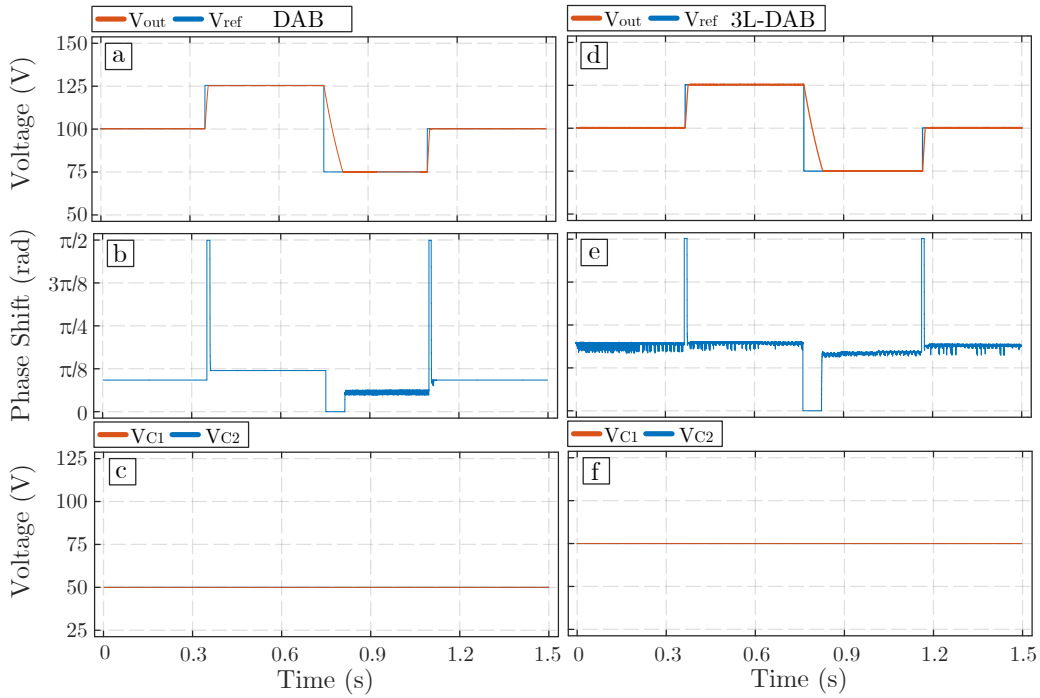


Figura 4.13: Seguimiento a referencia, actuación y voltaje en condensadores para las topologías DAB (a,b,c) y 3L-DAB (d,e,f).

En la tabla 4.5 se presenta un resumen de los resultados a lazo cerrado a partir de los datos presentados en la Fig. 4.13. Se destaca principalmente el nulo desbalance entre los condensadores del sistema, lo cual tiene sentido en ambos convertidores al ser los capacitores ideales y no hacer uso de los niveles intermedios de voltaje, en relación al seguimiento a referencia, en el caso del convertidor DAB este es sumamente preciso, siendo el error menor al 0,01 % para los 3 caos estudiados, y siendo menor a 0,15 % para el caso del convertidor 3L-DAB.

Tabla 4.5: Resumen de resultados operación lazo cerrado topologías DAB y 3L-DAB.

Topología	Error e.e. V_{out} 75 V	Error e.e. V_{out} 100V	Error e.e. V_{out} 125 V	Máximo Desbalance C_1,C_2
DAB	$\approx 0\,\%$	0.08 %	0.09 %	$\approx 0\,\%$
3L-DAB	0.13 %	0.14 %	0.06 %	$\approx 0\,\%$

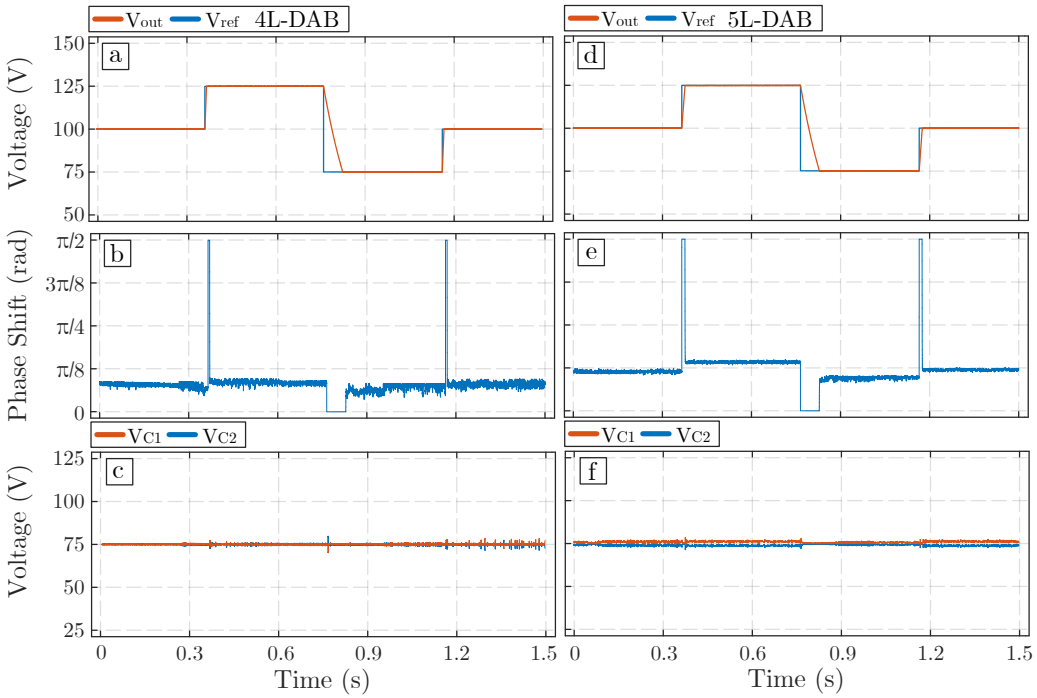


Figura 4.14: Seguimiento a referencia, actuación y voltaje en condensadores para las topologías 4L-DAB (a,b,c) y 5L-DAB (d,e,f).

En la tabla 4.6 se presenta un resumen de los resultados a lazo cerrado a partir de los datos presentados en la Fig. 4.14. Se destaca principalmente el bajo error en estado estacionario para el seguimiento a distintas referencias de voltaje, siendo los errores menores a un 0,2 % en el caso del convertidor 4L-DAB y menores al 0,3 % en el 3L-DAHB, luego en relación al desbalance de condensadores ambos casos fueron similares, con una diferencia de voltajes en los condensadores menor al 1 % con peaks de desbalance ocasionales los cuales son correctamente corregidos.

Tabla 4.6: Resumen de resultados operación lazo cerrado topologías 4L-DAB y 5L-DAB.

Topología	Error e.e. V_{out} 75 V	Error e.e. V_{out} 100V	Error e.e. V_{out} 125 V	Máximo Desbalance C_1,C_2
4L-DAB	0.12 %	0.11 %	0.05 %	8 %
5L-DAB	0.21 %	0.01 %	0.05 %	5.44 %

De todos los resultados expuestos en las tablas 4.4, 4.5, 4.6, es posible notar que el error en estado estacionario del control de voltaje es menor al 1 % y el desbalance máximo entre capacitores no supera el 10 %, justificando el uso del modelo del convertidor DAB como base del control implementado.

4.2.3. Comportamiento del 5L-DAB ante casos de carga y regeneración.

Para evaluar las capacidades regenerativas del sistema, se optó por operar el convertidor a potencia nominal P_{high}, lo que implicó aumentar el voltaje de entrada V_{DC} a 800 V, buscando emular una sistema real de tracción EV. Luego, se analizaron los casos de carga y regeneración. Durante este análisis, se estableció un escenario estacionario al imponer una carga de 10 kW y mantener el voltaje de salida en 1 kV. Esta configuración permitió la recolección de datos de corriente y voltaje en los devanados primarios y secundarios del HFT, así como los voltajes de los capacitores de entrada y salida, el voltaje de salida y la potencia operativa. Posteriormente, para evaluar el modo de regeneración, se realizaron mediciones idénticas, pero en este caso se inyectó una potencia de 10 kW hacia la fuente de voltaje de entrada.

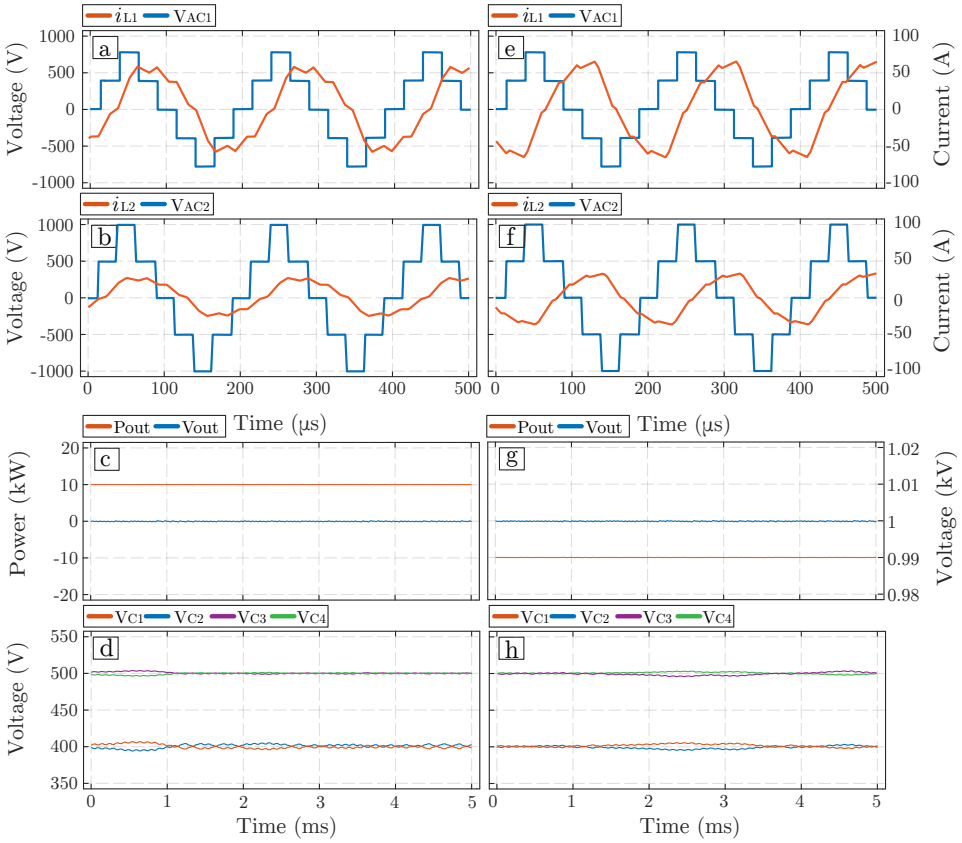


Figura 4.15: Formas de onda en el primario y secundario del HFT ante escenarios de cara y regeneración.

En el análisis de los modos de regeneración y carga, se llevó a cabo un estudio de corriente y voltaje tanto en el lado primario como en el secundario para observar el comportamiento dinámico del HFT, como se ilustra en la Fig. 4.15 a,b,e,f. Se observó un comportamiento

similar entre las tensiones del sistema. Respecto a las corrientes, se notó un cambio en la dirección de la pendiente de la forma de onda sinusoidal. Al realizar un análisis más detallado en el dominio del tiempo, se apreció el comportamiento del rizado del voltaje de salida en ambos escenarios. Este rizado fue inferior al $0,02\,\%$, lo que indica un seguimiento de referencia preciso y, por ende, una alta calidad de la energía lo que se ve en la Fig. 4.15 c,g. Además, se mantuvo un equilibrio en los condensadores de entrada y salida del sistema, como se muestra en la Fig. 4.15 d,h.

4.2.4. Eficiencias del sistema en diferentes rangos de potencia.

Después de determinar las pérdidas del sistema como se explicó anteriormente, se llevaron a cabo simulaciones para las seis topologías emuladas por el DAB T-type simétrico. Estas simulaciones cubrieron varios escenarios de carga, que iban desde 1,5 hasta 10 kW. Este rango en particular se eligió cuidadosamente para asegurar el correcto funcionamiento de los semiconductores y mantener un control adecuado sobre la tensión de salida. Los resultados de estas simulaciones se presentan visualmente en la Fig. 4.16,a.

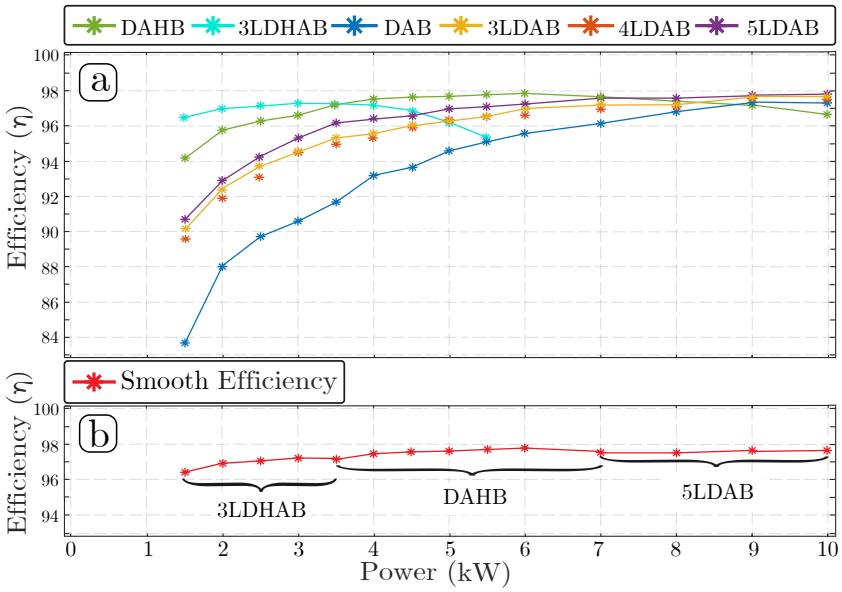


Figura 4.16: Eficiencias de los convertidores emulados en un barrido en potencia.

Después de realizar los cálculos de eficiencia, como se muestra en la Fig. 4.16,b, se ha generado un gráfico que representa los máximos de eficiencia entre los seis convertidores emulados para cada punto de potencia simulado. Al analizar las eficiencias de los convertidores, se observa que los convertidores "Half-Bridge"muestran mejores eficiencias en rangos bajos de potencia, mientras que el convertidor 5L-DAB exhibe la mejor eficiencia promedio. Sin embargo, al combinar todas las eficiencias, se observa una curva de eficiencia extremadamente plana para un amplio rango de potencia, con un valor promedio de

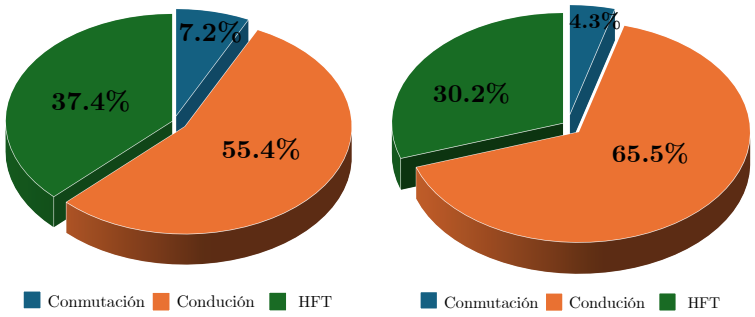
aproximadamente el 97.5 %.

4.2.5. Distribución de pérdidas de los convertidores implementados.

Una vez analizados los gráficos de eficiencia por convertidor, resulta útil comprender el origen de las pérdidas de estos para entender el desempeño de los convertidores en condiciones nominales (10 kW). Para esto, se analizarán los casos extremos: por un lado, el convertidor DAB, el cual tiene menos niveles y complejidad, y por otro lado, el convertidor 5L-DAB, con el máximo número de niveles y conmutaciones. Se obtendrá la distribución de pérdidas, como se muestra en la Fig. 4.17. Dado que ambos convertidores tuvieron diferentes eficiencias en esta potencia, también se incluirán los valores correspondientes a las pérdidas netas en cada categoría en la tabla 4.7.

Tabla 4.7: Pérdidas desglosadas por tipo para convertidores DAB y 5L-DAB.

Convertidor	Conmutación	Conducción	HFT	Totales
DAB	17 W	131.27 W	88.68 W	236.95 W
5L-DAB	9.58 W	146.87 W	67.63 W	224.08 W



(a) Distribución pérdidas DAB. (b) Distribución pérdidas 5L-DAB.

Figura 4.17: Distribución de pérdidas de los convertidores estudiados.

De manera contra-intuitiva, las pérdidas de conmutación del convertidor 5L-DAB resultan considerablemente menores que las del convertidor DAB convencional, a pesar de tener el doble de semiconductores en funcionamiento. Aunque se observa una ligera diferencia en las pérdidas de conducción, la razón de esto radica en que las pérdidas en los semiconductores dependen de forma cuadrática de la corriente que atraviesa por ellos. Al existir un mayor número de niveles en el convertidor 5L-DAB, se minimizan los picos de corriente, lo que resulta en conmutaciones en niveles más estables y, por ende, en menores pérdidas de conmutación. En relación a las perdidas del transformador es posible notar como el aumento en la cantidad de niveles produce un impacto positivo en las perdidas de este, dado que el modelo del transformador en PLECS no considera el comportamiento de la inductancia y resistencia a mayor frecuencia del HFT, se le atribuirá esta mejora a la

disminución en los peaks y mayor suavidad en la forma de onda corriente en el enlace AC del convertidor.

4.3. Comparación de los convertidores emulados.

Para comparar los convertidores entre sí, se mantuvo la misma frecuencia de conmutación en cada uno para obtener la misma frecuencia de señal en el enlace AC, sin importar los niveles producidos por el convertidor. A partir de esto, se utilizaron diferentes métricas para la comparación, como la cantidad de conmutaciones en los semiconductores en cada ciclo de voltaje AC, la variación de voltaje que experimenta el transformador con cada cambio de nivel, la cantidad de semiconductores que operan en el convertidor, la necesidad de una estrategia de balance de condensadores, y finalmente, la eficiencia en puntos de potencia específicos, como se muestra en la tabla 4.8.

Tabla 4.8: Tabla comparativa entre convertidores.

Topología	Switches activos por convertidor	Commut. por ciclo	Max Volt. estrés	Balance de Capacitores	Efi. en P_{low}	Efi. en P_{high}
DAHB	16	4	V_{DC}	Si	97.61 %	-
3L-DAHB	16	8	$V_{DC}/2$	Si	96.45 %	-
DAB	8	4	2 V_{DC}	No	94.80 %	97.25 %
3L-DAB	16	8	V_{DC}	No	96.55 %	97.65 %
4L-DAB	16	12	V_{DC}	Si	96.52 %	97.73 %
5L-DAB	16	16	$V_{DC}/2$	Si	97.04 %	97.75 %

Al observar las eficiencias en niveles bajos de potencia, se observa que las topologías de Medio Puente (topologías DAHB y 3L-DAHB) exhiben mejores eficiencias que las de Puente Completo (topologías DAB y 3L-DAB), como se mencionó en [51]. El rango de alta potencia no se muestra para las topologías de Medio Puente porque, al reducir el voltaje a la mitad, la corriente necesaria para entregar la potencia solicitada supera el límite de corriente de los dispositivos semiconductores, lo que compromete el sistema.

En cuanto a la eficiencia en las topologías de Puente Completo, se observa un aumento tanto en niveles bajos como altos de potencia a medida que se incrementa el número de niveles. Esta tendencia está reflejada en el gráfico de la Fig. 4.16,a, lo que confirma lo discutido en [66] y [67]. Esto confirma que, con una modulación aplicada adecuadamente, es posible reducir las pérdidas de conducción a cambio de un aumento en la conmutación del sistema.

Como se logro demostrar en secciones anteriores, dado que el lazo de control basado en DAB funciona correctamente en cada uno de las topologías emuladas, es posible con un único sistema de control y la modulación propuesta, cambiar entre topologías con el fin de mejorar la eficiencia para cada valor de potencia exigido al convertidor.

Capítulo 5

RESULTADOS EXPERIMENTALES

LAS aplicaciones de los convertidores de la familia DAB han sido ampliamente estudiadas tanto teórica como experimentalmente para validar diversas modulaciones, lazos de control, modelos y topologías asociadas. En los capítulos anteriores, se desarrolló y verificó mediante simulación una estrategia de modulación de interruptores en una nueva topología DC-DC basada en DAB, la cual se controló utilizando estrategias convencionales de control. En este capítulo, se presenta la construcción del convertidor propuesto y se valida la modulación y el lazo de control propuestos utilizando tecnología IGBT basada en silicio, con el objetivo de proponer un sistema más refinado basado en GaN para verificar también los datos de eficiencia en el futuro.

5.1. Armado Convertidor DAB T-Type basado en IGBT

La estrategia de modulación desarrollada fue probada en una plataforma experimental compuesta por dos arreglos de semipuentes IGBT conectados para formar la topología mostrada en la Fig. 3.1, ubicados a cada lado del Transformador de alta frecuencia caracterizado en el capítulo 3. Para obtener los niveles de voltaje intermedios del sistema, se agregaron dos condensadores tanto en la entrada como en la salida del convertidor. La alimentación del sistema se realiza mediante una fuente DC de 150 V. Los pulsos de los semipuentes IGBT son transmitidos a través de tarjetas de disparo que reciben una señal de fibra óptica desde una tarjeta de interconexión que se comunica directamente con la plataforma **MicrolabBox dSpace**.

Las interacciones entre componentes y una foto del set-up se exponen en las Fig. 5.2 y 5.1 respectivamente.

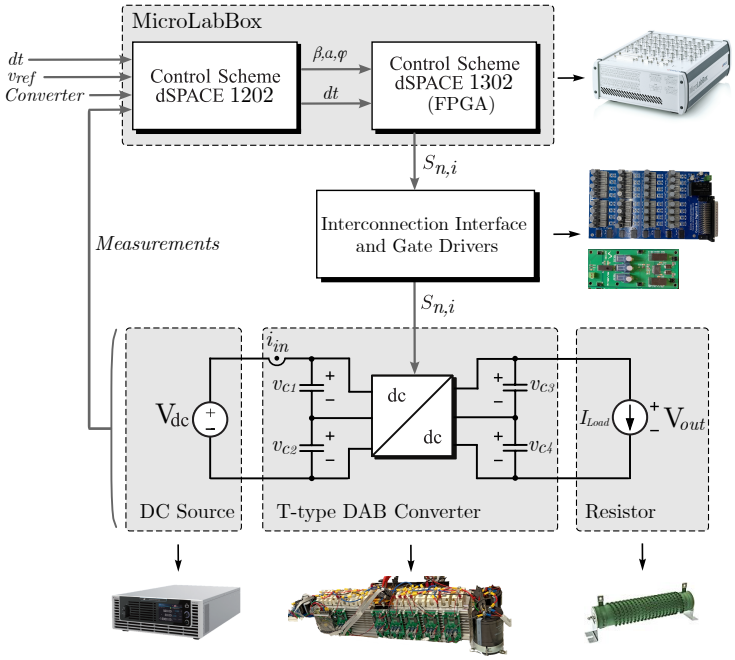


Figura 5.1: Diagrama simplificado de la implementación experimental del sistema.

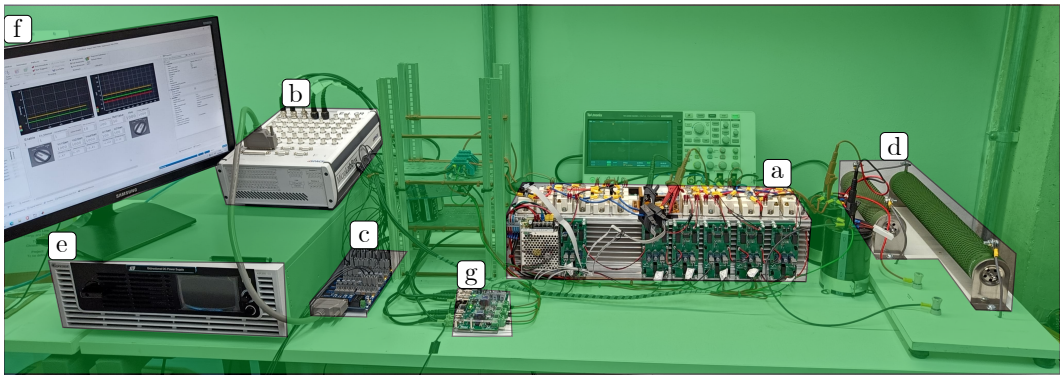


Figura 5.2: Foto Set-up experimental.

En la Fig. 5.2 es posible visualizar las diferentes partes del sistema, siendo estas: a) Convertidor DAB T-type basado en IGBT con sus respectivas tarjetas de disparo, b) plataforma de Control, c) tarjeta interconexión DIO a fibra óptica, d) carga resistiva, e) fuente DC regenerativa, f) interfaz HMI, g) tarjeta de mediciones de voltaje y corriente.

5.2. Parámetros del sistema implementado

En la Tabla 5.1 se presentan los detalles de las componentes descritas en el ítem anterior, haciendo el alcance de que 2 de estas se diseñaron y construyeron por el grupo de investigación *PowerLab* de la Universidad Técnica Federico Santa María.

Tabla 5.1: Componentes utilizadas en el Set-up.

Componente	Detalle	Parámetro	Detalle
Fuente DC	Chroma 62000d	Plataforma de Control	MicrolabBox dSpace
Tarjeta de Medición	Taraz USM-3iv	Módulo IGBT	SKM75GB12V
Tarjeta Interconexión	Powerlab	Tarjeta Disparo	Powerlab

Por otro lado, en la Tabla 5.2 se presentan los rangos o valores exactos de los parámetros del convertidor durante los experimentos. Cabe destacar que el valor de inductancia del HFT fue el obtenido en el **Capítulo 3.6** a 10 kHz.

Tabla 5.2: Parámetros del sistema implementado.

Parámetro	Valor	Parámetro	Valor
Voltaje DC $[V_{dc}]$	75-200 V	Voltaje Salida $[V_{out}]$	75-250 V
Capacitores Entrada $[C_{1,2}]$	2200 μF	Capacitores Salida $[C_{3,4}]$	4700 μF
Inductancia HFT $[L_{HFT}]$	$\approx$ 80 μH	Ratio de Vueltas HFT $[n_2/n_1]$	2
Resistencia del HFT $[R_{HFT}]$	0.0465 Ω	Frecuencia HFT $[f_{ac}]$	10 kHz
Inductancia $[L_1]$	200-500 μH	Resistencia de carga $[R_{load}]$	50-300 Ω

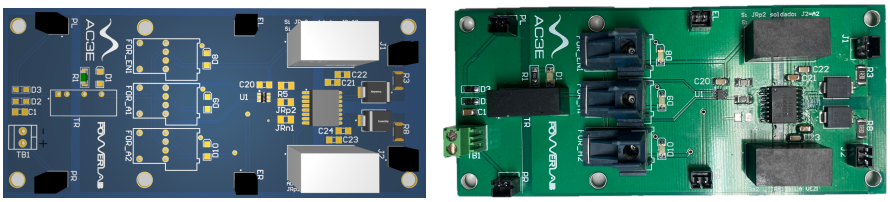
5.3. Plataforma de Control MicrolabBox dSpace

MicrolabBox de dSPACE es una plataforma de hardware compacta y versátil diseñada para el desarrollo y la validación de sistemas de control en tiempo real. Al integrar procesamiento de alta velocidad, entradas y salidas analógicas y digitales, y conectividad para sensores y actuadores en un solo dispositivo, ofrece una solución completa en un espacio reducido. Su capacidad para ejecutar algoritmos de control en tiempo real facilita la prueba y validación de sistemas en condiciones realistas antes de su implementación. Además, su alta configurabilidad y compatibilidad con una variedad de sensores y protocolos de comunicación lo hacen adaptable a diversas aplicaciones industriales. Por lo anterior, es una herramienta

muy fuerte en la electrónica de potencia para el desarrollo eficiente y fiable de sistemas de control en tiempo real. Para la implementación de la modulación en cuestión, se utilizó su capacidad de ejecutar bloques Xilinx y Simulink, como se aprecia en el **Apéndice** C [68–70].

5.4. Señales de disparo IGBT y tarjeta de interconexión MicrolabBox

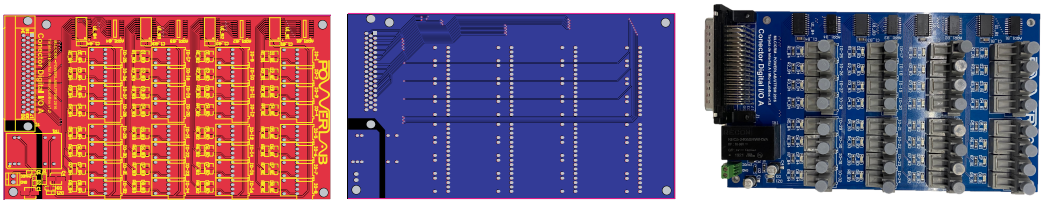
Para facilitar las conexiones y utilizar el hardware disponible, se optó por soldar tarjetas de disparo presentadas en la Fig. 5.3 las cuales reciben alimentación de 24 V DC, una señal de "Enable" y 2 señales binarias independientes en formato de fibra óptica, y entrega las mismas 2 señales en formato análogo, con 15 V DC para una señal lógica "1", y -5 V DC para una señal lógica "0". Además tanto la señal de "Enable" como la alimentación 24 V DC se pueden compartir entre tarjetas, haciendo mas fácil la labor de cableado, cabe destacar que las perforaciones de la PCB en cuestión están diseñadas para poder calzarse en el disipador de aluminio Heatsink KL-285 (P3)/300 mm de la Fig. 5.2,a.



(a) Diagrama PCB. (b) Tarjeta Soldada.

Figura 5.3: Tarjeta de Disparo IGBT [2].

Dado que la **MicrolabBox** no tiene por defecto soporte para entregar salidas por fibra óptica, se soldó y hará uso de una tarjeta de interconexión [3], Fig. 5.4 diseñada para transformar las 32 salidas "DIO A" de la **MicrolabBox** en salidas de fibra óptica a través de un único cable *CABLE-D50SUB* entre la MLBX y la tarjeta de interconexión. Posteriormente, cada señal de fibra óptica se llevará a su respectiva tarjeta de disparo, como se aprecia en la Fig. 5.2 b,c.



(a) Diagrama Superior PCB. (b) Diagrama Posterior PCB. (c) Tarjeta soldada.

Figura 5.4: Tarjeta de interconexión MLBX-Disparos IGBT [3].

5.5. Creación plataforma HMI para control del sistema

Para lograr un correcto funcionamiento en tiempo real del sistema diseñado, es imperativa la creación de una plataforma HMI (Human-Machine Interface). Esta se generó en el programa ControlDesk, cargando el archivo *.sdf* generado por el programa del **Apéndice C**. Luego se vincularon tanto las entradas como las salidas del sistema para asignarlas y monitorizarlas respectivamente, como se puede ver en la Fig. 5.5, en donde las salidas monitorizadas son el estado del "Enable", la corriente en el primario del HFT y la entrada de convertidor, el voltaje en los condensadores de entrada, el voltaje de salida y la actuación.

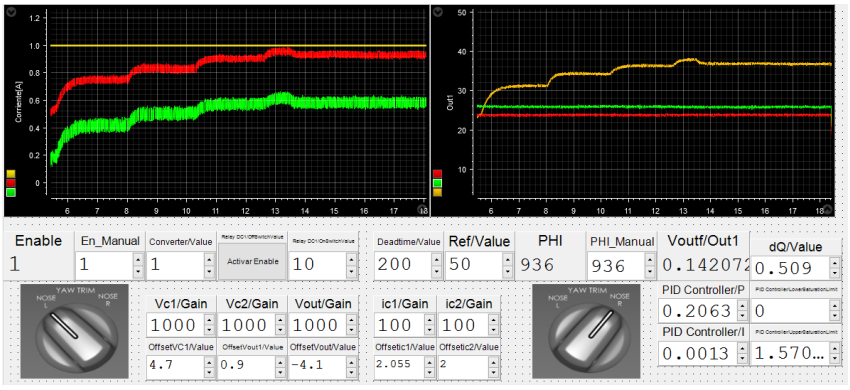


Figura 5.5: Interfaz HMI desarrollada.

Es posible notar que la siguiente lista de parámetros es configurable a partir de la plataforma HMI;

- Seleccionador de "Enable": para cambiar entre el habilitador del sistema de forma manual y automática en base a los sistemas de protección.
- Límite de corriente superior del sistema para activar las protecciones.
- Offsets y ganancias de los sensores de voltaje y corriente utilizados
- Tiempos muertos entre cambios en los semiconductores para evitar cortocircuitos (en ciclos de reloj, 1 ciclo = 10^{-8} s)
- Desfase entre puentes del sistema en ciclos de reloj (2500 ciclos = $\pi/2$ rad a 10 k Hz)
- Cambio de modo entre lazo cerrado y lazo abierto de la mano de la referencia de voltaje de salida.
- Valores de saturación y parámetros del lazo cerrado de control.

5.6. Emulación de los seis diferentes convertidores en lazo abierto

Los ángulos α y β elegidos para emular cada convertidor son los señalados en la Tabla 4.3. Dado que las mediciones se realizaron en lazo abierto, es necesario asignar un cierto valor de desfase entre los puentes del sistema para obtener la salida de voltaje deseada ante una determinada carga. En el siguiente cuadro se presentan los voltajes y corrientes:

Tabla 5.3: Valores de voltaje y potencia usados en las mediciones en lazo abierto.

Parámetro	V_{in1}	V_{in2}	V_{in3}	V_{in4}	V_{in5}	P_{out1}	P_{out2}
Valor	75 V	100 V	125 V	150 V	200 V	200 W	350 W

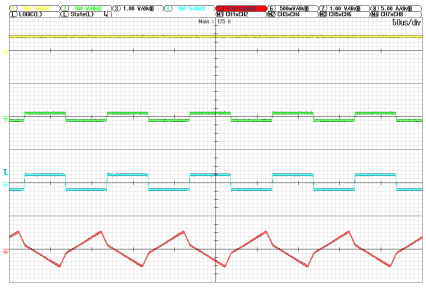
Con los valores de la tabla anterior se realizo la siguiente matriz de mediciones para los seis convertidores:

Tabla 5.4: Ángulo de desfase en rad para cada punto de operación en los diferentes convertidores emulados.

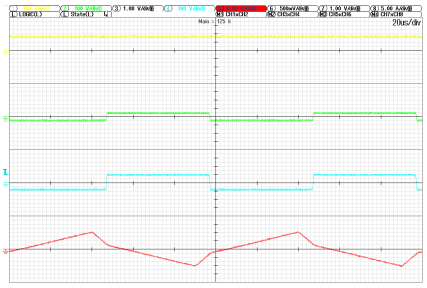
Conv.	$V_{in}1$ $P_{out}1$	$V_{in}1$ $P_{out}2$	$V_{in}2$ $P_{out}1$	$V_{in}2$ $P_{out}2$	$V_{in}3$ $P_{out}1$	$V_{in}3$ $P_{out}2$	$V_{in}4$ $P_{out}1$	$V_{in}4$ $P_{out}2$	$V_{in}5$ $P_{out}1$	$V_{in}5$ $P_{out}2$
DAB	0.4523	0.9425	0.2104	0.6534	0.1351	0.4825	-	-	-	-
DAHB	-	-	-	-	-	-	0.4586	0.2324	0.8168	0.49
3L-DAB	-	-	0.32	0.54	-	-	-	-	-	-
3L-DAHB	-	-	-	-	-	-	0.6	1.181	0.3581	0.5937
4L-DAB	-	-	0.3487	0.7407	-	-	0.1256	0.2733	-	
5L-DAB	-	-	-	-	-	-	0.1979	0.4838	0.0691	0.2639

Para cada una de las seis topologías emuladas se eligieron dos puntos de operación (para cada potencia de la tabla 5.3) los cuales fueron registrados en intervalos de 2 y 5 ciclos de reloj a un tiempo de muestreo de $4 \cdot 10^{-9}$ s por un osciloscopio *YOKOWAGA DLM4038*. Se registraron 4 formas de onda para cada medición las cuales son: Voltaje de Salida V_{out} en el "canal 1", Voltaje en el Primario V_{AC1} en el "canal 2", Voltaje en el Secundario V_{AC2} en el "canal 4" y Corriente en el Primario i_{L1} en el "canal 5".

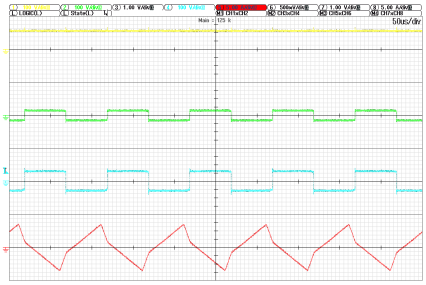
Luego de la obtención de estos datos, se procederá a graficar la corriente y el voltaje en el primario para 3 ciclos de trabajo a 350 W de carga (directamente desde el osciloscopio). A partir de estos datos, se obtendrá la descomposición en armónicas de la corriente en el primario, pudiendo obtener el THD de corriente de cada convertidor.



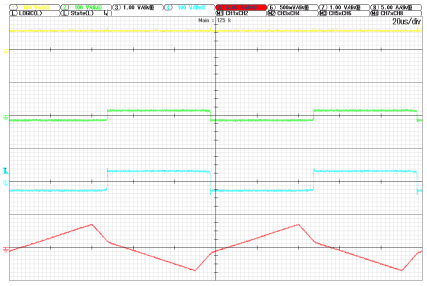
(a) 5 ciclos de trabajo 200 W conv. DAHB



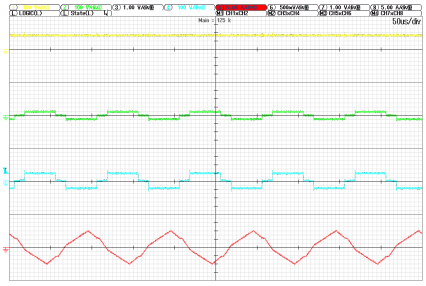
(b) 2 ciclos de trabajo 200 W conv. DAHB



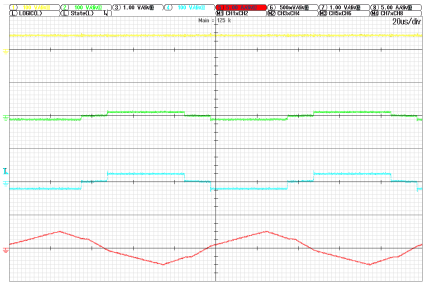
(c) 5 ciclos de trabajo 350 W conv. DAHB



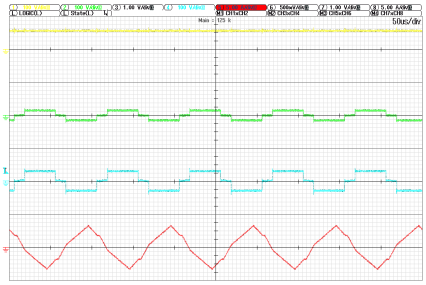
(d) 2 ciclos de trabajo 350 W conv. DAHB



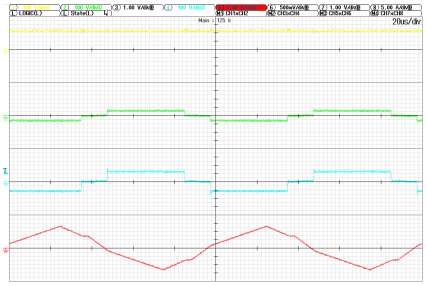
(e) 5 ciclos de trabajo 200 W conv. 3L-DAHB



(f) 2 ciclos de trabajo 200 W conv. 3L-DAHB



(g) 5 ciclos de trabajo 350 W conv. 3L-DAHB



(h) 2 ciclos de trabajo 350 W conv. 3L-DAHB

Figura 5.6: Mediciones a diferentes potencias para las topologías DAHB y 3L-DAHB.

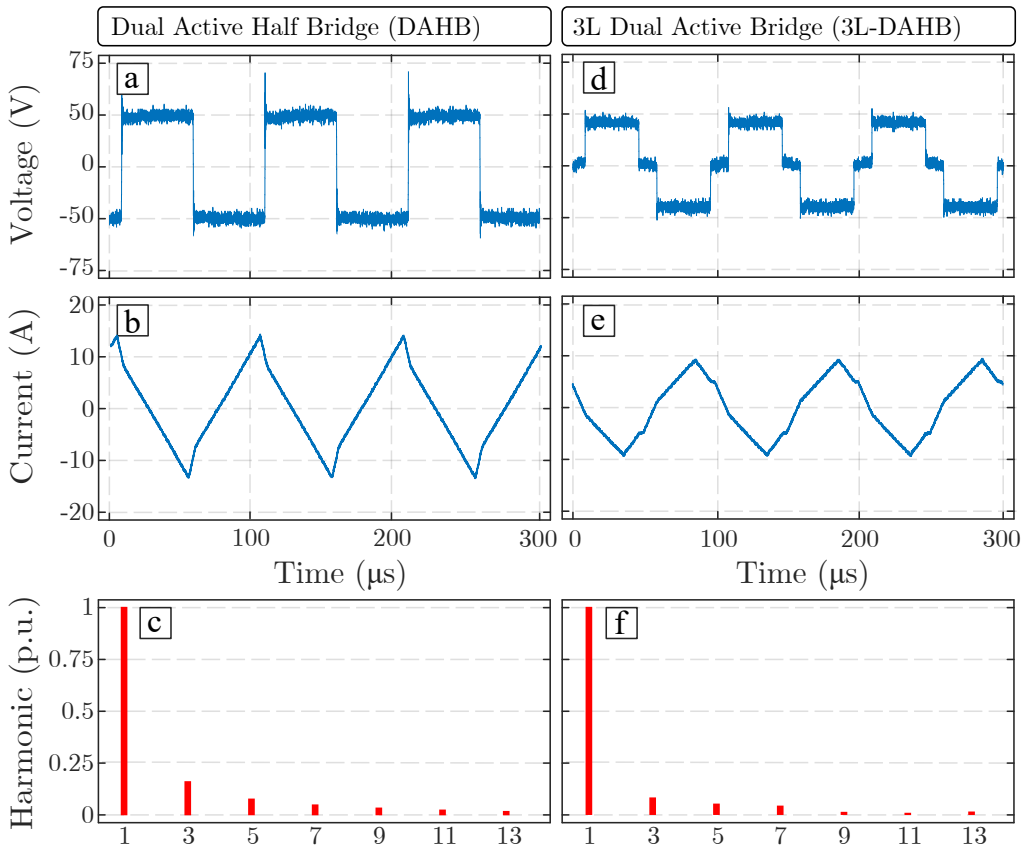
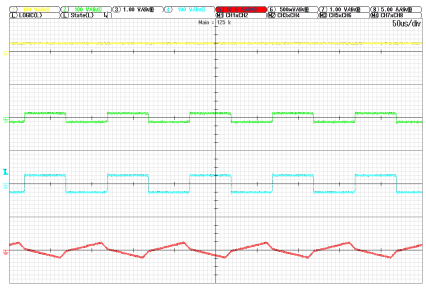
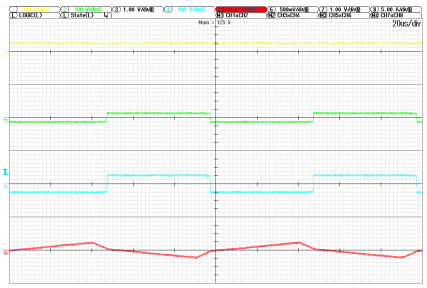


Figura 5.7: Voltaje, corriente y sus armónicas en el primario para las topologías DAHB (a,b,c) y 3L-DAHB (d,e,f), para 200 W de salida.

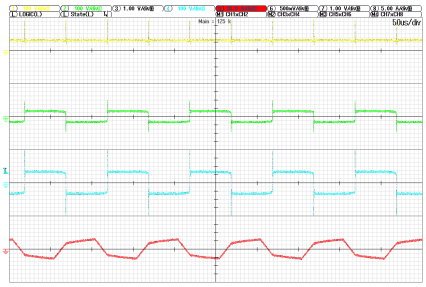
Los valores de THD de la corriente en el primario de ambos convertidores se pueden examinar en la tabla (5.9). Se nota una gran distorsión del convertidor DAHB, dado que la corriente en el primario se asemeja a una señal triangular, con un importante pico de voltaje en la transición de $-V_{DC}$ a V_{DC}. En contraste, el convertidor 3L-DAHB muestra picos de voltaje menos pronunciados y una forma de onda más suave en la corriente del primario, lo que resulta en una menor presencia de armónicas.



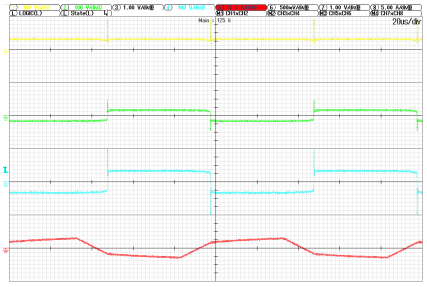
(a) 5 ciclos de trabajo 200 W conv. DAB.



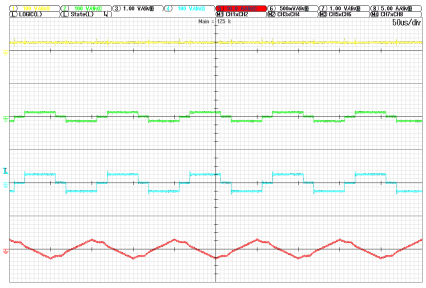
(b) 2 ciclos de trabajo 200 W conv. DAB.



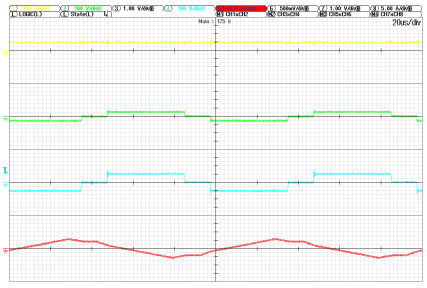
(c) 5 ciclos de trabajo 350 W conv. DAB.



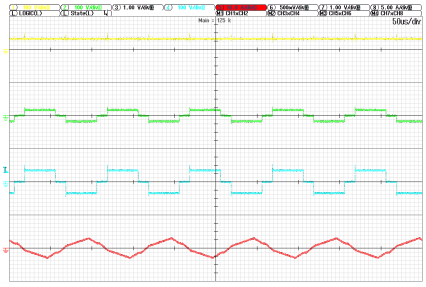
(d) 2 ciclos de trabajo 350 W conv. DAB.



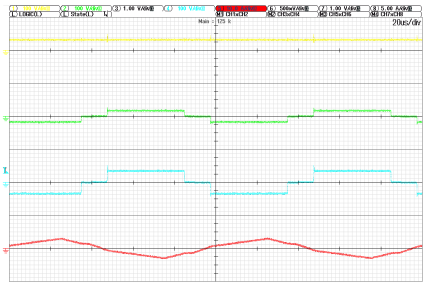
(e) 5 ciclos de trabajo 200 W conv. 3L-DAB.



(f) 2 ciclos de trabajo 200 W conv. 3L-DAB.



(g) 5 ciclos de trabajo 350 W conv. 3L-DAB.



(h) 2 ciclos de trabajo 350 W conv. 3L-DAB.

Figura 5.8: Mediciones a diferentes potencias para las topologías DAB y 3L-DAB.

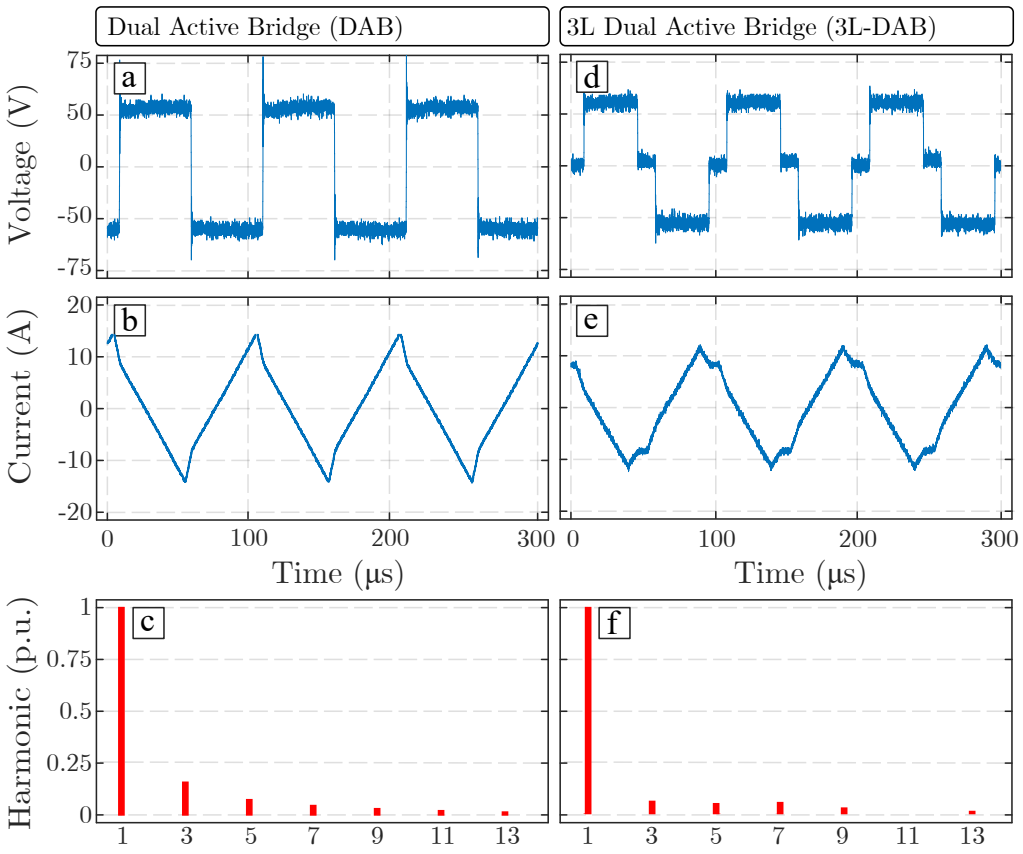
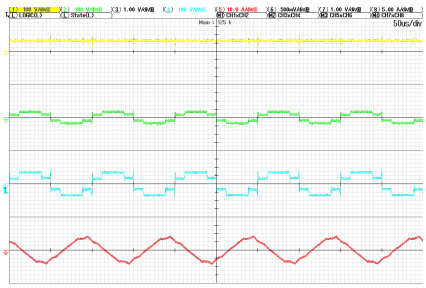
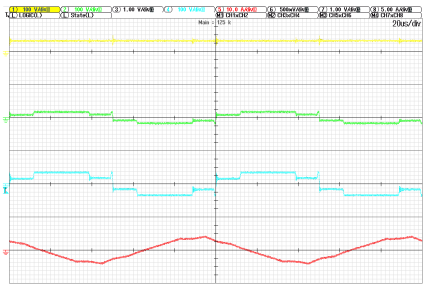


Figura 5.9: Voltaje, corriente y sus armónicas en el primario para las topologías DAB (a,b,c) y 3L-DAB (d,e,f).

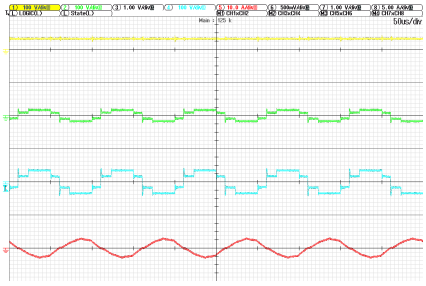
Los valores de THD de la corriente en el primario de ambos convertidores se pueden examinar en la tabla (5.9). Se nota una gran distorsión del convertidor DAB, similar a su par DAHB. El pico de voltaje en la transición de $-V_{DC}$ a V_{DC} es aún más pronunciado, lo que podría comprometer semiconductores en caso de aumentar el voltaje de funcionamiento. En contraparte, el convertidor 3L-DAB no cuenta con picos de voltaje significativos, pero, a pesar de tener una onda más suave en la corriente del primario, tiene un ripple de corriente apreciable, lo que podría comprometer la eficiencia debido al estrés de corriente en semiconductores y HFT.



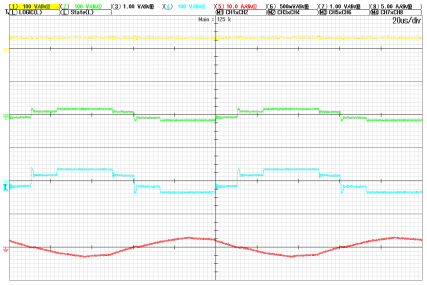
(a) 5 ciclos de trabajo 200 W conv. 4L-DAB.



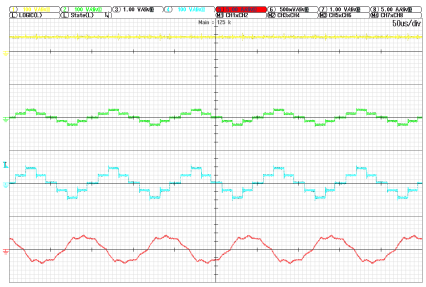
(b) 2 ciclos de trabajo 200 W conv. 4L-DAB.



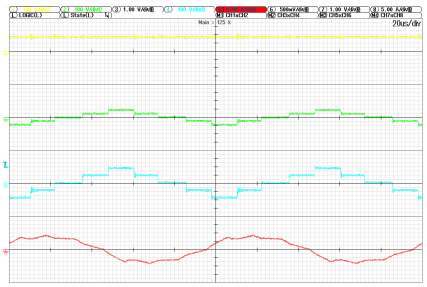
(c) 5 ciclos de trabajo 350 W conv. 4L-DAB.



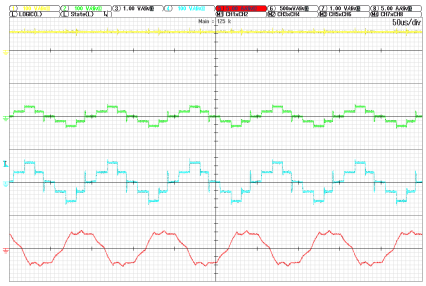
(d) 2 ciclos de trabajo 350 W conv. 4L-DAB.



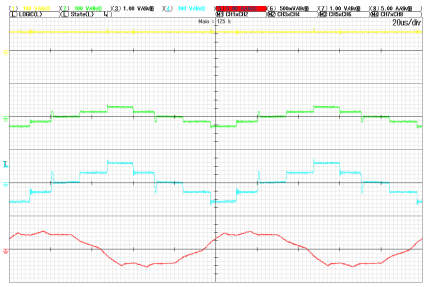
(e) 5 ciclos de trabajo 200 W conv.5L-DAB.



(f) 2 ciclos de trabajo 200 W conv.5L-DAB.



(g) 5 ciclos de trabajo 350 W conv.5L-DAB.



(h) 2 ciclos de trabajo 350 W conv.5L-DAB.

Figura 5.10: Mediciones a diferentes potencias para las topologías 4L-DAB y 5L-DAB.

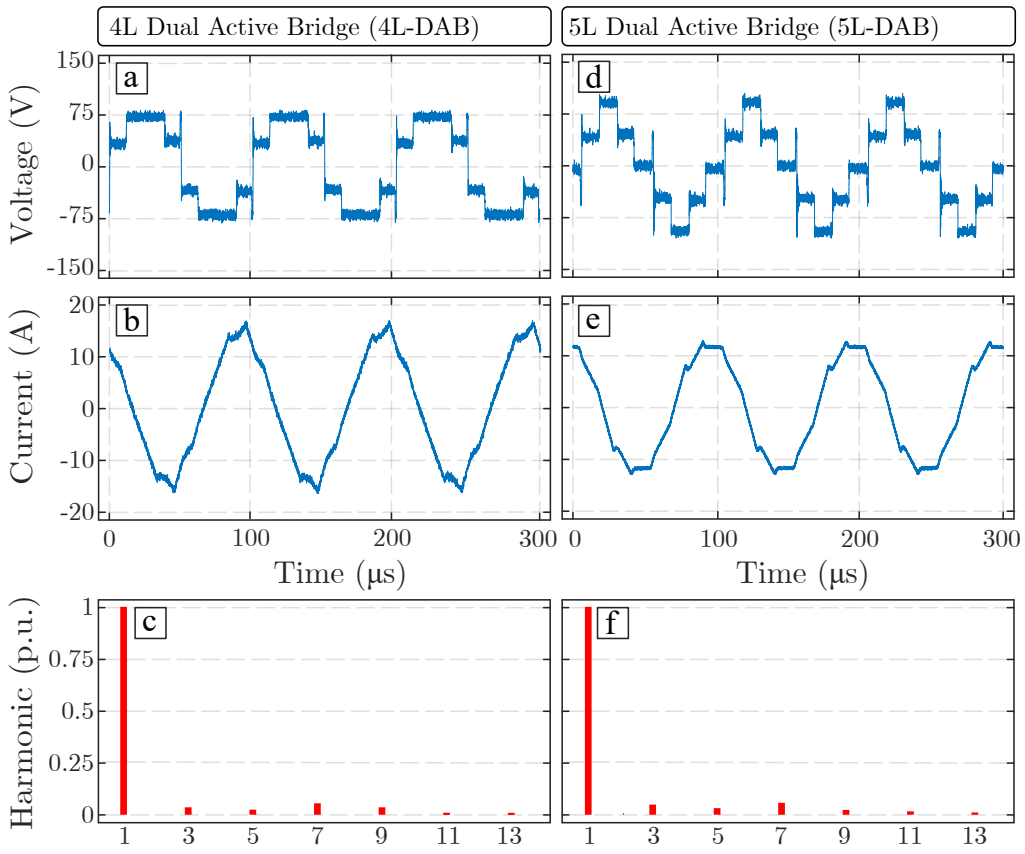


Figura 5.11: Voltaje, corriente y sus armónicas en el primario para las topologías 4L-DAB (a,b,c) y 5L-DAB (d,e,f).

Los valores de THD de la corriente en el primario de ambos convertidores se pueden examinar en la tabla 5.9. En este escenario, es posible comparar el efecto de un nivel intermedio entre $-V_{DC}/2$ y $V_{DC}/2$. Se observa que la corriente del primario del 5L-DAB tiene picos menos acentuados, pero de igual manera tiene un valor de THD similar al del 4L-DAB. En ambos casos, se generan picos de voltaje cuando se pasa a los niveles de voltaje $\pm V_{DC}/2$, los cuales, aunque no superan V_{DC}, estos peaks se le atribuyen a haber elegido un tiempo muerto lo suficientemente alto como para permitir este comportamiento, pero necesario para asegurar la protección del sistema ante cortocircuitos.

Tabla 5.5: Eficiencias obtenidas para cada uno de los puntos de operación de la tabla 5.4.

Conv.	$V_{in}1$ $P_{out}1$	$V_{in}1$ $P_{out}2$	$V_{in}2$ $P_{out}1$	$V_{in}2$ $P_{out}2$	$V_{in}3$ $P_{out}1$	$V_{in}3$ $P_{out}2$	$V_{in}4$ $P_{out}1$	$V_{in}4$ $P_{out}2$	$V_{in}5$ $P_{out}1$	$V_{in}5$ $P_{out}2$
DAB	76.9 %	66.9 %	69.2 %	60.3 %	57.8 %	55.7 %	-	-	-	-
DAHB	-	-	-	-	-	-	79.7 %	78.8 %	69.0 %	78.7 %
3L-DAB	-	-	70.2 %	76.7 %	-	-	-	-	-	-
3L-DAHB	-	-	-	-	-	-	77.2 %	75.1 %	69.9 %	78.5 %
4L-DAB	-	-	71.4 %	76.6 %	-	-	54.1 %	69 %	-	
5L-DAB	-	-	-	-	-	-	74.35 %	61.7 %	80.3 %	76.8 %

5.7. Operación del convertidor en lazo cerrado

Uno de los principales desafíos de cara a implementar el lazo cerrado en el sistema estudiado es determinar el rango de trabajo en potencia del convertidor en cada topología emulada. Esto se debe a que, aunque en teoría cada uno de los convertidores debería funcionar a lazo cerrado con un φ de 0 a $\pi/2$, el sistema construido es susceptible a cambios bruscos de corriente y voltaje. Por lo tanto, se debieron realizar mediciones a lazo abierto para cada convertidor en amplios rangos de desfase entre puentes. Esto permitió, mediante la plataforma HMI, limitar las saturaciones, evitar puntos conflictivos y agregar una compensación para trabajar en torno a un punto de linealización conveniente.

Agregando los valores de los parámetros de la tabla 5.2 a la ecuación 2.22, eligiendo un factor de amortiguamiento $\xi = 1/\sqrt{2}$ y un ancho de banda de 25 Hz, se obtuvieron los valores del controlador PI $K_P = 0{,}20656$ y $K_I = 12{,}8067$. Luego, a través de una discretización de Tustin a $T_s = 10^{-4}$, se obtuvieron los siguientes parámetros de controlador: $K_{Pz} = 0{,}2063$ y $K_{Iz} = 0{,}0013$.

Una vez verificado el funcionamiento de las seis diferentes topologías emuladas en lazo abierto, se realiza el siguiente protocolo de pruebas para verificar su funcionamiento a lazo cerrado.

1. Se energiza el sistema y se cierra el lazo a 100 V de referencia.
2. se cambia la referencia a 125 V.
3. se cambia la referencia a 75 V.
4. Se devuelve la referencia a 100 V de referencia.

Cada una de estos intervalos con una duración aproximada de 4 segundos, a continuación se presentan los resultados obtenidos a lazo cerrado para los seis convertidores emulados: DAHB, 3L-DAHB, DAB, 3L-DAB, 4L-DAB y 5L-DAB.

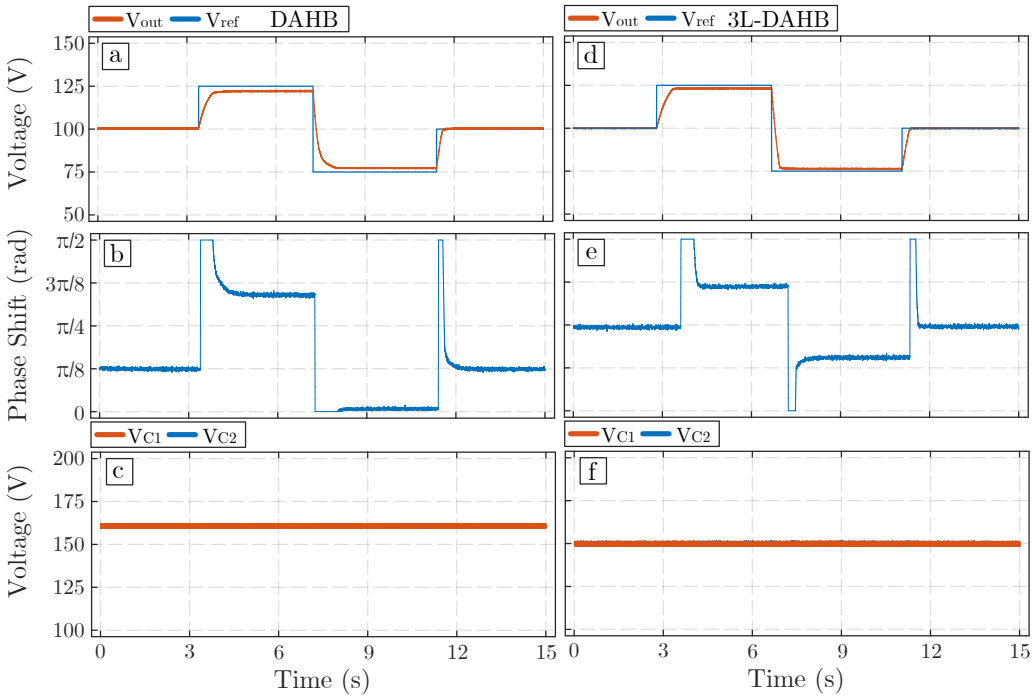


Figura 5.12: Seguimiento a referencia, actuación y voltaje en condensadores para las topologías DAHB (a,b,c) y 3L-DAHB (d,e,f).

En la tabla (5.6) se presenta un resumen de los resultados a lazo cerrado, basado en los datos presentados en la figura (5.13). Lo más destacado es el bajo desbalance entre condensadores en todo el rango de operación y el error en estado estacionario del convertidor al voltaje sobre el cual fue linealizado el modelo (100 V).

Tabla 5.6: Resumen de resultados operación lazo cerrado topologías DAHB y 3L-DAHB.

Topología	Error e.e. V_{out} 75 V	Error e.e. V_{out} 100V	Error e.e. V_{out} 125 V	Máximo Desbalance C_1,C_2
DAHB	2.26 %	0.48 %	2.48 %	0.82 %
3L-DAHB	2.04 %	≈ 0 %	1.44 %	0.4 %

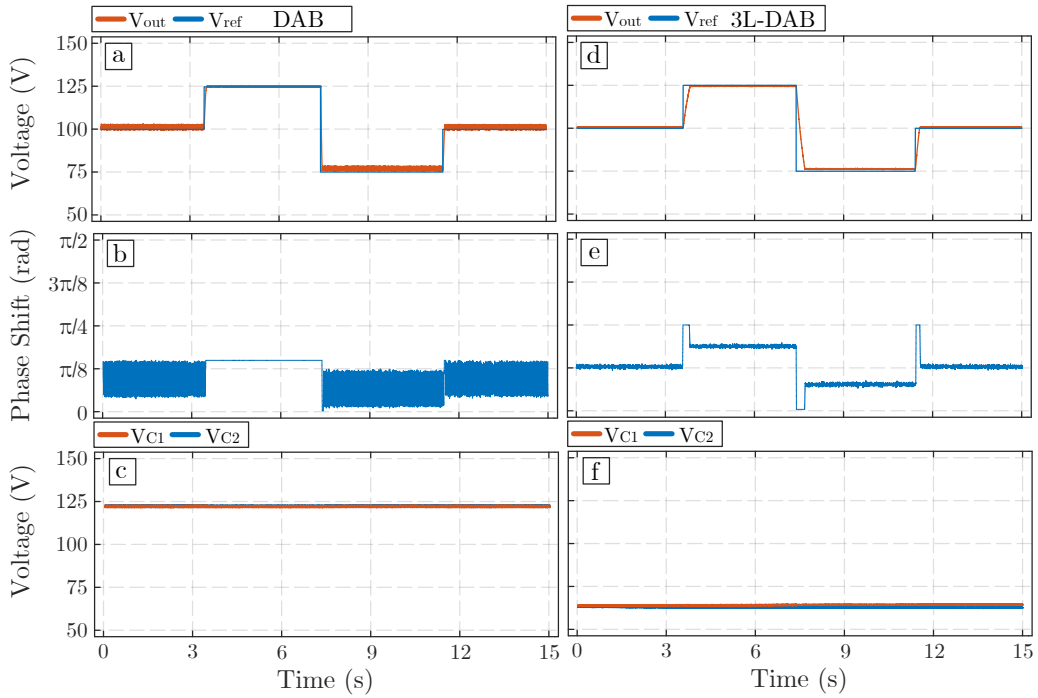


Figura 5.13: Seguimiento a referencia, actuación y voltaje en condensadores para las topologías DAB (a,b,c) y 3L-DAB (d,e,f).

En la tabla 5.7 se presenta un resumen de los resultados a lazo cerrado, basado en los datos presentados en la Fig. 5.13. Lo más destacado es que, a diferencia del caso anterior, se aprecia un leve desbalance entre los condensadores del convertidor 3L-DAB y la presencia de una conducta oscilatoria en la actuación del convertidor DAB. Esto puede deberse al comportamiento natural de este último, por lo que podría ser necesario reajustar el controlador diseñado. Esta conducta desencadena un ripple indeseado, como se aprecia en la Fig. 5.13,a. Sin embargo, ambos convertidores tienen un buen seguimiento a la referencia, destacándose el 3L-DAB, con un error máximo del 1.1 %.

Tabla 5.7: Resumen de resultados operación lazo cerrado topologías DAB y 3L-DAB.

Topología	Error e.e. V_{out} 75 V	Error e.e. V_{out} 100V	Error e.e. V_{out} 125 V	Máximo Desbalance C_1,C_2
DAB	2.66 %	1.28 %	0.24 %	0.2 %
3L-DAB	1.1 %	0.49 %	0.62 %	6.7 %

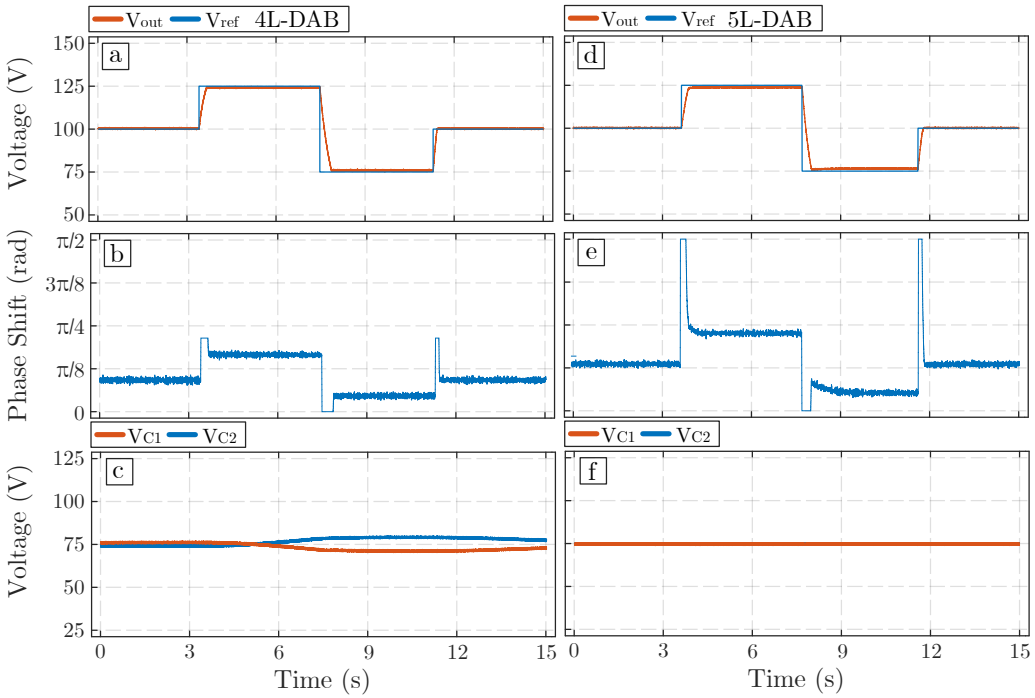


Figura 5.14: Seguimiento a referencia, actuación y voltaje en condensadores para las topologías 4L-DAB (a,b,c) y 5L-DAB (d,e,f).

Tabla 5.8: Resumen de resultados operación lazo cerrado topologías 4L-DAB y 5L-DAB.

Topología	Error e.e. V_{out} 75 V	Error e.e. V_{out} 100V	Error e.e. V_{out} 125 V	Máximo Desbalance C_1,C_2
4L-DAB	1.73 %	0.82 %	0.99 %	17.2 %
5L-DAB	1.86 %	≈ 0 %	0.8 %	0.7 %

En la tabla 5.8 se presenta un resumen de los resultados a lazo cerrado, basado en los datos presentados en la Fig. 5.14. Se observa que el convertidor 5L-DAB tiene un desbalance mínimo en sus condensadores, con un error estacionario cercano a 0 cuando la referencia se fija en 100V. En contraste, en la Fig. 5.14,c se observa que el convertidor 4L-DAB induce un pequeño desbalance en los condensadores de entrada. Dado que estos condensadores tienen un comportamiento dinámico más lento que los cambios en la referencia de voltaje, es necesario realizar una prueba experimental más prolongada para analizar cómo se comportan y verificar que no diverjan sus valores. Realizando esta prueba en cuestión, se obtienen los gráficos de la Fig. 5.15.

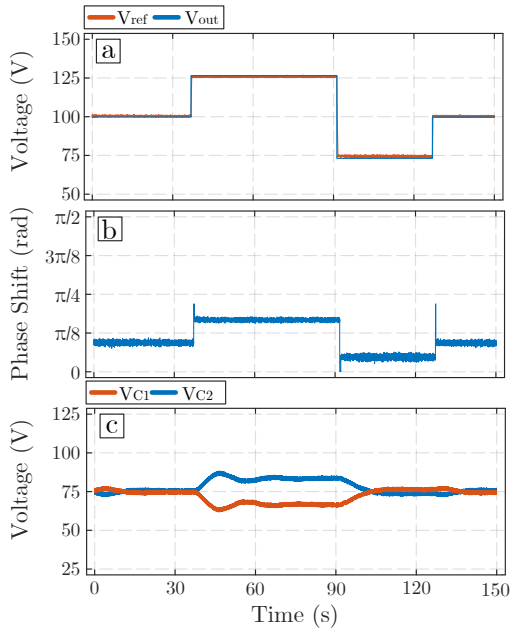


Figura 5.15: Análisis de balance de condensadores para la topología 4L-DAB.

Pese a tener un seguimiento a referencia satisfactorio, es posible notar que cuando la referencia de voltaje se eleva hasta 125 V, se genera un desbalance significativo en los condensadores de entrada, como se muestra en la Fig. 5.15,c, siendo la diferencia entre capacitores de 21.8 V en su punto más álgido. Aunque los valores de estos no diverjan, aparece la necesidad de aplicar técnicas de balance activo de condensadores basados en lazos cerrados de control ante ciertos escenarios de carga del convertidor. Una vez analizados los resultados a lazo cerrado y abierto de las 6 topologías emuladas, se presenta el siguiente cuadro resumen del desempeño de cada una, comprobándose el buen funcionamiento del lazo cerrado de voltaje:

Tabla 5.9: Desempeño de los diferentes convertidores emulados bajo diferentes criterios.

Topología	Error e.e $V_{out} = 100V$	THD de i_{HFT}	Ripple de voltaje V_{out2}	Eficiencia Máxima P_{out1}	Eficiencia Máxima P_{out2}
DAHB	0.48 %	24.25 %	0.85 %	79.37 %	78.83 %
3L-DAHB	≈ 0 %	9.97 %	0.9 %	77.22 %	78.47 %
DAB	1.28 %	18.37 %	3.6 %	76.92 %	66.92 %
3L-DAB	0.49 %	9.62 %	0.95 %	70.18 %	76.75 %
4L-DAB	0.82 %	6.58 %	1.25 %	71.4 %	76.6 %
5L-DAB	≈ 0 %	7.43 %	1.12 %	74.35 %	80.28 %

5.8. Propuesta implementación del convertidor con semiconductores GaN.

Como se explicó anteriormente, la validación experimental basada en IGBT tiene algunas limitaciones inherentes, como la velocidad de conmutación de los semiconductores, las altas pérdidas que conllevan a bajas eficiencias y la baja transferencia de calor de los mismos, entre otras. Esto genera la necesidad de validar el sistema con una tecnología más novedosa una vez validada la topología construida, la estrategia de modulación y el lazo de control. Ante estas inquietudes y como se plantea en el modelo simulado, se propone un diseño compacto basado en tecnología GaN.

5.8.1. Utilización Modulo GaN Texas instruments

En la búsqueda de facilitar la implementación en GaN del convertidor estudiado, de forma análoga a como se utilizaron los módulos semi-puentes Semicron en el set-up con IGBT, se propone utilizar módulos semi-puente GaN de la empresa *Texas Instruments*. Estos módulos tienen la ventaja de solo necesitar una señal PWM para activarse y contar con sensores de falla y temperatura. El módulo en cuestión se aprecia en la Fig. 5.16, y una tabla resumida de sus características se presenta en la tabla 5.10.

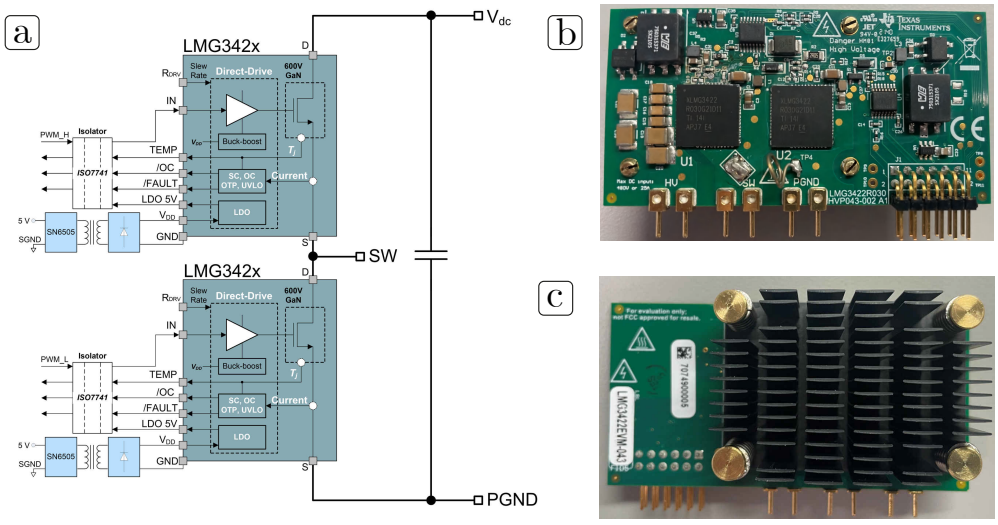


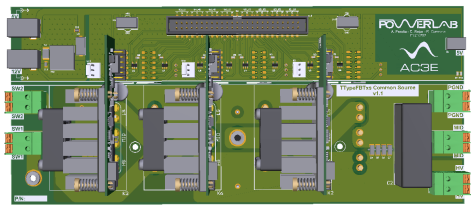
Figura 5.16: a) Diagrama circuital del Módulo del b) Vista superior del módulo c) Vista inferior del módulo.

Tabla 5.10: Parámetros básicos Módulo LMG342X-BB-EVM Ti.

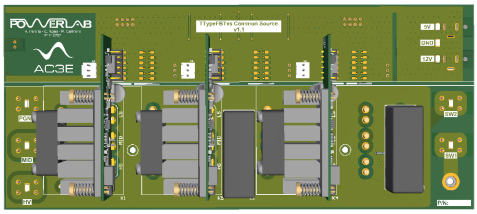
Parámetro	Valor	Parámetro	Valor
VDC_{max}	600 V	$V_{gateDrive}$	5 V
I_{max}	12 A	F_{swmax}	200 k Hz

5.8.2. PCB de montaje de semiconductores

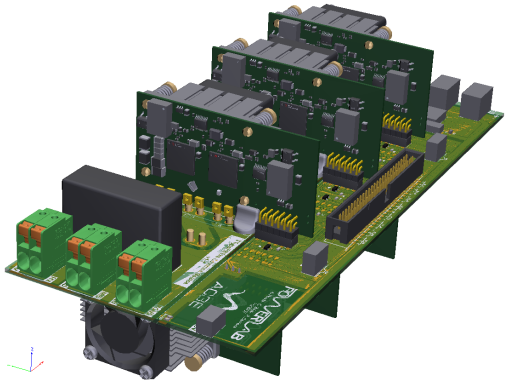
Velando por un diseño compacto, se diseñó una PCB con la capacidad de interconectar entre sí seis módulos LMG342x, obteniendo el circuito equivalente a un puente del sistema con sus respectivas piernas T-type, como se puede apreciar en la figura (5.17). A su vez, en las diferentes vistas del diagrama es posible notar cómo el diseño contempla soporte para recibir las salidas de una fuente DC y para conectarse con los terminales de un HFT para así interconectarse con un puente gemelo y completar el convertidor diseñado. En un futuro cercano, se considera construir una base que facilite el montaje de un HFT como el de la Fig. 3.6 y su conexión con diversidad de fuentes de voltaje y convertidores.



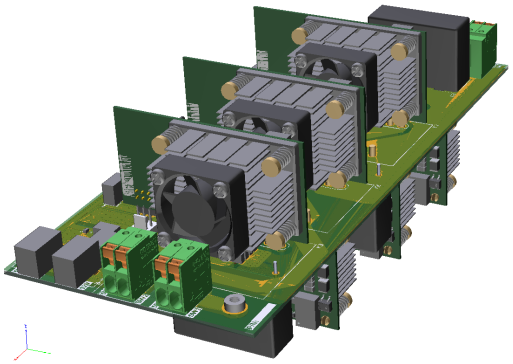
(a) Diagrama Superior PCB.



(b) Diagrama Posterior PCB.



(c) Vista Lateral derecha.



(d) Vista Lateral izquierda.

Figura 5.17: PCB diseñada para montar módulos GaN.

5.8.3. Comunicación con MicrolabBox y Adaptación del programa FPGA

La principal ventaja del diseño basado en módulos GaN de Ti es que los gate-drivers se alimentan con el mismo voltaje que entregan directamente los canales *DIO* de la **MicrolabBox**. A diferencia del set-up basado en IGBT, donde es necesaria una instancia intermedia de comunicación entre las tarjetas de disparo y los canales *DIO*, en esta versión del convertidor se pueden transmitir directamente las señales, sin sufrir los retardos de propagación propios de la transmisión/recepción de fibra óptica ni la adaptación de voltaje. Además, se aprovecha la bidireccionalidad del canal *DIO A* para obtener los datos de temperatura y fallo por el mismo bus de señales, siendo necesario solo la utilización de un canal para modular, controlar y monitorear todo el sistema.

La principal razón de la implementación en IGBT es que prueba la modulación descrita en el **Apéndice A**. Al simplificar esta eliminando las señales exclusivas para el funcionamiento de las tarjetas de disparo, ajustando la frecuencia de conmutación, tiempos muertos y teniendo especial cuidado con los tiempos de propagación (que se vuelven relevantes en aplicaciones de alta frecuencia), es posible adaptar la modulación construida para *MicrolabBox* una vez se realice una correcta asignación entre las señales que salen del *DIO A* hasta cada una de las gate drivers de cada uno de los semiconductores del convertidor.

Capítulo 6

CONCLUSIONES

6.1. Resumen y Conclusiones

EN este estudio, se propuso una topología DAB basada en GaN junto con un esquema de control de interruptores generalizado. Las principales ventajas del sistema de control de interruptores propuesto incluyen la capacidad para generar seis convertidores de potencia diferentes con dos, tres, cuatro y cinco niveles de voltaje de manera simple y precisa, la habilidad para realizar el control de balanceo de capacitores utilizando los estados redundantes del sistema, y la utilización de lazos de control simples basados en la diferencia de ángulo de fase entre los puentes T-type del convertidor. Esto se logra mediante una caracterización integral de los estados de conmutación combinada con un esquema de control de conmutación multinivel apropiado.

A partir de las simulaciones térmicas realizadas, se generaron curvas de eficiencia que demostraron el buen comportamiento del convertidor 5L-DAB bajo varios niveles de carga. Además, se destacó su capacidad bidireccional, fundamental para su implementación en sistemas relacionados con la electromovilidad. También se analizaron las eficiencias específicas de los convertidores 3L-DAHB y 2L-DAHB. A pesar de tener un rango operativo limitado, lograron altas eficiencias, lo que los convierte en una alternativa atractiva para situaciones con cargas de baja magnitud o escenarios de regeneración. Esto demuestra cómo las pérdidas de conmutación no necesariamente aumentan en el convertidor cuando se implementan múltiples niveles de voltaje, sino que pueden verse disminuidas cuando se suaviza la corriente en el transformador de alta frecuencia (HFT).

Después de completar la construcción, puesta en marcha y análisis de resultados del set-up experimental, destacan dos resultados principales: la validación exitosa de la estrategia de modulación, la cual demostró su capacidad para emular los seis convertidores de potencia descritos en la tesis, y la consistencia observada en el seguimiento a la referencia entre la validación experimental y las simulaciones. Estos hallazgos confirman el correcto funcionamiento del lazo de control basado en SPS con un controlador PI y la efectividad del sistema de equilibrio de condensadores implementado.

6.2. Trabajo Futuro

El próximo paso crucial de este trabajo es la implementación del convertidor DAB T-Type Simétrico utilizando semiconductores basados en GaN, seguido de la operación del sistema bajo condiciones nominales de potencia y voltaje. El objetivo principal será validar los datos de eficiencia obtenidos en los resultados experimentales, lo que proporcionará una confirmación práctica de la viabilidad y eficacia del sistema en un entorno operativo real.

De cara a la modulación, tres complementos interesantes se proponen para que esta sea mas completa:

- Capacidad del sistema de tener cambios de frecuencia en tiempo real, adaptando los tiempos muertos, anchos de pulso y tipo de convertidor a la nueva frecuencia seleccionada, con el fin de obtener un nuevo grado de libertad en la búsqueda de un sistema mas eficiente.
- Capacidad de la modulación de generar cambios en tiempo real del convertidor emulado, para así poder realizar una búsqueda activa del convertidor que mejor eficiencia otorgue.
- Posibilidad de habilitar diferentes controladores para generar un control personalizado para cada convertidor emulado.

Estas características significarían una mejoría en la estrategia de disparo de semiconductores propuesta sin llegar a modificar esta de forma significativa, manteniendo sin cambios los elementos mas importantes, como lo serian la generación de “Flags” y el diagrama de flujo.

Por otra parte otra parte, una re-formulación de la estrategia propuesta basada en la implementación de DPS o TPS, para así agregar uno o dos grados de libertad extras al control del convertidor es sumamente interesante, presentando un desafió tanto de implementación como de modelado, ya que para ser realizada de forma precisa, se requeriría una caracterización matemática precisa del sistema dependiente de hasta 6 grados de libertad, siendo estos $f_{sw}, \alpha, \beta, \varphi_1, \varphi_2$ y φ_3.

Apéndice A

REPORTE CREACIÓN DE PROGRAMA FPGA EN MICROLABBOX REPLICANDO ESTRATEGIA DE MODULACIÓN

REPORTE CREACIÓN DE PROGRAMA FPGA EN MICROLABBOX REPLICANDO ESTRATEGIA DE MODULACIÓN

ALEJANDRO STOWHAS VILLA
CHRISTIAN ROJAS MONRROY

1. Presentación Set-Up utilizado

En el presente informe se expondrá el programa Simulink diseñado para llevar a cabo la modulación destinada a ejecutarse en la plataforma MicrolabBox dSpace para el funcionamiento del convertidor DAB T-Type Simétrico basado en semiconductores IGBT. A continuación, se presenta la lógica de funcionamiento:

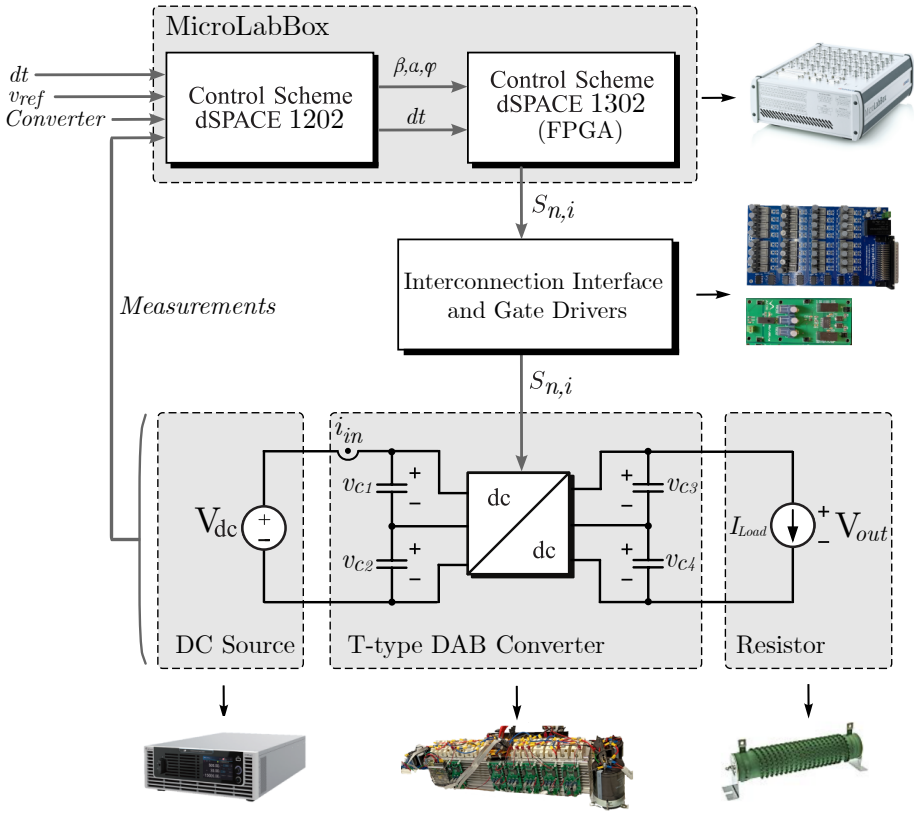


Figura 1: Diagrama simplificado de la implementación experimental del sistema.

Las mediciones de corriente y voltaje del sistema se mandaran a la MLBX mediante el uso de una tarjeta de medición Taraz USM-3IV, y los pulsos de activación de los módulos IGBT llegarán a tarjetas de disparo mediante el uso de fibra óptica la cual se manda mediante una tarjeta de interconexión que se comunica directamente a los puertos DIO/A de la MLBX.

A continuación se tiene una imagen del Set.-up previamente descrito con las conexiones mencionadas.

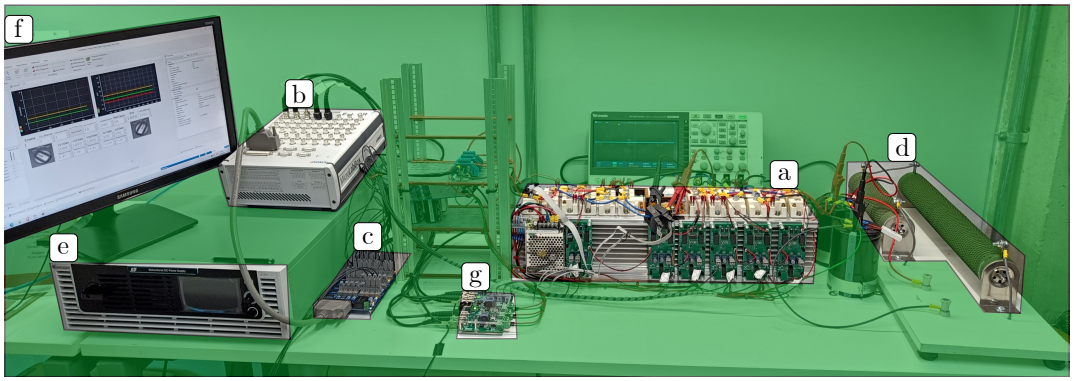


Figura 2: Foto Setup: a) convertidor DAB T-type, b) MicrolabBox, c) tarjeta interconexión, d) carga Resistiva, e) fuente DC, f) interfaz HMI, g) tarjeta de mediciones.

2. Lógica de funcionamiento

Para lograr obtener las señales de salidas necesarias, se seleccionaron seis ángulos de trabajo fijos para así obtener los seis convertidores emulador con los que se puede trabajar con el set-up construido, siguiendo la siguiente lógica:

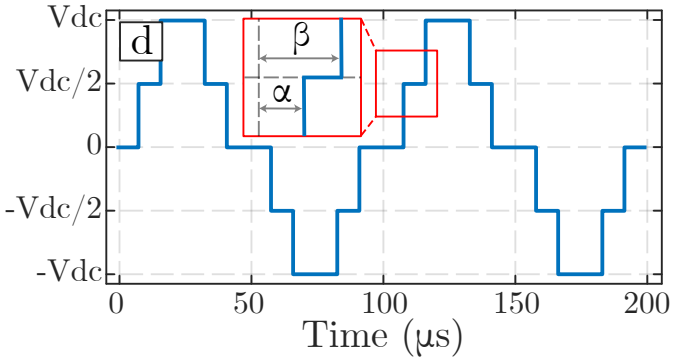


Figura 3: Construcción de niveles de voltaje en base a ángulos.

Y con la siguiente tabla de ángulos para cada convertidor:

Tabla 1: Convertidores emulados con el sistema, sus ángulos y niveles de trabajo.

Topologia	α	β	Niveles	Voltajes	Convertidor
1	0	0	2	$\pm V_{DC}$	DAB
2	0	$\pi/2$	2	$\pm V_{DC}/2$	DAHB
3	$\pi/4$	$\pi/4$	3	$\pm V_{DC}, 0$	3L-DAB
4	$\pi/4$	$\pi/2$	3	$\pm V_{DC}/2, 0$	3L-DAHB
5	0	$\pi/4$	4	$\pm V_{DC}, \pm V_{DC}/2$	4L-DAB
6	$\pi/8$	$3\pi/8$	5	$\pm V_{DC}, 0, \pm V_{DC}/2$	5L-DAB

A partir de estos ángulos, se utilizaron los condensadores de forma intercalado para balance pasivo, y se simularon los ángulos en PLECS para así obtener las señales de disparo y así poder replicar las mismas.

3. dSpace 1202

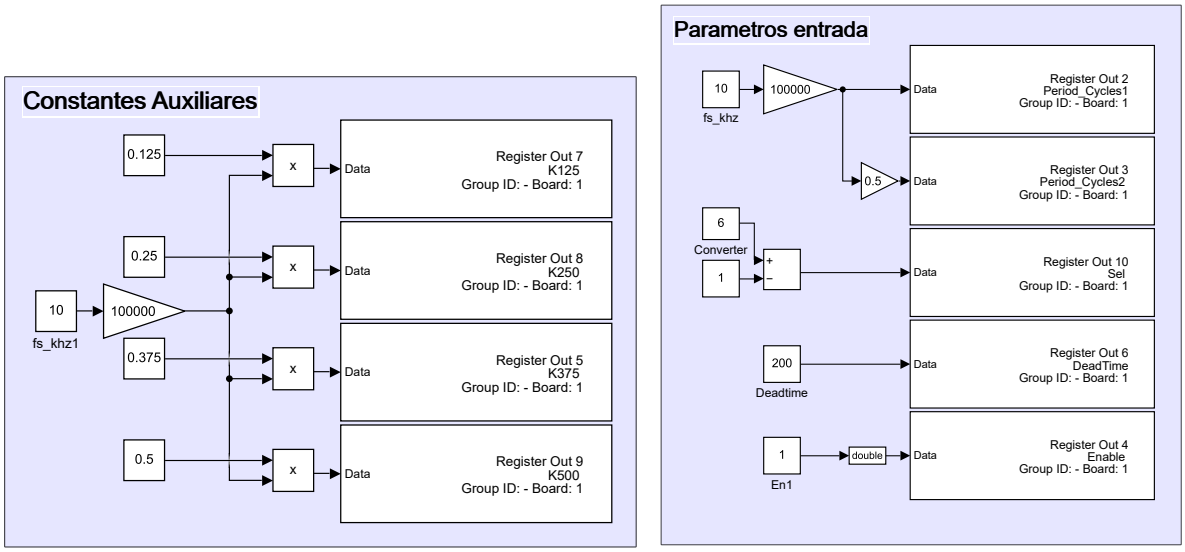
3.1. Variables y constantes del sistema

Por la forma en que se implemento la generación en PWM en la FPGA del sistema, es necesario el uso de algunas constantes auxiliares, estas para poder definir con facilidad tiempos muertos, delays y anchos de pulso, estas constantes están asociadas a una frecuencia especifica de trabajo (en este caso 10 kHz), y corresponden a una cantidad de ciclos de reloj de la FPGA cuando esta funciona en su mayor velocidad, por lo que cada ciclo de reloj corresponde a 10^{-8} segundos.

Por otra parte los parámetros de entrada son cuatro:

- Frecuencia de trabajo.
- Convertidor a utilizar de la tabla 1.
- Tiempo muerto del sistema para evitar cortocircuitos.
- Enable manual del sistema.

Con respecto a estos parámetros, conviene destacar que el sistema aun no esta parametrizado en frecuencia, por lo que cambiar la frecuencia de trabajo generaría problemas en la generación de pulsos, los tiempos muertos se recomiendan que sean mayores a $1\mu\ s$ ya que a estas frecuencias están pensadas para activación de módulos IGBT, y finalmente el "Enable manual" es para realización de pruebas que requieran tener las protecciones desactivadas.



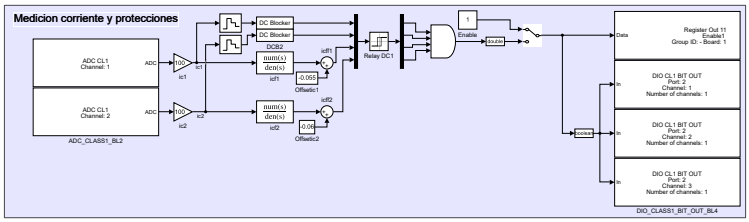
(a) Constantes auxiliares del sistema. (b) Variables de entrada del sistema.

Figura 4: Variables y constantes del sistema en el procesador.

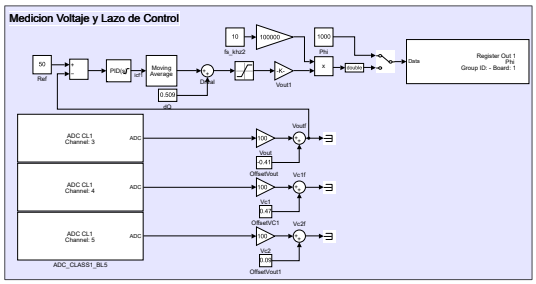
Para parametrizar la frecuencia de trabajo se expresaron las variables auxiliares en función de la frecuencia de trabajo, y los tiempos muertos como una constante en ciclos de reloj configurable, además se deja abierta la idea de implementar un interruptor para definir tiempos muertos cuando se trabaja con semiconductores IGBT y semiconductores basados en GaN.

3.2. Sistemas de protección, mediciones del sistema y lazo de control propuesto

Para la configuración del sistema se utilizarán cinco mediciones externas, la corriente de entrada al convertidor, la corriente de primario, el voltaje del capacitor 1, el voltaje del capacitor 2 y el voltaje de salida del sistema, a partir de estos datos se propondrá un lazo de control y un sistema de protección contra sobre-corrientes como se ve en la imagen de a continuación:



(a) Sistema de protección y mediciones de corriente.



(b) Lazo de control y mediciones de voltaje.

Figura 5: Mediciones, protecciones y lazo de control del sistema.

Es posible notar que a cada salida de medición se le agrego la posibilidad de ajustar una ganancia y un offset, para así poder ajustar y calibrar la medición de corriente y voltaje, por otra parte a las mediciones de corriente se les agregó un filtro DC y un filtro contra ruido, de esta forma es posible medir el valor RMS de la corriente y el offset DC para evitar saturación en el transformador de alta frecuencia.

A partir de las mediciones de corriente estas se multiplexaron por un delay, este funciona de tal forma que cuando el valor de alguna de estas mediciones sobrepasa cierto umbral establecido, una "flag" se va a cero, teniendo que reiniciándola manualmente, esta "flag" toma el labor del "enable automático" del sistema, cuidando que ocurran saturaciones del núcleo del transformador o se comprometan los semiconductores o capacitores del convertidor en caso de una falla.

Para el lazo de control, se estableció un parámetro de entrada modificable como referencia y dado que se trabaja con una modulación Single Phase Shift, se habilitó un interruptor para trabajar en lazo abierto con una constante de desfase entre los pulsos de los puentes del convertidor en ciclos de trabajo, pudiendo esta dejarse expresada en función de un ángulo de trabajo.

4. dSpace 1302

4.1. Entradas dSpace1202

Una vez dentro de la FPGA es necesario trabajar con todas las entradas provenientes de la dSpace1302 para poder ser utilizadas correctamente, esto mediante el uso del bloque Xilinx *Slice* y luego asignándole a cada una de estas entradas un "label" diferente para trabajar con ellas con mayor comodidad dentro del entorno de la FPGA.

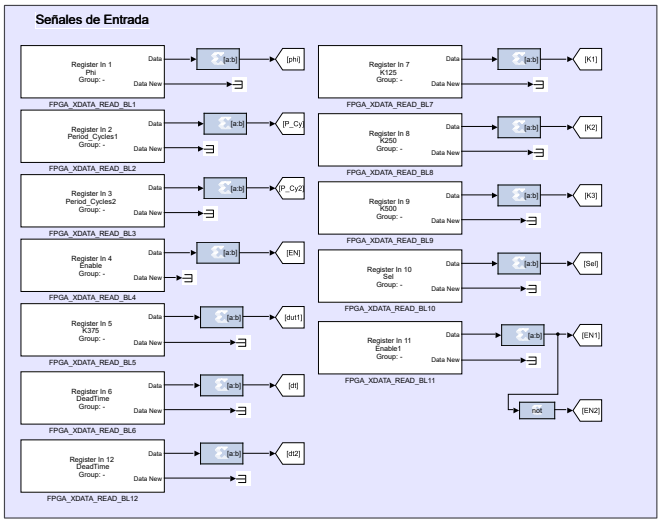


Figura 6: Entradas recibidas a la FPGA.

4.2. Bloques utilizados en el programa FPGA

La base para generar las señales del sistema son los 3 bloques de la figura 7, cada uno con un código en lenguaje Verilog asociado y una máscara creada en Simulink, los cuales funcionan de la siguiente forma:

- **PWM**; Este bloque recibe una señal de periodo (prd) en ciclos de reloj, el cual establece el inverso de la frecuencia, y una señal de "reset" (rst), la cual tiene la función de un "Enable" negado, por defecto el ciclo de trabajo de salida es del 50 %, sin embargo se puede configurar el código del bloque para generar ciclos de 25 %, 12,5 % y 6,25 %.
- **Desfase**: Al igual que el bloque PWM, este recibe una señal prd con el mismo fin, luego, recibe una señal alpha, la cual corresponde al desfase en ciclos de reloj que se desea implementar, finalmente las señales in_a, in_b las cuales usualmente son la misma señal, es la señal que se desea desfasar, siendo sh_a, sh_b la señal original y la señal desfasada respectivamente, cabe destacar que la señal producida por el desfase tiene ciclo de trabajo del 50 %, por lo que para desfasar señales de diferente ciclo de trabajo es necesario hacer arreglos aritméticos y lógicos.
- **Tiempo muerto**: Este bloque implementa tiempos muertos de forma convencional, recibiendo 2 señales (a,b) y el los ciclos de trabajo de protección que se desean dejar (dt), obteniendo esas mismas señales con el tiempo muerto implementado (adt, bdt).

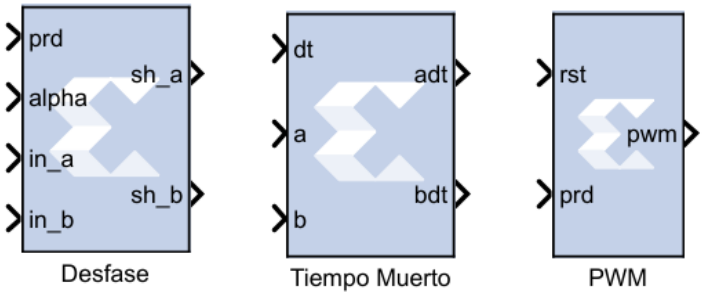
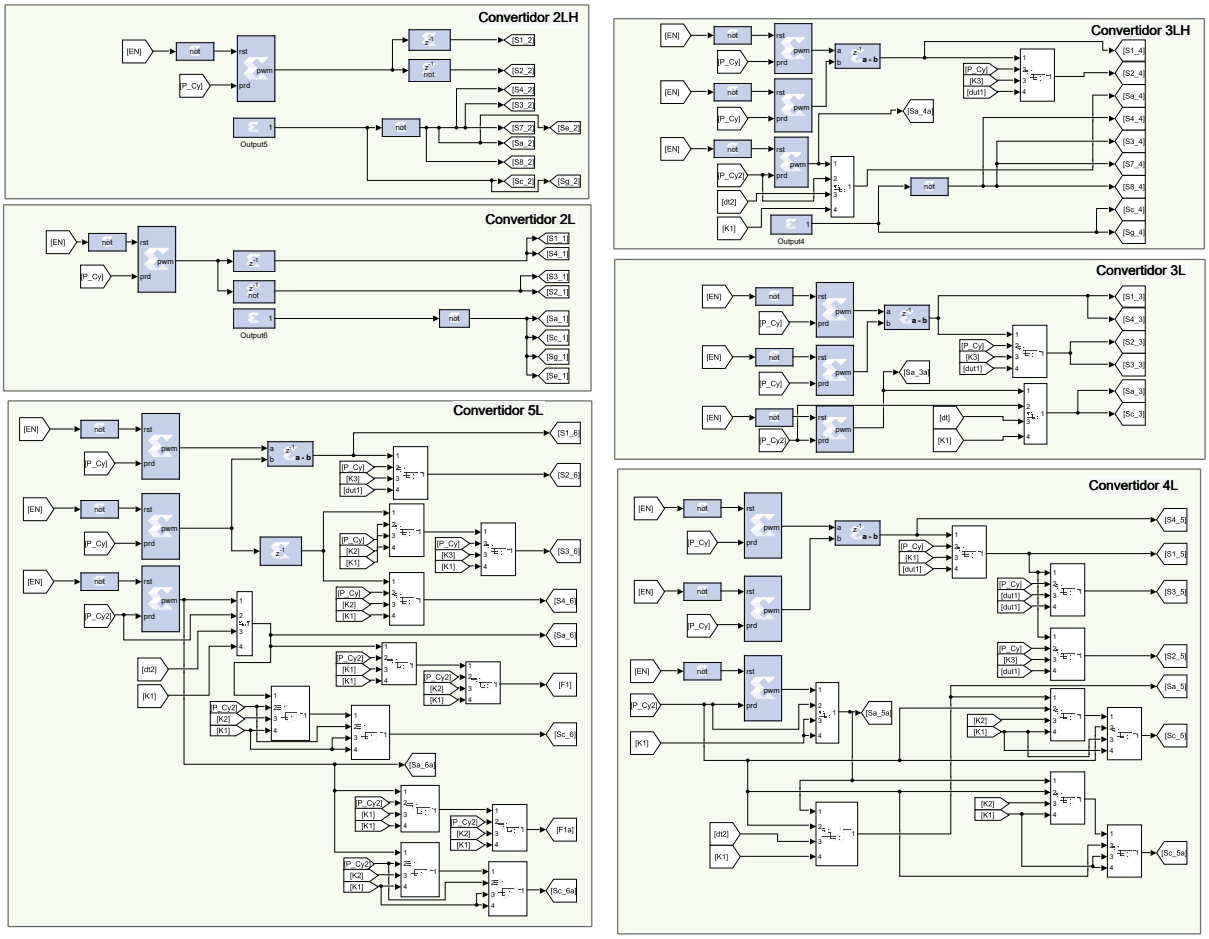


Figura 7: Bloques utilizados en programa FPGA.

4.3. Generación pulsos de disparo T-type Bridge 1

Para cada uno de los 6 convertidores emulados se genero un esquema de lanzamiento de pulsos de disparos, a través de generación de PWM's de diferentes frecuencia y ciclo de trabajo, delays y operaciones aritméticas básicas se logró armar las señales provenientes de la modulación generada en el software PLECS. Es posible notar que el uso de delays fijos para hacer coincidir la señales de trabajo y generar correctamente los niveles de voltaje, en especial en los convertidores de tres y cuatro niveles, la implicancia de estos delays recae en que vuelve difícil parametrizar el sistema a una frecuencia de trabajo variable, por lo que es un buen trabajo a futuro implementarlo de diferente forma.



(a) Pulsos de disparo conv. DAB, DAHB y 5L-DAB. (b) Pulsos de disparos conv. 3L-DAHB, 3L-DAB, 4L-DAB.

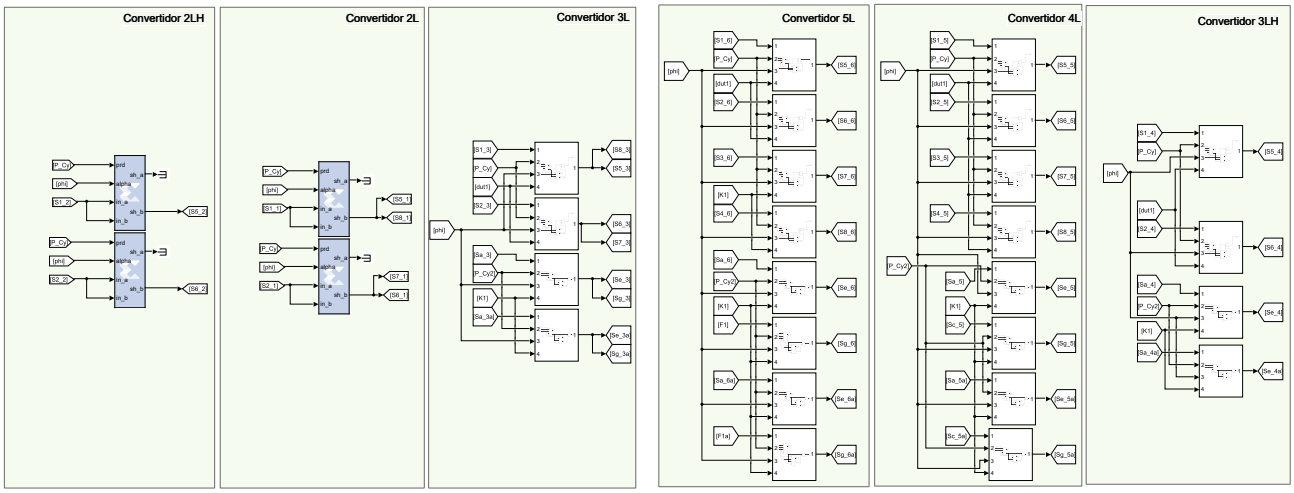
Figura 8: Pulsos de disparo T-type Bridge 1.

4.4. Generación pulsos de disparo T-type Bridge 2

Dado que se busca implementar un esquema de control basado en SPS (Single Phase Shift), el segundo puente del convertidor, deberá recibir los mismo pulso de disparo que el primero pero con un ángulo de desfase ψ_{rad} entre 0 y $\pi/2$, dado que se trabaja en ciclos de trabajo, se deberá hacer la siguiente conversión dada la frecuencia de conmutación del sistema y del reloj de la FPGA (10^{-8}):

$$\psi_{ciclo} = \frac{2\pi}{fsw \cdot 10^{-8}} \cdot \psi_{rad} \tag{1}$$

Donde fsw es la frecuencia del enlace AC del convertidor y ψ_{ciclo} es la cantidad de ciclo de reloj de desfase. Una vez definido ese desfase, a través de los bloques de desfase y algunos arreglos lógicos, es posible aplicar este desfase a todos los pulsos de disparo independiente de la frecuencia o ciclo de trabajo de este, además, siendo este desfase configurable a tiempo real, siendo la siguiente figura la construcción de estos desfases en cuestión.



(a) Pulsos de disparo conv. DAHB, DAB y 3L-DAB.

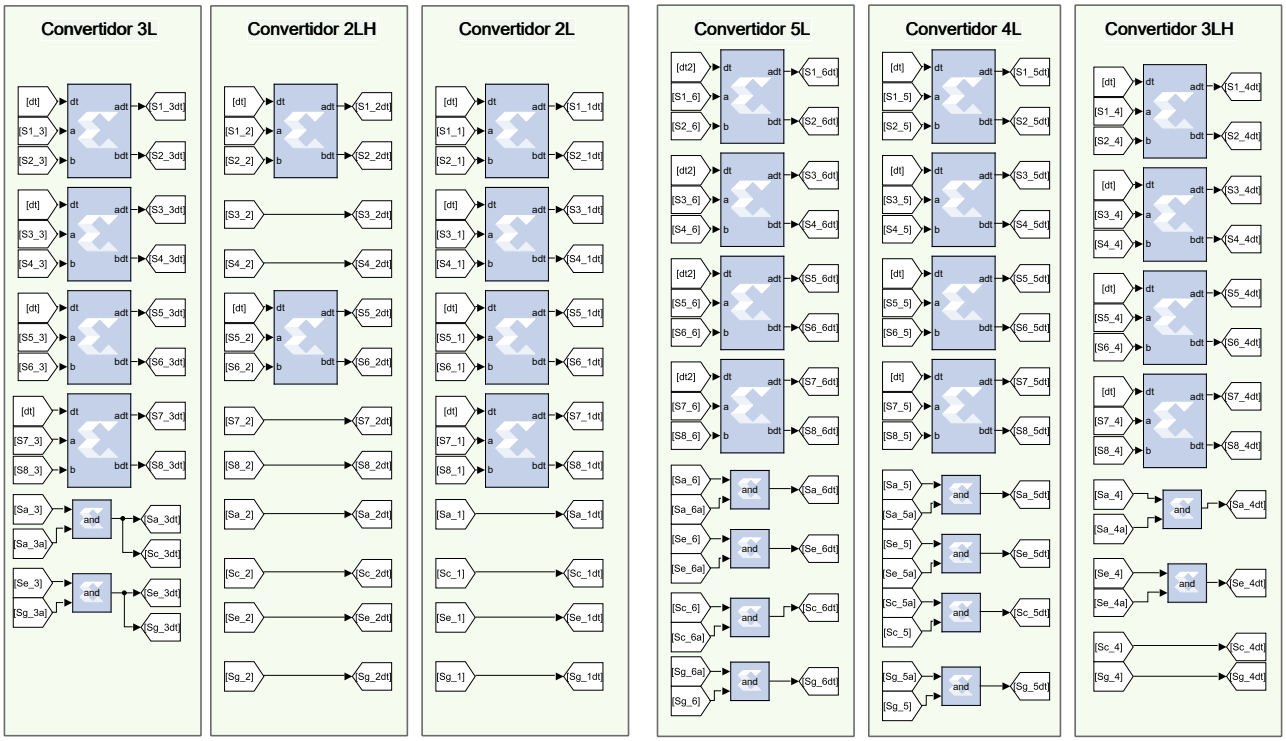
(b) Pulsos de disparos conv. 3L-DAHB, 4L-DAB y 5L-DAB.

Figura 9: Pulsos de disparo T-type Bridge 2.

4.5. Implementación de tiempos muertos

Algo fundamental cuando se transmiten los pulsos de disparo hacia un convertidor fue de voltaje es evitar los corto-circuitos al momento de cambiar de estado de conducción, para esto se le da una pequeña ventana de tiempo en la que los pulsos al momento de estar en alto tienen un pequeño delay, establecido de forma externa pero ligado al tiempo que demoran los gates del semiconductor con el que se trabaja en llegar a los valores de V_{on} y V_{off}, en este caso se estableció el mínimo tiempo muerto en 100 μs, osea 100 ciclos de trabajo de la FPGA.

Dado que no en todos los convertidores emulados utilizan todos lo semiconductores durante su funcionamiento, el implementar tiempos muertos en todos los pulsos seria un innecesario uso de recursos de la FPGA, por otra parte, para ciclos de trabajo mayores al 50 %, no hubo un correcto desempeño del bloque utilizado, por lo que para arreglar esta problemática, las señales con estas características se dividieron, se aplico tiempo muerto y se volvieron a juntar, obteniendo el mismo resultado, los bloques implementados se pueden apreciar en la Fig. 10.



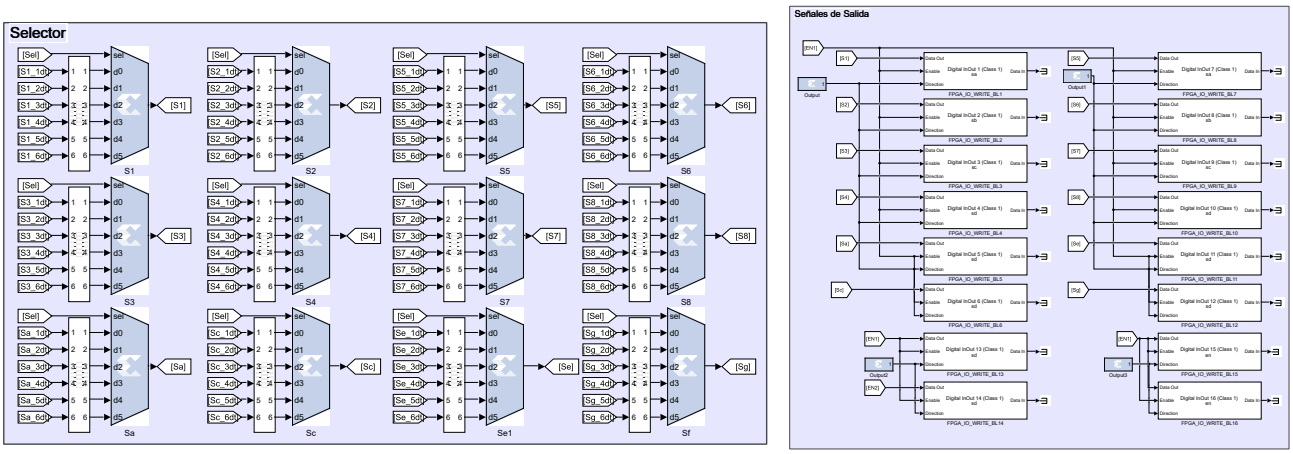
(a) Tiempos muertos conv. DAHB, DAB y 3L-DAB.

(b) Tiempos muertos conv. 3L-DAHB, 4L-DAB y 5L-DAB.

Figura 10: Tiempos muertos modulación propuesta.

4.6. Selección de convertidor y Salidas a MLBX

Finalmente, una vez generadas las señales de disparo de cada uno de los semiconductores del sistema, para cada uno de los convertidores emulados, se pasa por un proceso de selección, en el que en base del convertidor a emular seleccionado, a través del uso de multiplexores se permite pasar cada señal correspondiente al convertidor emulado en cuestión hasta las salidas digitales del canal **A** de la MicrolabBox, como se puede apreciar en la Fig. 11.



(a) Selección de conv. de la tabla 1.

(b) Salidas a la MLBX

Figura 11: Selección de convertidor y Salidas a MLBX.

Apéndice B

PUBLICACIONES GENERADAS

Las siguientes publicaciones han sido derivadas parcial o totalmente de la investigación involucrada en el desarrollo de este proyecto de tesis.

Conferencias Internacionales

1. A. Stowhas-Villa, R. Carmona, C. A. Rojas, A. H. Wilson-Veas and J. Marin, "Generalized Switch-Control Scheme for a Family of T-Type DAB GaN-based DC-DC Converters in EV Powertrain Applications,"2023 IEEE 8th Southern Power Electronics Conference and 17th Brazilian Power Electronics Conference (SPEC/COBEP), Florianopolis, Brazil, 2023, pp. 1-6, doi: 10.1109/SPEC56436.2023.10408257.

2. R. Carmona, A. Stowhas-Villa, C. A. Rojas, H. Renaudineau and J. Marin, "High Power Density Electric Vehicle Powertrain Based on a T-Type DAB Partial Power DC-DC Converter,"2023 IEEE 8th Southern Power Electronics Conference and 17th Brazilian Power Electronics Conference (SPEC/COBEP), Florianopolis, Brazil, 2023, pp. 1-6, doi: 10.1109/SPEC56436.2023.10408313.

Proyectos Relacionados

1. ANID: FONDECYT Project 1210757, Universidad Técnica Federico Santa María, Ph.D. Christian Rojas Monrroy.

2. ANID: Basal Project FB0008, Universidad Técnica Federico Santa María, Advanced Center for Electrical and Electronic Engineering (AC3E) Ph.D. Christian Rojas Monrroy.

Generalized Switch-Control Scheme for a Family of T-Type DAB GaN-based DC-DC Converters in EV Powertrain Applications

Alejandro Stowhas-Villa[1], Ronald Carmona[1], Christian A. Rojas[1,2], Alan H. Wilson-Veas[1,2], Jorge Marin[2]
[1]*Department of Electronics, Universidad Técnica Federico Santa María*
[2]*Advanced Center of Electrical and Electronics Engineering, Universidad Técnica Federico Santa María*
Valparaíso, Chile
alejandro.stowhas@sansano.usm.cl, c.a.rojas@ieee.org

2023 IEEE 8th Southern Power Electronics Conference (SPEC) | 979-8-3503-2112-8/23/$31.00 ©2023 IEEE | DOI: 10.1109/SPEC56436.2023.10408257

***Abstract*—A switch-control scheme is presented in this paper, which is generalized for a T-type Dual Active Bridge (DAB) GaN-based DC-DC converter family. The key novelty of this modulation scheme lies in its ability to iterate among different DAB converters topologies without the need to modify the modulation scheme itself, only by changing the angles that determine the voltage level widths of the converter. This document provides a detailed explanation of the modulation scheme, dividing it into two stages: the generation of the signal to be compared with the carriers and the state machine that determines the switching signals of the system. In the paper, the operation of the switch-control scheme using a generalized five-level voltage waveform is illustrated, showcasing all the signals used to generate it. Finally, the power converters that can be generated with the proposed scheme are evaluated, along with their respective output voltage levels.**

***Index Terms*—Dual active bridge converter, Five-level Converters, T-Type Bridge, Phase-Shifted Modulations, GaN-Based DC-DC converters, EV Powertrains.**

I. Introduction

The electrification of industrial and domestic systems, along with the **energy transition** to renewable energies, it is a necessary process for reducing greenhouse gas emissions into the atmosphere [1]. This brings about challenges such as the need for bidirectional systems for high-energy density electric vehicle (EV) powertrain applications depicted in the Fig. 1. As an intermediate stage between generation/storage and load, DAB converters have been proposed as a popular interface solution [2]. Furthermore, for higher power systems, the use of multilevel converters is suggested to minimize voltage stress, reduce distortion, and enhance control capabilities over system requirements. This same logic can be applied to families of DAB converters [3], studying multiple configurations to improve the overall efficiency.

The concepts of multilevel DAB have been developed in various technical aspects. Examples can be found in systems where the converter has the ability to change the nature of its topology based on control flags derived from the current required by the load [4]. These systems become particularly useful in EV charging applications, where the DC-DC link topology can be alternated without sacrificing efficiency. In the quest for achieving generalization in both topology and modulation [5], the utilization of variable widths in the levels of a five-level DAB converter based on 2 angles is proposed in this work. This enables the generation of variable pulse widths with specific angles, thus facilitating the elimination of levels within the available five levels. This configuration offers a greater potential for adaptability to different load conditions and allows for the implementation of a control loop similar to that of a conventional DAB converter [6].

A GaN-based DAB-Type converter is proposed in this paper. It features a symmetrical configuration with respect to the high-frequency transformer (HFT) shown in Fig. 2, and is capable of generating a five-level voltage. This design takes advantage of the low losses offered by GaN devices [7] allowing for switching frequencies around 200 kHz, where typically GaN technology is used to increase power density. Consequently, it maximizes the transmitted power per unit volume.

Besides, a switch-control scheme is developed, which leverages redundant voltage states to balance capacitors and provide different voltage levels. This control scheme is integrated within a voltage or power control close-loop [2]. The system aims to provide a solution for widely variable load conditions in which efficiency is a key consideration, for example EV powertrain applications [4]. To test the adaptability of the converter, simulations will be conducted with various configurations in order to conduct a study on the generated waveforms. This will allow us to compare the currents produced by different voltage levels. Additionally, the system performance will be tested under load and regeneration scenarios. Finally, an efficiency analysis will be conducted on some of the converters that may be produced using the proposed modulation scheme, based on the thermal models of

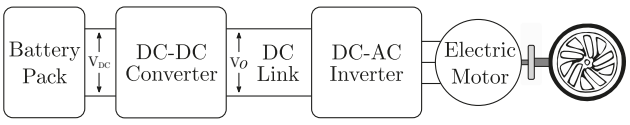


Figure 1. EV powertrain configuration under study.

Authorized licensed use limited to: Universidad Tecnica Federico Santa Maria. Downloaded on February 13,2024 at 16:37:35 UTC from IEEE Xplore. Restrictions apply.

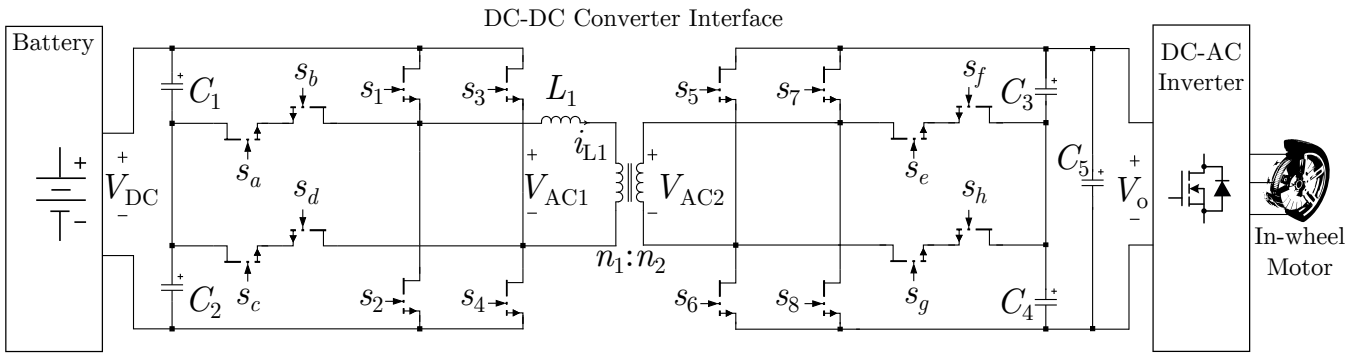


Figure 2. EV powertrain based on a DAB T-Type DC-DC converter topology

the used GaN semiconductors devices.

Remaining of this paper is organized as follows. First, in section II, the converter topology is summarized. Then, section III presents the proposed modulation scheme. Simulation results are presented in section IV. Finally, section V summarizes the conclusions of this paper.

II. Topology

The topology in Fig. 2 consists of 16 switches, with eight on each side of the HFT, arranged symmetrically, and two capacitors to allow for intermediate voltage levels, following the logic of a T-type topology [8]. With this configuration, it is possible to produce five possible voltage levels of V_{AC1}.

These levels are generated by the eight switches located to the left of the HFT, as shown in Table I. Additionally, the intermediate voltage states $\pm V_{DC}/2$ have redundancies that allow for capacitor balancing control. The operation of the right side of the HFT is analogous to the switching signals in the Table I, and the differential voltage given by $V_{AC1} - \frac{V_{AC2}}{(n_2/n_1)}$ creates the current i_{L_1}.

The construction of different switch configurations at the left of the HFT has been explored in other topologies, often based on NPC (neutral point clamped) configurations, as described in [9], [10], and [11]. However, the proposed topology has the particularity of not using diodes, which are a constant source of conduction losses and consequently result in lower efficiency (four diodes are used in reference [9] for example). Instead of that, it prioritizes the use of semiconductors with low switching losses. It only utilizes two capacitors (in contrast to the three capacitors used in [10]), which are the minimum capacitors required to generate the two voltage levels from the DC source. Finally, when comparing the number of semiconductors devices, it equals the number in reference [9] (eight), while reducing the number of devices used in [10] and [11] (9 and 12, respectively).

Table I
Conduction States of the Half of the System

s_a s_b	s_c s_d	s_1	s_2	s_3	s_4	V_{AC1} [V]	Cap. Selected
0	0	1	0	0	1	V_{DC}	C_1, C_2
1	0	0	0	0	1	$V_{DC}/2$	C_2
0	1	1	0	0	0	$V_{DC}/2$	C_1
1	1	0	0	0	0	0	-
1	0	0	0	1	0	-$V_{DC}/2$	C_1
0	1	0	1	0	0	-$V_{DC}/2$	C_2
0	0	0	1	1	0	-V_{DC}	C_1, C_2

III. Modulation

Similarly to a conventional DAB converter, a voltage control loop is proposed, where the phase angle γ between the signals of homologous switches in each half of the converter is the control variable in Fig. 3.a. Then, a current feedforward compensation is added, and γ is saturated to $\pi/2$.

To generate a comparison signal, a three-level signal (3LS) has been created by using two angles, α and β in Fig. 3.b,

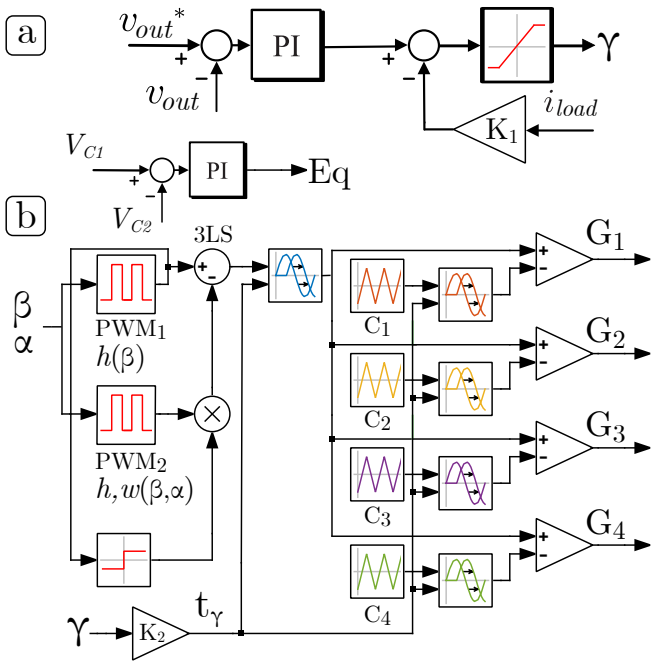


Figure 3. Proposed switch-control: a) voltage control loop; b) gate signal generation with capacitor balance loop.

Authorized licensed use limited to: Universidad Tecnica Federico Santa Maria. Downloaded on February 13,2024 at 16:37:35 UTC from IEEE Xplore. Restrictions apply.

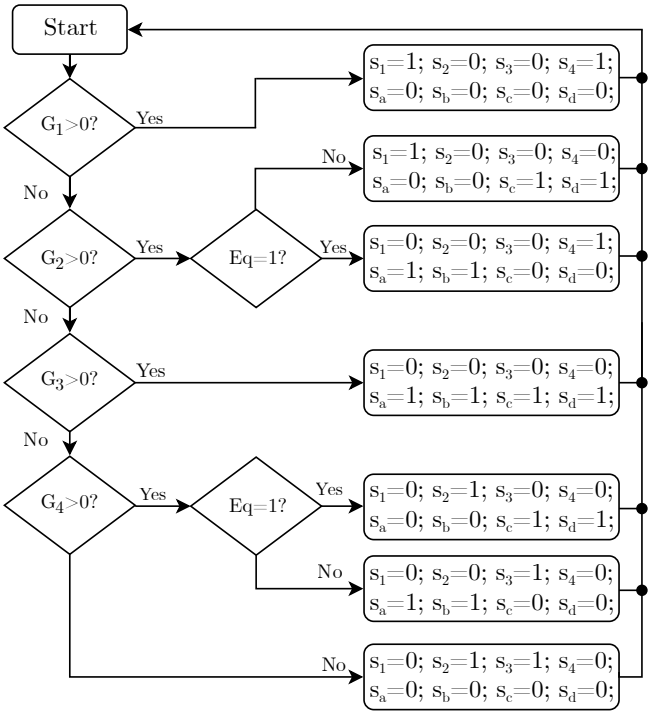


Figure 4. T-type Bridge commutation flow chart.

which modify the width (w) and height (h) of the PWM$_{1,2}$ signals, below are presented the equations to characterize the duty cycle, height and the frequency of the signals based on the angles in radians. This signal generation is possible to visualize in the figure 5.a:

$$h_{PWM1}(\beta) = \left[-\frac{\pi-\beta}{\pi}, \frac{\pi-\beta}{\pi}\right], \qquad w_{PWM1} = \frac{1}{2} \tag{1}$$

$$h_{PWM2}(\beta) = \left[0, \frac{\pi-\beta}{\pi}\right], \qquad w_{PWM2}(\alpha) = \frac{\alpha}{2\pi} \tag{2}$$

$$f_{PWM1} = f_{AC}, \qquad f_{PWM2} = 2f_{AC} \tag{3}$$

The angle α represents the duration of the zero voltage level, while β represents the duration of $\pm V_{DC}/2$ levels, regarding the duration of a complete cycle of the signal in the primary of the HFT. The reason for proposing to use a counterphase is that typically, multicarrier systems with in-phase signals are designed for carriers with frequencies much higher than the modulating signals [12]. In this case, a carrier with only double the frequency of the signal to be generated is used. Therefore, it is necessary to phase-shift the carriers to align them with the minima and maxima of the 3LS signal (Fig 5.b), thus generating the four flags needed to produce progressively the different voltage levels (Fig 5.c).

An equilibrium E_q signal has been created to include an external control loop to balance the capacitor voltages, as it iterates between redundant states of the T-type DAB configuration, one advantage of including redundant states along with this capacitor balancing system is that it not only ensures identical voltage levels between the two midpoints of

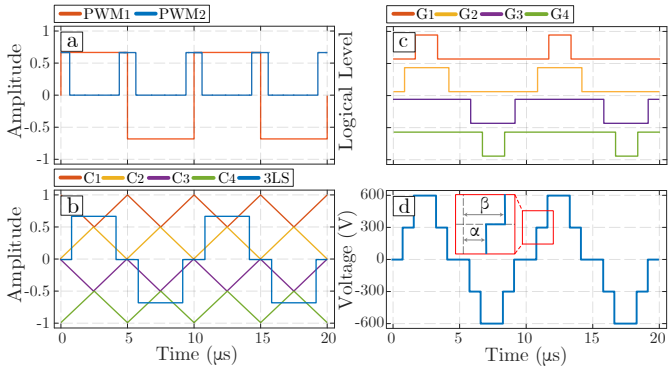


Figure 5. Example of logic signal to generate a five-level voltage waveform.

the DC voltage in normal operation but also, in the event of replacing these capacitors with sets of capacitor banks with equivalent capacitance, if any of these were to fail, the system would be able to compensate for the capacitance imbalance by using the proposed control loop in the top of Fig. 3.b. These five previously described signals enter the flowchart shown in Fig. 4 to obtain the switch signals for each voltage level indicated in Table I.

A flowchart was chosen to activate the switches due to the stepped behavior of G signals and their independence from the equilibrium signal E_q. It is possible to generate a sequential sweep through the voltage levels that the modulation can produce, creating branches at instances of intermediate voltages where this voltage can be associated with one of the capacitors in the DC voltage link. This allows for correct balancing only when necessary.

Then, by using the above proposed modulation logic, it is possible to describe a list of six different converter topologies with the specified α and β angles provided to the modulation scheme, as have been summarized in Table II. For the nomenclature of the different converters, an effort was made to unify some of the existing ones in the literature, such as the Dual Active Half Bridge (DAHB) in [13], the Three-Level Dual Active Half Bridge (3L-DAHB) in [14], or the Four-Level DAB (4L-DAHB) in [15]. Since, several topologies can accept angle ranges to define its voltage levels, these will be fixed for simplicity, and this degree of freedom can be used as an available variable for capacitor balancing or current control.

Table II
FAMILY OF T-TYPE DAB POWER TOPOLOGIES GENERATED BY APPLYING THE PROPOSED GENERALIZED MODULATION

Topology	Name	α	β	Levels	Voltages
1	DAHB	0	$\pi/2$	2	$\pm V_{DC}/2$
2	3L-DAHB	$[0, \pi/2]$	$\pi/2$	3	$\pm V_{DC}/2$, 0
3	DAB	0	0	2	$\pm V_{DC}$
4	3L-DAB	$[0, \pi/2]$	α	3	$\pm V_{DC}$, 0
5	4L-DAB	0	$[0, \pi/2]$	4	$\pm V_{DC}$, $\pm V_{DC}/2$
6	5L-DAB	$[0, \alpha_1]$	$[\alpha_1, \pi/2\ ]$	5	$\pm V_{DC}$, 0, $\pm V_{DC}/2$

where α_1 is an arbitrary angle within $]0, \pi/2[$.

Authorized licensed use limited to: Universidad Tecnica Federico Santa Maria. Downloaded on February 13,2024 at 16:37:35 UTC from IEEE Xplore. Restrictions apply.

Table III
SYSTEM SIMULATION PARAMETERS.

Parameter	Value	Parameter	Value
DC voltage, $[V_{dc}]$	600 V	HFT inductance $[L_1]$	10.7 μH
Input capacitors $[C_{1,2}]$	440 μF	Output capacitors $[C_{3,4}]$	440 μF
Inverter Capacitor $[C_5]$	1 mF	HFT turns ratio $[n_2/n_1]$	2
Switching frequency $[f_{sw}]$	200 kHz	HFT frequency $[f_{ac}]$	100 kHz
Nom. Power $[P_{High}]$	10 kW	Half Nom. Power $[P_{Low}]$	5 kW

IV. SIMULATION RESULTS

The control-switch scheme was simulated in the PLECS 4.7.3 software, using the system and control parameters described in Table III. Note that, Fig. 5 shows the setting of the angles $\alpha = \pi/6$, $\beta = \pi/3$, the generation of 3LS for comparison with the carriers, as well as the generated flags capable of producing the five-level voltage signal, verifying the information provided in Table II.

A. Generation of different converter topologies

To demonstrate the ability to recreate the topologies listed in Table II by using the same modulation scheme, all the cases have been simulated. The voltages and currents on the primary side of the HFT are depicted in Fig. 6, Fig. 7 and Fig. 8.

Since the system has a closed-loop at the output voltage, to have a certain current to be displayed, two different power operation points are set, in the cases where the maximum converter voltage was $V_{DC}/2$, the output power was set to P_{Low}. For the cases where the maximum voltage was V_{DC}, the power was set to P_{High}, demonstrating the system behavior under different voltages scenarios while maintaining a DC offset-free current. As more voltage levels are added, the current waveform i_{L_1} increasingly resembles a quasi-sine wave. Then, reducing unwanted harmonics in the AC link, which can enhance the overall efficiency.

Upon observing the current levels of each of the converters, it is evident that these increase in consequence with the voltage levels, as is established in [3]. Verifying the system capability to accurately emulate the six exposed converters opens up the possibility to conduct analyses under various loads and operating modes. Consequently, this allows for the determination of the system's efficiency and reference tracking performance

B. Five-Level converter in load and regeneration modes

In order to assess the system regenerative capabilities, an initial step involved generating a system simulation. The presented simulation is derived by reducing the previously exposed switching frequency to just 20 kHz, at an input voltage of 800 V. This strategic modification facilitated simulation calculations and consequently enabled an on-state analysis to be conducted. During this analysis, a stationary scenario was emulated, incorporating a 10 kW load imposition and maintaining the output voltage at 1 kV. This setup allowed

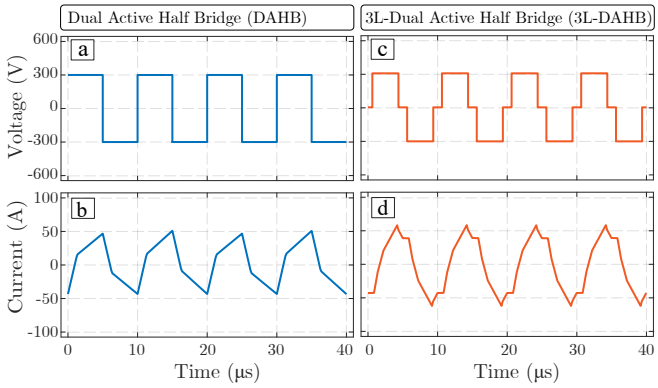


Figure 6. HFT current and voltage waveforms for topologies 1, 2 in Table II at P_{Low} operation (left) and P_{High} (right): (a,c) primary voltages and (b,d) primary currents.

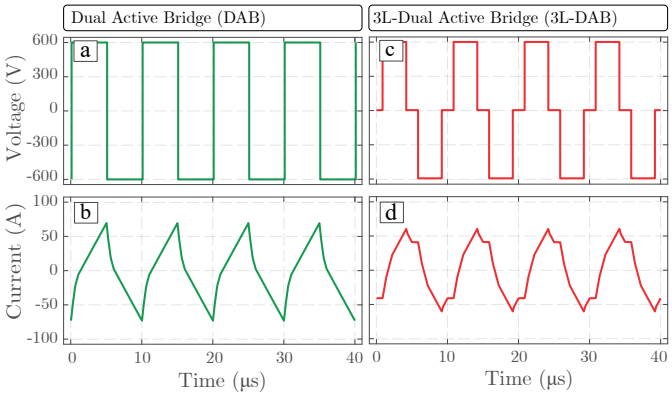


Figure 7. HFT current and voltage waveforms for topologies 3, 4 in Table II at P_{Low} operation (left) and P_{High} (right): (a,c) primary voltages and (b,d) primary currents.

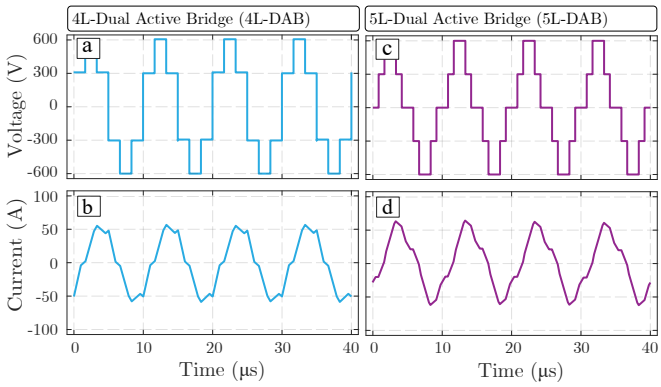


Figure 8. HFT current and voltage waveforms for topologies 5, 6 in Table II at P_{Low} operation (left) and P_{High} (right): (a,c) primary voltages and (b,d) primary currents.

Authorized licensed use limited to: Universidad Tecnica Federico Santa Maria. Downloaded on February 13,2024 at 16:37:35 UTC from IEEE Xplore. Restrictions apply.

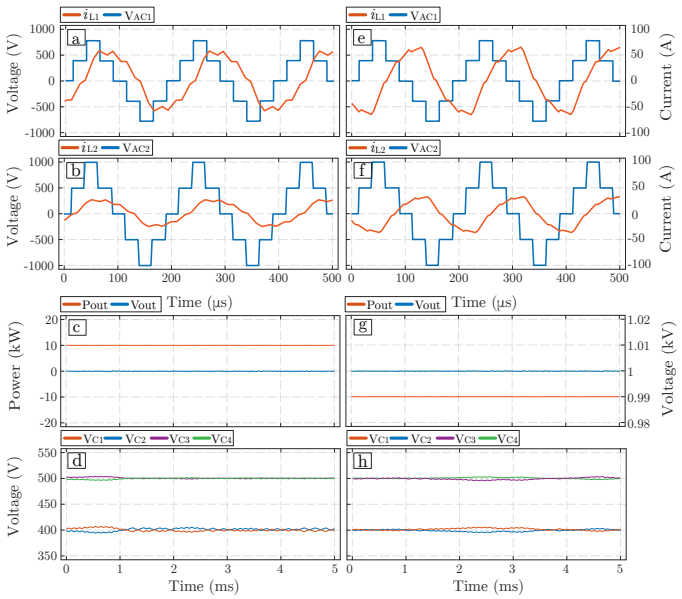


Figure 9. Waveforms of interest in load mode (a,b,c,d) and in regeneration mode (e,f,g,h).

for the extraction of current and voltage data across both primary and secondary windings of the HFT, encompassing input and output capacitor voltages, output voltage, and operational power. Subsequently, to evaluate the regeneration mode, identical measurements were replicated. However, in this instance, a power injection of 10 kW was injected towards the input voltage source.

In the analysis of regeneration and load modes, a current and voltage analysis was conducted on both the primary and secondary sides to observe the dynamic behavior of the HFT, as shown in Fig.9 (a, b, e, f). In this analysis, an identical behavior is evident between the system voltages. Regarding the currents, there is a change in the slope direction of the sinusoidal waveform. Upon conducting a more extensive time-domain analysis, the behavior of the output voltage ripple is observed in both scenarios. This ripple is less than 0.02%, indicating a precise reference tracking and consequently, power quality Fig.9 (c, g). Moreover, in parallel, a balance of input and output capacitors of the system was maintained, as depicted in Fig.9 (d, h).

V. Efficiency comparison between different T-type-DAB converters

To compare the converters among themselves, the same switching frequency was used in each one to obtain the same signal frequency in the AC link, regardless of the levels produced by the converter. From this, the merit figures used for comparison were the number of semiconductor switches commutations in each AC voltage cycle, the voltage variation that the transformer undergoes with each level change, the number of semiconductors operating in the converter, whether the converter requires a converter balancing strategy, and

Table IV
Comparison table between converters

Topology	Act. switches per converter	Commut. per cycle	Max Volt. Stress	Capacitor Balancing	Eff. in P_{low}	Eff. in P_{high}
DAHB	16	4	V_{DC}	Yes	97.61	-
3L-DAHB	16	8	$V_{DC}/2$	Yes	96.45	-
DAB	8	4	$2\ V_{DC}$	No	94.80	97.25
3L-DAB	16	8	V_{DC}	Yes	96.55	97.65
4L-DAB	16	12	V_{DC}	Yes	96.52	97.73
5L-DAB	16	16	$V_{DC}/2$	Yes	97.04	97.75

finally, the efficiency at specific power points, as shown in the Table IV.

For the determination of system efficiency, the thermal models furnished by GaN Systems were implemented within the PLECS environment. In particular, the focus was directed toward the semiconductor model GS66516B, yielding insights into both conduction and switching losses pertinent to each individual semiconductor element. Contrariwise, the quantification of transformer-related losses was accomplished through the assessment of power dissipation across the series resistance linked to the inductor L_1. Notably, this resistance was assigned a value of 0.043 Ω, derived from empirical measurements associated with a High-Frequency Transformer.

After establishing the system losses, simulations were executed for topologies 3, 4 and 6, as delineated in Table II. These simulations encompassed various load scenarios spanning from 1.5 to 13 kW. This particular range was judiciously chosen, as it ensures the correct operation of the semiconductors and the maintenance of sufficient control over the output voltage. The outcomes of these simulations are visually depicted in Fig 10.

When looking at efficiencies at low power levels, it is possible to notice that the Half-Bridge topologies (topologies 1 and 2) exhibit better efficiencies than their Full-Bridge counterparts (topologies 3 and 4), as mentioned regarding the DAB topology in [13]. The high-power range is not displayed for the Half-Bridge topologies because, by reducing the voltage by half, the required current to deliver the requested power exceeds the current limit supported by the semiconductor devices, compromising the system.

In relation to efficiency in the Full-Bridge topologies, it is possible to observe an increase in efficiency both at low and high power levels as the number of levels is increased. This trend is better represented in the graph in Fig. 10. a, confirming what was discussed in references [16] and [17]. It underscores that with a properly applied modulation, it is possible to reduce conduction losses in exchange for an increase in system switching.

VI. Conclusion and future work

In this study, a GaN-Based DAB-Type topology accompanied by a generalized switch control scheme has been proposed. The main advantages of the proposed switch-control system are the ability to generate six different power converters with two, three and five voltage levels in a simple and precise

Authorized licensed use limited to: Universidad Tecnica Federico Santa Maria. Downloaded on February 13,2024 at 16:37:35 UTC from IEEE Xplore. Restrictions apply.

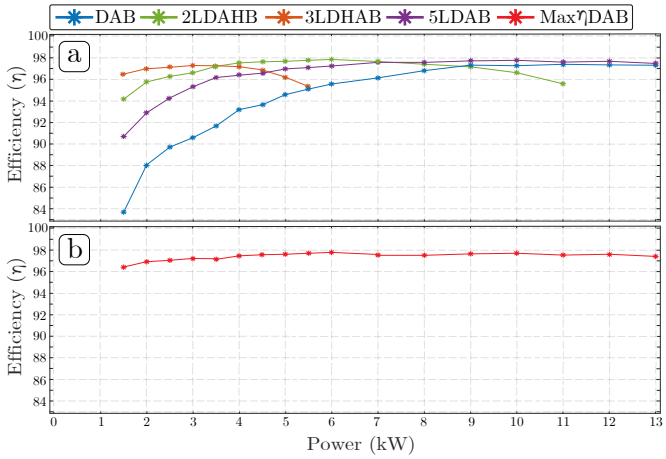


Figure 10. Efficiency of topologies 2, 3, 4 and 6 of Table II. and maximum combined efficiency

manner, the capability to perform capacitor balancing control using the redundant states of the system, and the utilization of simple control loops based on the phase angle difference between the converter T-type bridges. This is achieved through a comprehensive characterization of the switching states combined with an appropriate multilevel switch-control scheme.

Based on the thermal simulations conducted, it was possible to generate efficiency curves that demonstrate the good behavior of the 5L-DAB converter under various load levels. It also highlighted its bidirectional capability, which is essential for implementing this converter in systems related to electromobility. Additionally, specific efficiencies of the 3L-DAHB and 2L-DAHB converters were analyzed. Despite having a limited operating range, they achieve high efficiencies, making them an attractive alternative for situations with low-magnitude loads or regeneration scenarios. This underscores how the switching losses are compensated for by other losses in the converter when implementing multiple voltage levels.

In conclusion, the contribution of this paper is that is it possible to propose a mechanism that iterates among the converters described in the article to find the one that offers the highest efficiency for a particular working power range, thus flattening the efficiency curve from low to high power operation. This would generate an effect similar to that of a gearbox in a car, which is ideal for the applications for which this topology is designed as seen in Fig. 10.b . Future work to complement the research presented in this article includes experimental validation of the proposed topology, modulation scheme and the verification on the obtained efficiency values.

Acknowledgement

This work was supported by Agencia Nacional de Investigacion y Desarrollo (ANID): AC3E (ANID/Basal/FB0008), SERC Chile (ANID/FONDAP/1522A0006), ANID/FONDECYT Regular/1210757 and ANID/FONDECYT Postdoctoral/3220714.

References

[1] J. Rodriguez, F. Blaabjerg, and M. P. Kazmierkowski, "Energy Transition Technology: The Role of Power Electronics," *Proc. IEEE*, vol. 111, no. 4, pp. 329–334, 2023.

[2] D. Segaran, D. G. Holmes, and B. P. McGrath, "Enhanced Load Step Response for a Bidirectional DC–DC Converter," *IEEE Trans. Power Electron.*, vol. 28, no. 1, pp. 371–379, 2013.

[3] P. A. M. Bezerra, F. Krismer, R. M. Burkart, and J. W. Kolar, "Bidirectional isolated non-resonant DAB DC-DC converter for ultra-wide input voltage range applications," in *2014 Int. Power Electron. and Appl. Conf. and Expo.*, 2014, pp. 1038–1044.

[4] H. Watanabe, K. Kusaka, and J.-i. Itoh, "Output Capacitor Current Reduction with T-type Dual Active Bridge Converter for Wide Output Voltage Condition," in *PCIM 2020; Int. Ex. and Conf. for Power Electron., Intell. Motion, Ren. Energy and Energy Manag.*, 2020, pp. 1–6.

[5] D. Yadeo and P. Chaturvedi, "Performance Characterization of T-type Multilevel Dual Active Bridge DC-DC Converter," in *2021 IEEE 4th Int. Conf. on Comp., Power and Comm. Techn. (GUCON)*, 2021, pp. 1–6.

[6] L. Li, G. Xu, D. Sha, Y. Liu *et al.*, "Review of Dual-Active-Bridge Converters With Topological Modifications," *IEEE Trans. Power Electron.*, vol. 38, no. 7, pp. 9046–9076, 2023.

[7] G.-J. Su, "Comparison of Si, SiC, and GaN based Isolation Converters for Onboard Charger Applications," in *2018 IEEE Energy Conv. Congr. and Expo. (ECCE)*, 2018, pp. 1233–1239.

[8] D. Woldegiorgis and A. Mantooth, "Five-level hybrid t-type inverter topology with mixed "si+sic" semiconductor device configuration," in *2021 IEEE 12th Energy Conversion Congress & Exposition - Asia (ECCE-Asia)*, 2021, pp. 991–996.

[9] E. Ekici, T. Koroglu, and D. Çelik, "An isolated high-power bidirectional five-level npc dual active bridge dc-dc converter with anti-windup pi controller for electric vehicle-to-home application," in *2023 15th International Conference on Electronics, Computers and Artificial Intelligence (ECAI)*, 2023, pp. 1–6.

[10] N. Gao, Y. Zhang, Z. Qiu, and Q. Guan, "A dab converter constructed by nine-switch five-level active-neutral-point-clamped bridges," in *2021 IEEE Energy Conversion Congress and Exposition (ECCE)*, 2021, pp. 2563–2569.

[11] A. Kumar, S. P. Singh, and A. Rathore, "Performance investigation of multilevel neutral point clamped dual active bridge converter and identification of optimum operating zone," in *2022 4th International Conference on Energy, Power and Environment (ICEPE)*, 2022, pp. 1–6.

[12] Z. Li, Z. Nie, S. Ai, and J. Xu, "A novel five-level carrier phase disposition modulation method for parallel three-level inverters considering circulating current suppression," in *2021 IEEE 2nd China International Youth Conference on Electrical Engineering (CIYCEE)*, 2021, pp. 1–5.

[13] H. Higa, S. Takuma, K. Orikawa, and J.-i. Itoh, "Dual active bridge dc-dc converter using both full and half bridge topologies to achieve high efficiency for wide load," in *2015 IEEE Energy Conversion Congress and Exposition (ECCE)*, 2015, pp. 6344–6351.

[14] I. Chorfi, C. Alonso, R. Monthéard, and T. Sutto, "A gan-based three-level dual active half bridge converter with active cancellation of the steady-state dc offset current," in *IECON 2022 – 48th Annual Conference of the IEEE Industrial Electronics Society*, 2022, pp. 1–5.

[15] J. Pang, K. Wang, Z. Zheng, T. Zheng, and Y. Li, "Quasi two-level operation and neutral-point voltage balance method for a four-level anpc based dual active bridge dc-dc converter," in *2022 IEEE Energy Conversion Congress and Exposition (ECCE)*, 2022, pp. 1–7.

[16] A. Abdulslam, F. El-Sehrawy, and Y. Ismail, "Five-level hybrid dc-dc converter with enhanced light-load efficiency," in *2016 IEEE International Symposium on Circuits and Systems (ISCAS)*, 2016, pp. 217–220.

[17] D. Woldegiorgis, Y. Wei, H. Mhiesan, and A. Mantooth, "New modulation technique for five-level interleaved t-type inverters for switching loss reduction," in *2020 IEEE Energy Conversion Congress and Exposition (ECCE)*, 2020, pp. 6253–6257.

Authorized licensed use limited to: Universidad Tecnica Federico Santa Maria. Downloaded on February 13,2024 at 16:37:35 UTC from IEEE Xplore. Restrictions apply.

High Power Density Electric Vehicle Powertrain Based on a T-Type DAB Partial Power DC-DC Converter

Ronald Carmona[1], Alejandro Stowhas-Villa[1], Christian A. Rojas[1,2], Hugues Renaudineau[2], Jorge Marin[2]
[1]*Department of Electronics, Universidad Técnica Federico Santa María*
[2]*Advanced Center of Electrical and Electronics Engineering, Universidad Técnica Federico Santa María*
Valparaíso, Chile
ronald.carmona@sansano.usm.cl, c.a.rojas@ieee.org

2023 IEEE 8th Southern Power Electronics Conference (SPEC) | 979-8-3503-2112-8/23/$31.00 ©2023 IEEE | DOI: 10.1109/SPEC56436.2023.10408313

***Abstract*—A Partial Power Converter (PPC) interface is proposed in this paper with its corresponding control scheme to generate five-voltage levels at the primary side of the High-Frequency-Transformer (HFT). The power topology is specifically designed for the energy management of high-power density in Electric Vehicle (EV) powertrains. The implementation of a PPC Dual-Active-Bridge (DAB) based on a T-Type bridge gives the possibility of improved operation at quasi-sinusoidal current waveform in the HFT compared with conventional DAB. The core of this paper lies in the combination of this T-Type DAB topology with a PPC connection. The resultant topology named T-Type DAB PPC contributes to a further enhancement of efficiency at the HFT level and the overall efficiency due to the fact that only a part of the power is processed by the converter. The proof-of-concept of the topology and its dynamic operation commanded by a respective control scheme is demonstrated with simulation results.**

***Index Terms*—Dual-Active-Bridge, T-Type, Partial Power Converter, Linear Control, Electric Vehicle, EV Powertrains, GaN-Based DC-DC Converter.**

I. Introduction

Energy transition is a mandatory target for this decade, where alternatives such as renewable energy and electromobility applications can help to achieve emission goals of the transportation sector [1]. In fact, in those applications, the power electronics play a fundamental role. There is a strong tendency to include more high-power density converter interfaces into these systems. In modern cities, the distribution power grid requires higher power charging station due to the broad presence of electric vehicles (EV) for domestic, urban and local industry transportation. Thus, heavy-duty EV (HDEV) transportation requires high density at high efficiency integration of energy storage systems (ESS) in order to be fully electrified [2].

A popular solution in EV applications designed as a power configuration unit (PCU) is the conventional Dual-Active-Bridge (DAB) as a full power conversion unit (FPC) depicted in Fig. Ia [3]. The implementation of DAB converters, particularly in the context of high-power density, is a challenge. From the device and transformer stress point-of-view, semiconductors must be prepared to handle considerable power and switch at high frequencies, making the use of multilevel DAB (MLDAB) [4] based on GaN devices an interesting alternative for high density at high efficiency integration [3]. Even so, it is equally attractive to combine MLDAB with partial power conversion (PPC) schemes with an Input-Series-Output-Parallel (IPOS) connection in Fig. Ib to achieve the high efficiency and power density [5], [6].

This paper introduces the T-type DAB PPC presented in Fig. 2, which can reach five-levels in the primary of the high-frequency-transformer (HFT), thereby improving the overall efficiency of the system. The design, based on an PPC-IPOS in Fig. Ib, offers advantages such as stress mitigation on semiconductors due to the high voltage required by the load is shared between the converter and the battery. This design responds to the intrinsic need to achieve increasing medium voltages in DC, which leads to a significant improvement due to the reduction of the current that the inverter must manage, highlighting the importance of this strategy in the development of high-efficiency systems.

Finally, this paper presents a novel topology with a potential bidirectional power flow, by incorporating a DAB T-type PPC-IPOS DC-DC interface. As a result, high power density is achieved while maintaining a low footprint. The versatility and lightweight nature of this converter makes it an interesting

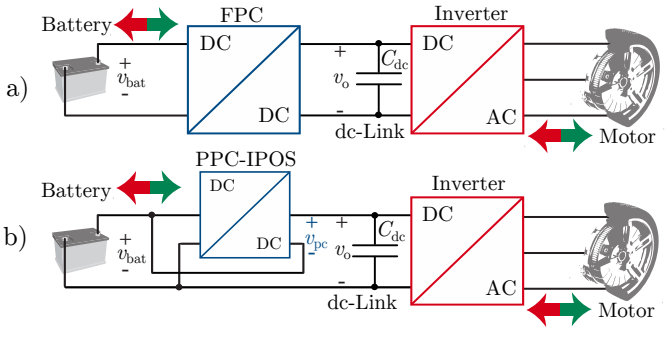


Figure 1. EV Powertrain configuration based on: a) full-power converter (FPC) and b) partial power converter (PPC) based on Input-Series-Output-Parallel (IPOS) connection.

Authorized licensed use limited to: Universidad Tecnica Federico Santa Maria. Downloaded on February 13,2024 at 16:37:37 UTC from IEEE Xplore. Restrictions apply.

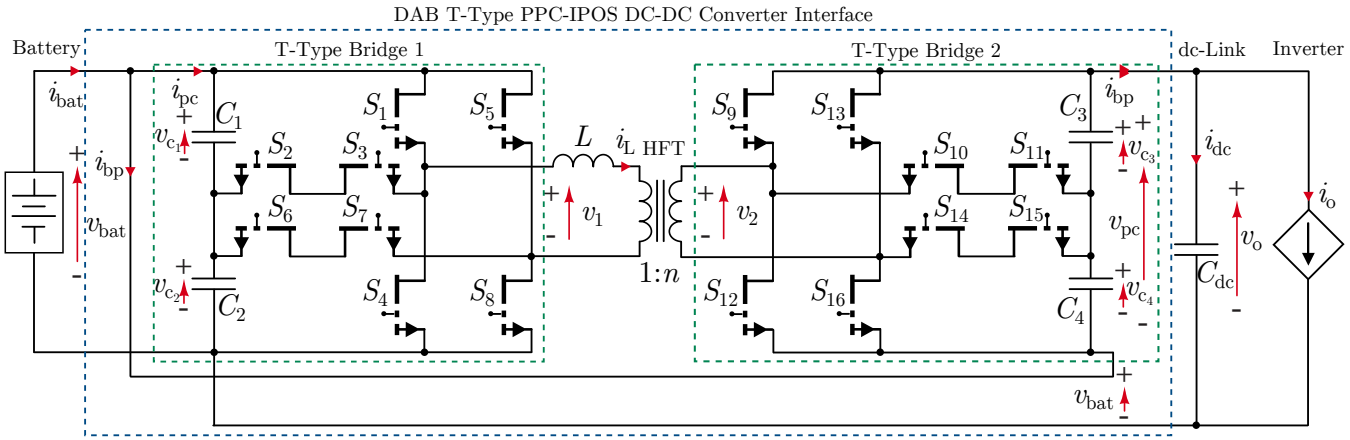


Figure 2. Proposed DAB T-Type PPC-IPOS DC-DC converter interface.

candidate for High Power Density EV powertrains.

Remaining of this paper is organized as follows. First, in section II, the converter modeling and control schemes candidates are presented. Then, section III presents simulation results. Finally, section IV summarizes the contribution of this paper.

II. Converter Modeling and Control Scheme

The converter depicted in Fig. 2 uses 16 semiconductors $S_1 - S_{16}$, where $S = 0, 1$ which generate a five-level voltage in the primary side of the HFT, i.e., v_1. This configuration is presented as a fully symmetrical power unit from the battery to the inverter and from the inverter to the battery to achieve potential bidirectional power flow with the same overall efficiency. The converter is composed by two T-Type bridges and an internal HFT. Table I illustrates that by focusing solely on Bridge 1, a five-voltage level waveform can be produced.

The IPOS configuration is modeled with the partial converter voltage v_{pc} connected in series with the battery voltage v_{bat} generating the load voltage v_o in (1). A similar relationsip is presented for the battery current i_{bat} formed by the sum of the bypass current i_{bp} and the partial converter current i_{pc} in (2). The IPOS connection inherently increases the output voltage, leading to several advantages, including reduced voltage peaks, less semiconductor stress, and significantly lower dv/dt values. One challenge of MLDAB is the capacitor balancing of both T-Type Bridges, where (3) and (4) are the fundamental equations to this requirement. Finally, the converter presents two dominant state variables: the HFT leakage inductor current i_L and the output DC-link capacitor voltage v_o, both equations illustrated in (5) and (6), respectively.

Table I
Switching States of T-Type Bridge 1

$S_{2,3}$	$S_{6,7}$	S_1	S_4	S_5	S_8	V_1 [V]	Capacitor Selection
0	0	1	0	0	1	V_{bat}	C_1 and C_2
1	0	0	0	0	1	$V_{bat}/2$	C_2
0	1	1	0	0	0	$V_{bat}/2$	C_1
1	1	0	0	0	0	0	-
1	0	0	0	1	0	-$V_{bat}/2$	C_1
0	1	0	1	0	0	-$V_{bat}/2$	C_2
0	0	0	1	1	0	-V_{bat}	C_1 and C_2

$$v_{\text{o}} = v_{\text{pc}} + v_{\text{bat}}, \tag{1}$$

$$i_{bat} = i_{bp} + i_{pc}, \tag{2}$$

$$v_{\text{bat}} = v_{c1} + v_{c2}, \tag{3}$$

$$v_{\text{pc}} = v_{c3} + v_{c4}, \tag{4}$$

$$L\frac{di_L}{dt} = v_1 - \frac{v_2}{n}, \tag{5}$$

$$C_{\text{dc}}\frac{dv_{\text{o}}}{dt} = i_{bp} - i_o. \tag{6}$$

Together with the system modeling in (1)-(6), a conventional control scheme based on harmonic approximations is revisited, which is reported in [7]. The derivation of this control scheme is simple for conventional DAB, but its extension to T-type DAB and PPC connection is not straightforward. For this reason, in this paper a simplified control scheme based on average current values is proposed. Next, those two control schemes cases are compared and evaluated. Both control schemes are based on phase-shift modulation (PSM) [8] to manage the firing pulses of the converter gate signals, to achieve capacitor balancing and to regulate the load voltage imposed by the inverter requirements.

A. Case 1: Control scheme based on harmonic approximation

This control strategy named as (Case 1) is presented in Fig. 3a, which aims to regulate the load output voltage v_o [7]. Note that a feedforward compensation is added to improve the output voltage control loop dynamic. Then, the gate pulses G_1-G_{16} are generated by using a phase shift angle δ between both T-Type bridges 1 and 2, which is implemented by using PSM. The capacitor voltage balance in the control scheme of Case 1 is based on the control model already presented in [9]. Here a model between the capacitor voltage difference and the neutral point current is used. Then, two capacitor-balancing control loops based on PI controllers are added to

Authorized licensed use limited to: Universidad Tecnica Federico Santa Maria. Downloaded on February 13,2024 at 16:37:37 UTC from IEEE Xplore. Restrictions apply.

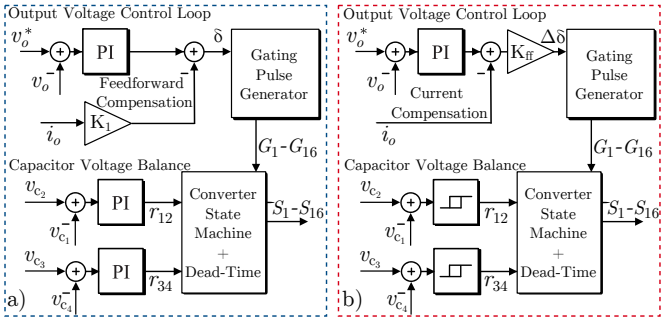


Figure 3. Evaluated control schemes: a) Case 1 and b) Case 2: Proposed Control Scheme.

generate two redundant signals r_{12} and r_{34} as an input to the converter state machine and dead-time generation. Both variables can be used as flags for achieving voltage balance. In fact, the difference between the input and output capacitors will determine the sign of this flag. This method offers an effective strategy for capacitor voltage balance. Finally, from this commutation flow the switching signals S_1 to S_{16} are generated. Close-loop bandwidth load and capacitor voltages are added in Table II.

B. Case 2: Control scheme based on average current values

In the continuous pursuit of simplifying the control modeling of the T-Type DAB converter and its extension to PPC operation, especially focusing on its five-level operation, conventional control strategies often fall short in terms of adaptability and generality. This prompted the development of a novel control strategy rooted in the average value of the primary current signal. This proposed control scheme named as (Case 2) is presented in Fig. 3b. This method uses the system dynamic differential equations in (5) and (6) as the fundamental equations to derive the control law.

Throughout a singular inductor current cycle i_L, with the system in a steady state, the primary voltage (V_1) and the secondary voltage (V_2) remain invariant due to switched capacitor voltage levels. Both take on constant values, with the values for V_1 provided in Table I. The values for V_2 are similar, but with v_{pc} as the maximum value. Given that the values will remain constant depending on the period under analysis, thus (5) can be rewritten in its integral form.

$$i_L(t) = \frac{t}{L}(V_1 - \frac{V_2}{n}) \tag{7}$$

Based on [10], it is described that it is possible to find a relationship between the average value of the current i_L and δ. Upon doing the same, it is noticed that the result is non-linear in terms of δ, v_{bat}, and v_{pc}. Therefore, it is linearized around an operating point with recurrent vicinity, denoted as point Q. After performing this operation, the following relationship is found:

$$\Delta\bar{i}_L = k_d\Delta\delta + K_{v1}\Delta v_{bat} + K_{v2}\Delta v_{pc} \tag{8}$$

with $Q = (\bar{i}_L^q, \delta^q, v_{\text{bat}}^q, v_{\text{pc}}^q) = (0\ A, 0\ \text{rad/s}, 600\ V, 200\ V)$. Delving into power analysis, the output power is given by $P_o = i_o v_o$. Under the assumption of no capacitor current and lossless conditions, this is equivalent to $v_{bat}i_{bat} = i_{bp}v_o$. Then, the following steady-state relation is presented:

$$v_{bat}(i_{bp} + i_{pc}) = i_{bp}(v_{pc} + v_{bat}). \tag{8}$$

Thus, it can be deduced from (8) that:

$$i_{bp} = \frac{v_{bat}}{v_{pc}} i_{pc}, \tag{9}$$

$$i_{bp} = K_{bp} i_{pc}. \tag{10}$$

The relationship between the inductor current $\Delta\bar{i}_L$ and $\bar{i}_{pc}$, can be assumed linearly equivalent in a simplified scenario.

$$\bar{i}_{bp} \approx K_{bp}\Delta\bar{i}_L, \tag{11}$$

where, by incorporating this into our earlier equation (8) and considering Δv_{bat} as a perturbation (thereby set to zero), the system relation becomes:

$$C_{\text{dc}}\frac{d\Delta v_{\text{o}}}{dt} = K_{bp}(k_d\Delta\delta + K_{v1}\Delta v_{bat} + K_{v2}[\Delta v_o - \Delta v_{bat}]) - i_o$$

$$C_{\text{dc}}\frac{d\Delta v_{\text{o}}}{dt} = K_{bp}(k_d\Delta\delta + K_{v2}\Delta v_o) - i_o, \tag{12}$$

with the actuation control variable δ_x defined as:

$$\delta_x \triangleq K_{bp}k_d \cdot \Delta\delta - i_o. \tag{13}$$

The above equation can be simplified to:

$$C_{\text{dc}}\frac{d\Delta v_{\text{o}}}{dt} = \delta_x + K_{bp}K_{v2} \cdot \Delta v_o. \tag{14}$$

Thus, the transfer function $H_{vo}(s)$ used to modeling the relationship between the output voltage and the actuation variable and to design the respective output voltage control loop becomes:

$$H_{vo}(s) = \frac{\Delta v_o}{\delta_x} = \frac{1}{C_{\text{dc}}s - K_{bp}K_{v2}}. \tag{15}$$

Finally, to implement a direct current compensation at the controller output, the relationship is given as:

$$\Delta\delta = \frac{\delta_x + i_o}{K_{bp}k_d} = K_{\text{ff}}(\delta_x + i_o). \tag{16}$$

Note that, the input and output capacitor voltage balance presented for Case 1 is simplified by using just two simple control loops based on relays for the control scheme of Case 2.

Table II
SIMULATION PARAMETERS.

System Parameters	Value	Control Parameters	Value
Battery voltage, $[V_{bat}]$	600 V	Converter voltage, v_{pc}	200 V
HFT inductance, $[L_1]$	10.7 μH	Partial ratio, K_{bp}	3
Capacitors, $[C_{1,2,3,4}]$	440 μF	Phase constant, K_d	5.11 A/rad
Inverter Capacitor, $[C_{dc}]$	1 mF	Phase constant, K_{v2}	0.0146 S
HFT turns ratio, $[n]$	2	v_o Bandwidth, BW_{vo}	100 Hz
Switching frequency, $[f_{sw}]$	10 kHz	v_c Bandwidth, BW_{vc}	1 kHz
Nom. Power $[P_{High}]$	10 kW	Load current, i_o	12.5 A

Authorized licensed use limited to: Universidad Tecnica Federico Santa Maria. Downloaded on February 13,2024 at 16:37:37 UTC from IEEE Xplore. Restrictions apply.

III. Simulation Results

The proposed converter interface and the above control schemes have been tested in simulations by using PLECS 4.7.3 software, where the overall system and control parameters are summarized in Table II.

A. Results with the conventional controller - Case 1

In Fig. 4, the system is tested by requiring a load voltage v_o=800 V in Fig. 4b from a battery voltage of 600 V in Fig. 4a. Note that the bridge 1 voltage is a five-level voltage waveform in Fig. 4c and the primary current is quasi-sinusoidal in Fig. 4d.

The above operation condition is used as an initial condition but v_o^* is reduced to only 600 V in Fig. 5b. Note that, power is reduced from 10 kW to 7.5 kW in 20 ms in Fig. 5c and the partial voltage is reduced too from 200 V to 0 V. This voltage is generated by the sum of v_{c3} and v_{c4} as depicted in Fig. 5e. Furthermore, a proper voltage balance of the input capacitors is observed in Fig. 5d.

Subsequently, Fig. 4 condition is used as an initial condition but v_o^* is increased from 800 V to 1000 V in Fig. 6b. Note that, power is increased from 10 kW to 12.5 kW in 70 ms in Fig. 6c and the partial voltage is increased too from 200 V to 400 V. This voltage is generated by the sum of v_{c3} and v_{c4} as depicted in Fig. 6e. Furthermore, a proper voltage balance of the input capacitors is observed in Fig. 6d.

From the control point-of-view, the system performs well, with limited voltage overshoot and all the signal ranges within the margins expected given the proposed control loop.

B. Results with the conventional controller - Case 2

The steady state operation by using the proposed controller of Case 2 is depicted in Fig. 7. The same voltage and power operating condition of Fig. 4 are retained. Based on Fig. 7c we concluded that the five-level voltage waveform at the primary transformer is symmetric in terms of voltage levels. This symmetry enable the generation of a simplified model.

Fig. 8 presents dynamic simulation results with a reduced power transition based on the same operating point as in Fig. 5. Note that, power is reduced from 10 kW to 7.5 kW in only

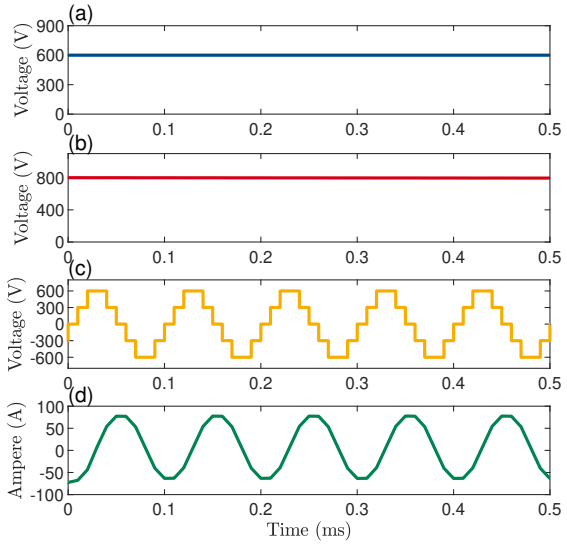


Figure 4. Steady-state results for Case 1: a) battery voltage v_{bat}; b) load voltage v_o; c) bridge 1 voltage v_1 and d) bridge 1 current i_L.

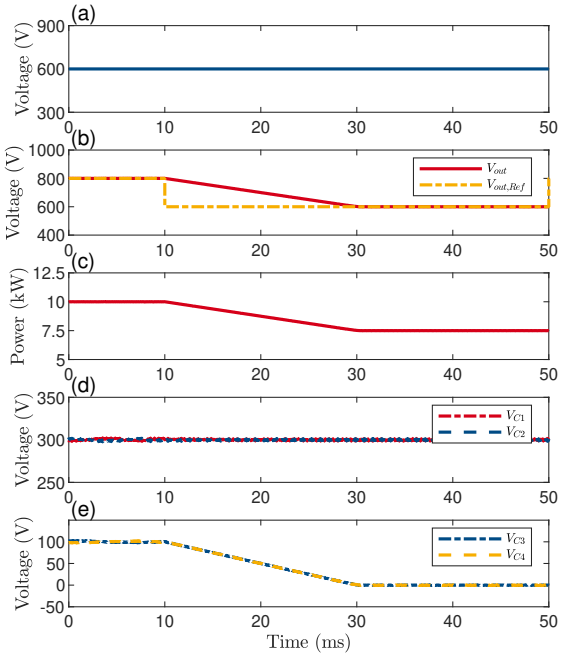


Figure 5. Step-down dynamic results for Case 1: a) battery voltage v_{bat}; b) load voltage v_o and its reference v_o^*; c) load power; d) input capacitor voltages v_{c1}, v_{c2} and output capacitor voltages e) v_{c3}, v_{c4}.

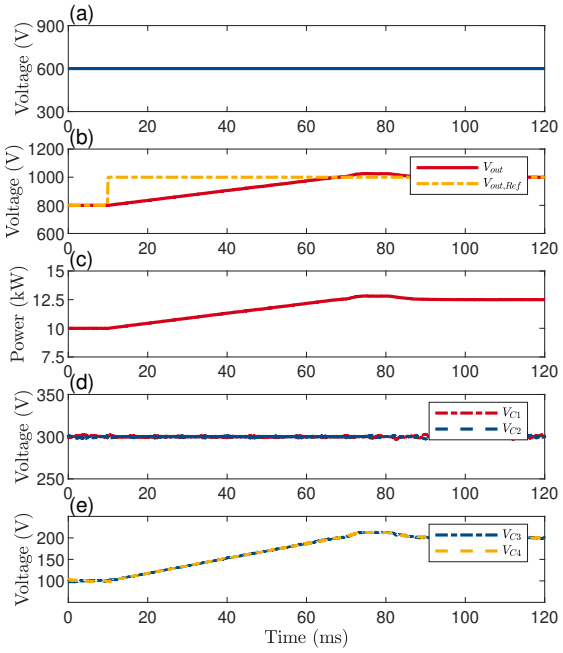


Figure 6. Step-up dynamic results for Case 1: a) battery voltage v_{bat}; b) load voltage v_o and its reference v_o^*; c) load power; d) input capacitor voltages v_{c1}, v_{c2} and output capacitor voltages e) v_{c3}, v_{c4}.

Authorized licensed use limited to: Universidad Tecnica Federico Santa Maria. Downloaded on February 13,2024 at 16:37:37 UTC from IEEE Xplore. Restrictions apply.

10 ms in Fig. 8c. Instead of the use of relays to control the capacitor voltages, the balance of the capacitors is improved with respect to the performance of the controller in Case 1. Fig. 9 presents a dynamic simulation results with an increased power transition based on the same operating point than Fig. 6. Note that, power is increased from 10 kW to 12.5 kW in only 66 ms in Fig. 9c.

From the control point-of-view, the system performs in an expected fashion, with a simplified model, reduced voltage overshoot, reduced settling time, primary side transformer voltage symmetry. However, dedicated studies have been performed to minimize the DC offset current at HFT making this implementation more feasible for experimental applications [11], [12].

Additionally, a new simulation result is presented in Fig. 10 to illustrate the achieved voltage partiality derived in a partial current at the input is provided in comprehensive analysis. In this operating point v_o=800 V, v_{bat}=600 V, then v_{pc}=200 V, and K_{bp}=v_{bat}/v_{pc}=3 and from (10) the same partial current relation i_{bp}/i_{pc}=3 is depicted in Fig. 10e. It confirms that the partial ratio term remains consistent regardless of whether it is based on voltage or current.

C. Efficiency results compared with conventional DAB

An efficiency evaluation based on thermal models with a GaN device model GS66516B is derived. The equivalent impedance model at the primary of transformer is L_1=10.7 μH and R_1=0.043 Ω derived from empirical measurements associated with a practical HFT. Next, a power sweep from 3 to 11 kW is performed. These simulations are depicted in Fig. 11. The nominal efficiency of the proposed DAB T-Type PPC-IPOS is 98.6% . A brief comparison with conventional full-power DAB converter is additionally performed in Fig. 11 showing a flat efficiency for the high power range. Finally, a

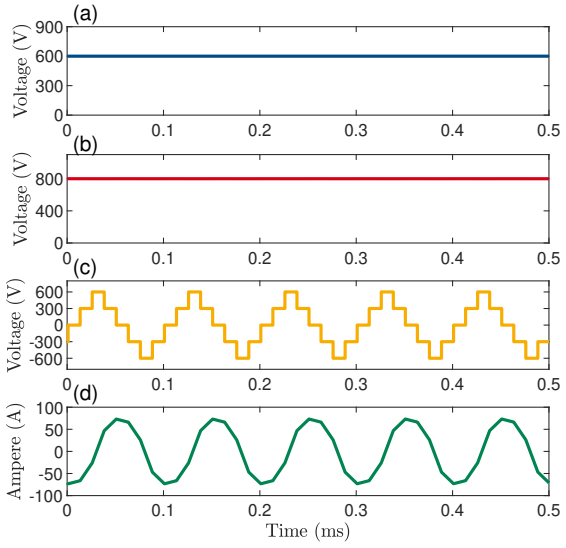


Figure 7. Steady-state results for Case 2: a) battery voltage v_{bat}; b) load voltage v_o; c) bridge 1 voltage v_1 and d) bridge 1 current i_L.

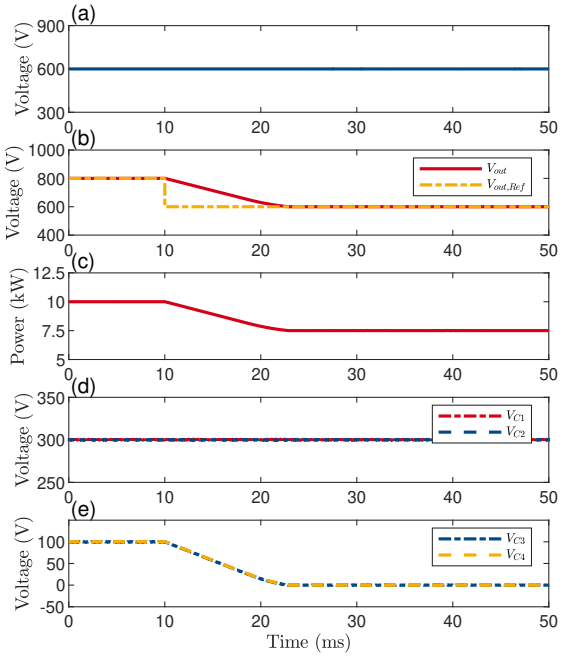


Figure 8. Step-down dynamic results for Case 2: a) battery voltage v_{bat}; b) load voltage v_o and its reference v_o^*; c) load power; d) input capacitor voltages v_{c1}, v_{c2} and output capacitor voltages e) v_{c3}, v_{c4}.

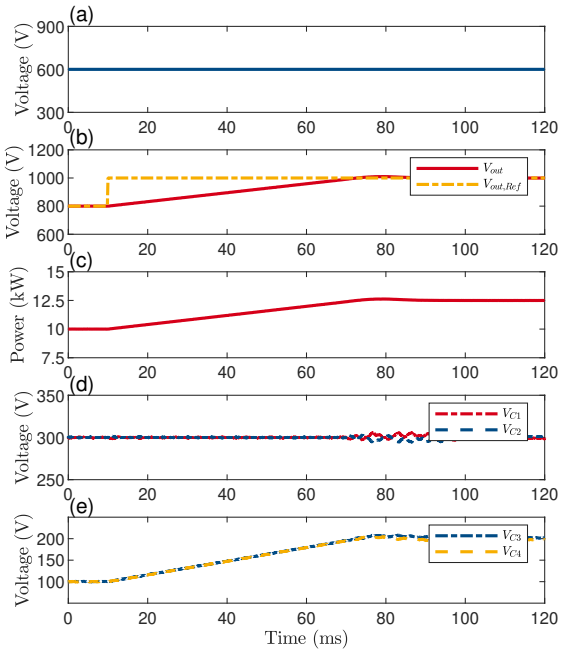


Figure 9. Step-up dynamic results for Case 2: a) battery voltage v_{bat}; b) load voltage v_o and its reference v_o^*; c) load power; d) input capacitor voltages v_{c1}, v_{c2} and output capacitor voltages e) v_{c3}, v_{c4}.

superior performance in terms of efficiency is obtained with the proposed topology with respect to conventional DAB.

IV. Conclusion

This study has introduced a multilevel DAB topology named as DAB T-Type PPC-IPOS. The proposed converter has several

Authorized licensed use limited to: Universidad Tecnica Federico Santa Maria. Downloaded on February 13,2024 at 16:37:37 UTC from IEEE Xplore. Restrictions apply.

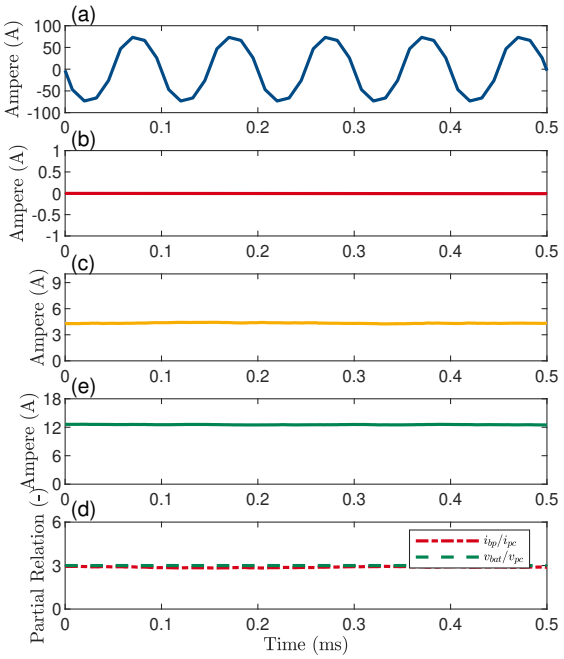


Figure 10. Additional steady state results for Case 2: a) instantaneous primary side current i_L; b) average value of primary current $\bar{i}_L$; c) average value of bypass current $\bar{i}_{bp}$; d) average value of input current to the T-type bridge 1 $\bar{i}_{pc}$; e) instantaneous value of the voltage partial relationship K_{bp}.

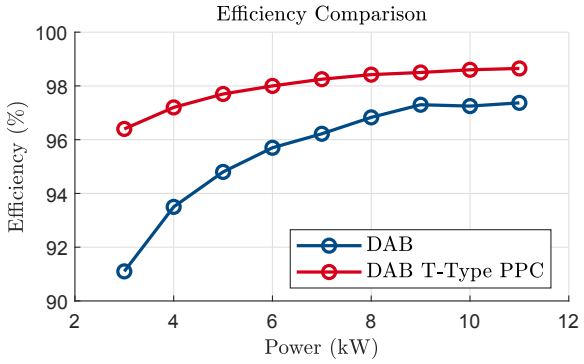


Figure 11. Efficiency of the proposed DAB T-Type PPC-IPOS DC-DC Converter Interface by using control in Case 2 and compared with conventional DAB.

advantages such as partial power processing, five-level voltage on the transformer primary side, resulting in a quasi-sinusoidal current and reduced dv/dt. This quasi-sinusoidal behavior is indicative of the converter ability to operate with minimized harmonic distortion, which is crucial for the longevity and efficient operation of electric systems especially at the high frequency transformer level.

Furthermore, the use of a PPC-IPOS partial scheme minimizes the converter stress due to a boosting voltage operation. This is a valuable tool for high-density EV powertrain applications. On the other hand, the obtained efficiency with the proposed converter is improved compared to conventional DAB converter and the efficiency curve is constant at high power ranges.

Two control schemes have been evaluated and compared. The proposed control scheme based on average current signals is more simple and straightforward than the conventional control scheme based on harmonic modeling. This control scheme can be generalized for different types of partial converters with HFT as AC link.

The converter adaptability to varying load conditions, coupled with its efficient partial power processing capabilities present a strong candidate DC-DC converter for high power density powertrains in the next-generation of EV applications. Future work of this research in this article includes experimental validation of the proposed partial power configuration and proposed control scheme.

Acknowledgment

This work was supported by Agencia Nacional de Investigacion y Desarrollo (ANID): AC3E (ANID/Basal/FB0008), SERC Chile (ANID/FONDAP/1522A0006), and ANID/FONDECYT Regular/1210757.

References

[1] J. Rodriguez, F. Blaabjerg, and M. P. Kazmierkowski, "Energy Transition Technology: The Role of Power Electronics," *Proceedings of the IEEE*, vol. 111, no. 4, pp. 329–334, 2023.

[2] Z. Quan, L. Ge, Z. Wei, Y. W. Li, and L. Quan, "A Survey of Powertrain Technologies for Energy-Efficient Heavy-Duty Machinery," *Proc. of the IEEE*, vol. 109, no. 3, pp. 279–308, 2021.

[3] S. Rivera, S. M. Goetz, S. Kouro, P. W. Lehn, M. Pathmanathan, P. Bauer, and R. A. Mastromauro, "Charging Infrastructure and Grid Integration for Electromobility," *Proceedings of the IEEE*, vol. 111, no. 4, pp. 371–396, 2023.

[4] C. Song, A. Sangwongwanich, Y. Yang, and F. Blaabjerg, "A Model-Free Capacitor Voltage Balancing Method for Multilevel DAB Converters," *IEEE Transactions on Power Electronics*, vol. 38, no. 1, pp. 79–84, 2023.

[5] N. G. F. dos Santos, J. R. R. Zientarski, and M. L. d. S. Martins, "A Review of Series-Connected Partial Power Converters for DC–DC Applications," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 10, no. 6, pp. 7825–7838, 2022.

[6] J. Anzola, I. Aizpuru, A. A. Romero, A. A. Loiti, R. Lopez-Erauskin, J. S. Artal-Sevil, and C. Bernal, "Review of architectures based on partial power processing for dc-dc applications," *IEEE Access*, vol. 8, pp. 103 405–103 418, 2020.

[7] D. Segaran, D. G. Holmes, and B. P. McGrath, "Enhanced load step response for a bidirectional dc–dc converter," *IEEE Transactions on Power Electronics*, vol. 28, no. 1, pp. 371–379, 2013.

[8] C. S. Beckmann, C. A. Rojas, H. Renaudineau, S. Kouro, H. Young, R. Opazo, and S. Rivera, "Comparison of Modulation Strategies for a Dual Active Bridge Partial Power DC-DC Converter in EV Powertrains," in *IECON 2022 – 48th Annual Conference of the IEEE Industrial Electronics Society*, 2022, pp. 1–6.

[9] C. A. Rojas, M. Aguirre, S. Kouro, T. Geyer, and E. Gutierrez, "Leakage current mitigation in photovoltaic string inverter using predictive control with fixed average switching frequency," *IEEE Transactions on Industrial Electronics*, vol. 64, no. 12, pp. 9344–9354, 2017.

[10] C. Mi, H. Bai, C. Wang, and S. Gargies, "Operation, design and control of dual h-bridge-based isolated bidirectional DC–DC converter," *IET Power Electronics*, vol. 1, no. 4, p. 507, 2008. [Online]. Available: https://doi.org/10.1049/iet-pel:20080004

[11] N. Hou, J. Hu, D. Mou, Y. Zhang, Y. W. Li, and R. W. De Doncker, "A simple dc-offset eliminating method of the series-inductance current for the dab dc–dc converter," *IEEE Transactions on Power Electronics*, vol. 38, no. 4, pp. 4224–4228, 2023.

[12] S. A. Assadi, H. Matsumoto, M. Moshirvaziri, M. Nasr, M. S. Zaman, and O. Trescases, "Active mitigation of transformer saturation in a dual-active-bridge converter for electric vehicle chargers," in *2018 20th European Conference on Power Electronics and Applications (EPE'18 ECCE Europe)*, 2018, pp. P.1–P.10.

Authorized licensed use limited to: Universidad Tecnica Federico Santa Maria. Downloaded on February 13,2024 at 16:37:37 UTC from IEEE Xplore. Restrictions apply.

Apéndice C

MANUAL CARACTERIZACIÓN DE TRANSFORMADORES CON KEYSIGHT E5061B

UNIVERSIDAD TECNICA
FEDERICO SANTA MARIA

DEPARTAMENTO DE
ELECTRONICA

Network Analyzer KEYSIGHT E5061B: Manual de uso para caracterización de Transformadores

Alejandro B. Stowhas, Christian A. Rojas
Alejandro.Stowhas@sansano.usm.cl, christian.rojas@usm.cl
Universidad Técnica Federico Santa María
v0.20230124

INTRODUCCIÓN

En el presente documento se realizará un resumen de como utilizar el "Network Analyzer KEYSIGHT E5061B", enumerando las principales características técnicas, advertencias en su uso, componentes auxiliares, modo de uso, configuraciones y guardado/procesado de datos, este manual fue pensado para seguirse de forma lineal, por lo que no avance sin haber entendido e implementado los pasos anteriores.

I. DESCRIPCIÓN DEL NETWORK ANALYZER

El Keysight E5061B aborda una amplia gama de necesidades de medición de componentes y circuitos electrónicos de frecuencias bajas a altas. El E5061B es la solución ideal para aplicaciones en industrias como comunicaciones inalámbricas, aeroespacial y defensa, informática, médica y automotriz.

A. *Keysight E5061B*

Características principales del Keysight E5061B:

- Empresa fabricadora: Keysight
  - Email: contactcenter_spain@keysight.com
  - Web: https://www.keysight.com/es/en/home.html
- Modelo: Keysight E5061B ENA series, Network Analyzer.
- Frecuencia de trabajo: 5 Hz - 3 GHz
- Resolución Frecuencia: 1μ Hz
- Fuente DC: 0 a $\pm$40 VDC
- Resolución Fuente DC: 1mV (de 0 a $\pm$ 10 V); 4mV (de 10 a $\pm$ 40 V)
- Fuente de alimentación: (115 ... 230) VAC 50/60 Hz
- Dimensiones: (425 mm x 254 mm x 235 mm) (largo x ancho x altura)
- Dimensiones pantalla Táctil: 10.4 Pulgadas.
- Sistema operativo: Windows 7
- Puntos de Medición: 1601
- Número de Canales: 4
- Cantidad de puertos USB: 6
- Puertos individuales: Ethernet, GPIB, XGA Output, Handler I/O, Prueba de Poder.
- Puerto de prueba S-parameter: 5Hz - 3GHz, Type-N (50 Ω).
- Puerto de Prueba Ganancia-Fase: 5 Hz- 30 MHz, BNC (LF OUT (Source), R(1MΩ/50Ω),T(1MΩ/50Ω).

A continuación se tienen las vistas generales del Keysight E5061B, identificando los puertos, botoneras, interruptores y entrada de cable del poder.

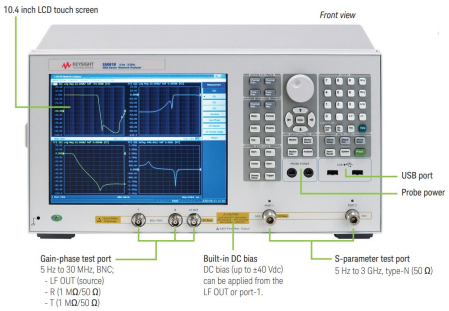


Fig. 1. Vista Frontal Keysight E5061B

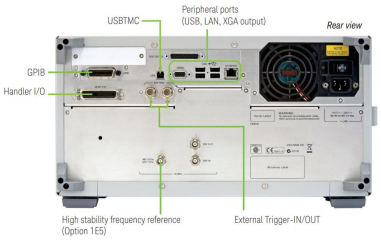


Fig. 2. Vista Trasera Keysight E5061B



Fig. 3. Dimensiones Keysight E5061B

B. Accesorios



Fig. 4. Cable de poder Keysight E5061B



Fig. 5. Herramienta de medición 16047E

Para un correcto y cómodo uso del Network Analyzer se recomienda el uso de de un teclado y un mouse USB (ya que no cuenta con puertos PS/2), para no abusar de la pantalla táctil y poder asignar las magnitudes de las unidades y labels con facilidad, por lo que se agregan imágenes referenciales.



Fig. 6. Mouse USB Referencial



Fig. 7. Teclado USB Referencial

II. Uso del Network Analyzer

A. Precauciones técnicas y medidas de seguridad

Para prevenir dañar el Network Analyzer, a usted mismo u otro individuo, lea y siga cuidadosamente las siguientes recomendaciones antes de utilizar el Network Analyzer.

- El instrumento es de uso estrictamente interior.
- Conecte a tierra el instrumento, para evitar descargas eléctricas, el chasis y el gabinete del instrumento deben conectarse a tierra con la clavija de conexión a tierra del cable de alimentación suministrado. (Verificar que el enchufe tiene bien instalada la tierra).
- No usar en atmósfera explosivas (ambientes los cuales ante una ignición se produzca combustión violenta), no operar el instrumento en presencia de gases inflamables o humos. La operación de cualquier instrumento eléctrico en tal ambiente claramente constituye un peligro para la seguridad.
- Mantener distancia de los circuitos con flujo de corriente, los operadores no deben quitar las cubiertas de los instrumentos, el cambio de componentes y los ajustes internos deben ser realizados por personal de mantenimiento.
- No reemplace los componentes con el cable de poder conectado, bajo ciertas condiciones, los niveles de voltaje pueden permanecer peligrosos incluso después de desconectar el cable de alimentación, para evitar lesiones, desconecte siempre los circuitos de alimentación y descargue los circuitos.
- No repare ni ajuste el instrumento solo, no intente un servicio o un ajuste interno a menos que otra persona, capaz de prestar primeros auxilios y reanimación, este presente.
- No sustituya piezas ni modifique el instrumento E5061B, esto para evitar el peligro de introducir peligros adicionales, no instale piezas sustitutas o realice modificaciones no autorizadas en el instrumento. Devuelva el instrumento a un departamento de Ventas y Oficina de Servicio de Agilent Technologies para servicio y reparación, para garantizar que la seguridad y que las características se mantengan en condiciones operativas.
- Atento a posibles señales de advertencias (Como en la figura 8) ya que antecede a problemas como niveles de voltaje peligrosos, capaces de causar la muerte.

Tenga mucho cuidado cuando manipular, probar y ajustar este instrumento.



Fig. 8. Señal Advertencia E5061B

B. Montaje del Network Analyzer y sus conexiones

1) Se debe conectar el cable de poder de la figura 4 en el terminal de energía trasero del equipo, luego se procede a apretar el interruptor, como se señala en la siguiente imagen.



Fig. 9. Energizado del Network Analyzer

2) Luego se debe conectar la herramienta de medición 16047E (la cual es necesaria para las mediciones que nos conciernen en este manual), lo cual se hacen coincidir los 3 terminales T, R y LF OUT del equipo con los terminales del instrumento 16047E, y luego las palanca se giran a la derecha para asegurar la conexión, como se señala en la siguiente imagen:

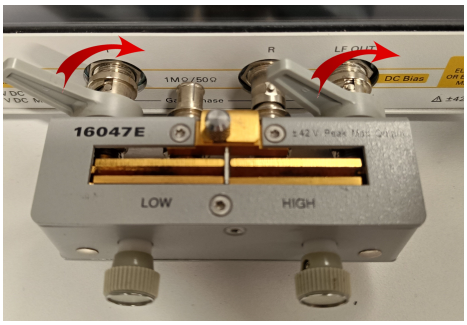


Fig. 10. Conexión 16047B

C. Encendido y apagado

Para encender el equipo, basta con apretar el símbolo de encendido en la esquina inferior izquierda, cuando este brille con una luz naranja como en Fig.1, para apagar, se puede apretar el mismo botón, o haciéndolo desde el menú de Windows del Instrumento, como se apagaría un computador con Windows 7

III. Configuración Básica de Display, Medición y Gráficos

A. Display

A continuación se tiene el menú de la opción Display, con el cual se harán las configuraciones iniciales:

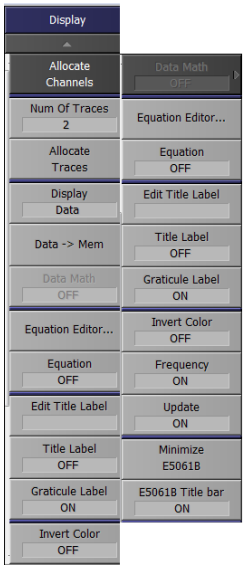


Fig. 11. Interfaz sección Display

La máxima cantidad de mediciones simultaneas que puede realizar el Network Analyzer son 16, 4 por canal, y a su vez se pueden tener 4 canales operativos, para configurar la cantidad y disposición de canales se debe presionar el botón **Display** del panel frontal del equipo, luego en la pantalla seleccionar la opción **Allocate Channels** y una vez dentro seleccionar la disposición de canales que se necesite, como se observa en la siguiente imagen:

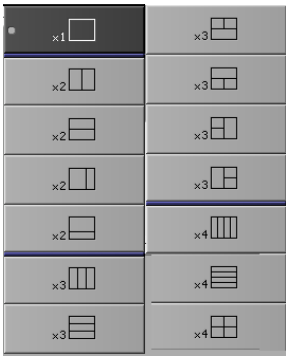


Fig. 12. Interfaz Seccion Allocate Chanels

Cada canal se puede configurar de forma independiente haciendo click o pulsando con el dedo encima de él.

Una vez dentro de un canal especifico se puede modificar la cantidad de variables a considerar en cada canal, haciendo click en la opción **Num of Traces** que se observa en la Fig. 11, pudiendo seleccionar entre 1 y 4 variables, luego el como se distribuyen estos canales se consigue seleccionando la opción **Allocate traces**, donde se desplegarán las mismas opciones que en la Fig. 12

Dentro del Menú de **Display**, es posible modificar otros aspectos, entre estos (y los que nos acontece en este manual) son el habilitar el título, con la opción **Title Label**, modificar el mismo con la opción **Edit Title Label**, también es posible mostrar o no la Frecuencia de trabajo y los valores por división en el eje y con las opciones **Frequency** y **Graticule Label**, finalmente es posible cambiar el color de fondo de los gráficos de negro a blanco (algo recomendado) con la opción **Invert color**.

Terminando las configuraciones ya señaladas se esperaría que el programa quedara algo similar a lo siguiente:

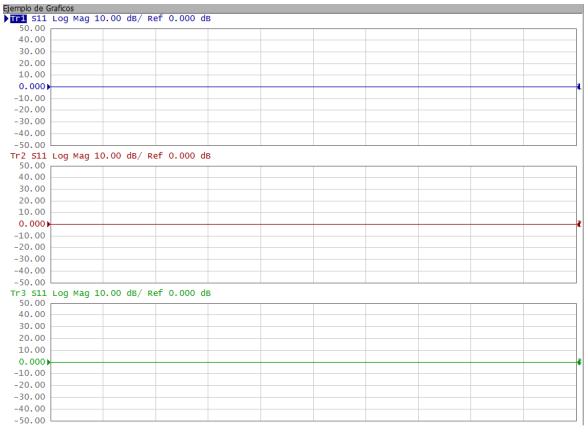


Fig. 13. Ejemplo Panel después de configurar el display

B. Mediciones

Dado que para la caracterización de Transformadores las mediciones de interés serán las de inductancia, capacitancia y resistividad, en primer lugar, asumiendo que los canales fueron correctamente configurados, se deberá seleccionar uno y apretar el botón **Meas**, luego seleccionar la opción **Impedance Analysis Menu**, para seleccionar **Method** continuando **GP Series**, luego se deberá seleccionar alguno de los parámetros de interés, ya sea **Cs**, **Rs** o **Ls** (Capacitancia en serie, Resistencia en serie o Inductancia en Serie), una vez listo esto, se deberá apretar el botón **Cal** y apretar la opción **Correction**, luego apretar la opción **Cal Kit** y seleccionar **Leaded 50ohm**, a continuación se presentan las interfaces y el como se esperaría que quedara el programa al terminar estas configuraciones.



Fig. 14. Interfaz botón Meas

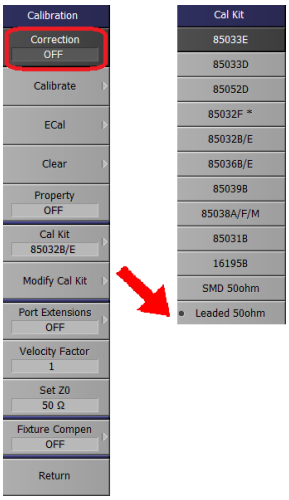


Fig. 15. Interfaz Boton Cal

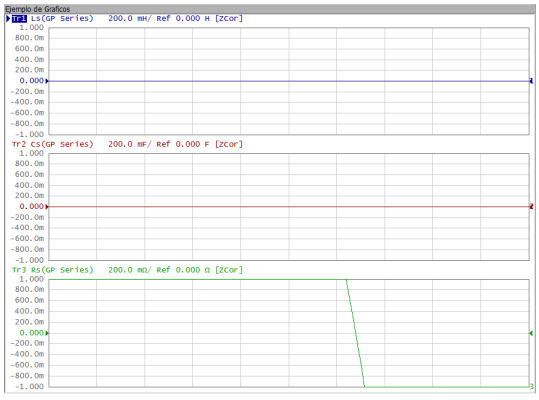


Fig. 16. Ejemplo Panel Después de configurar las mediciones

Para configurar un rango específico de frecuencias para muestrear se debe apretar el botón **Sweep Setup**, luego seleccionar la opción **Sweep Type**, y elegir **Segment**, luego, seleccionar **Edit Segment Type**, editar el rango de frecuencias deseado y los puntos muestreados (Se recomiendan 1600 para mejor precisión, ya que este es el límite), luego volver a la interfaz de **Sweep Setup**, cambiar los puntos muestreados ahí también, a continuación se muestran las interfaces y un ejemplo de como quedaría al terminar de configurar esta sección.

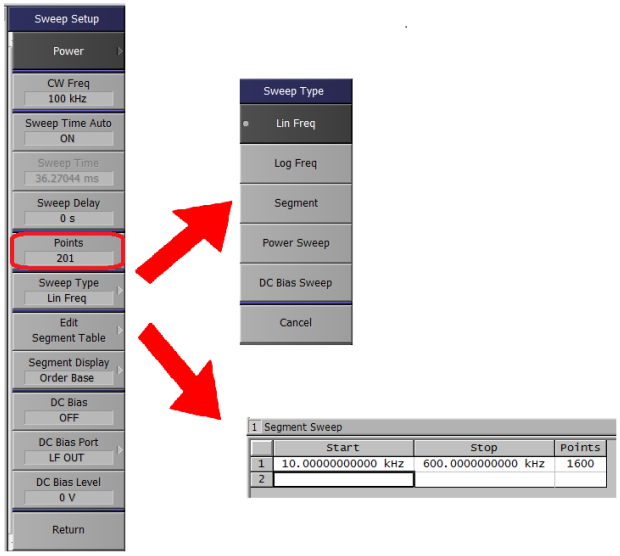


Fig. 17. Interfaz Botón Sweep Setup

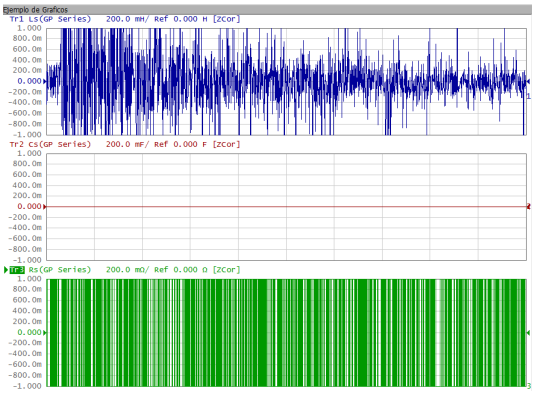


Fig. 18. Ejemplo panel después de configurar la frecuencia

C. *Conexión del Trafo y marcadores*

A continuación se tienen las imágenes del Transformador de alta frecuencia utilizado y su diagrama indicando los terminales.

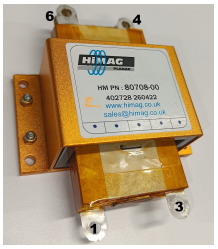


Fig. 19. Trafo utilizado para el Ejemplo de Medición

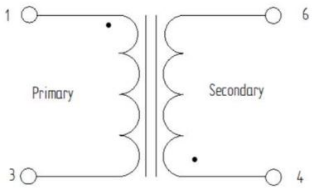


Fig. 20. Diagrama Transformador

Para los diferentes parámetros necesarios para caracterizar un transformador se señalan 3 con sus respectivos puntos de conexión en los terminales del transformador para usarlos como referencia:

- **Resistencia en el primario mas Secundario referido**: Resistencia medida entre los terminales 1 y 3 en cortocircuito. (Cortocircuito entre Terminales 4 y 6).
- **Resistencia en el primario mas resistencia de magnetización** : Resistencia medida entre los terminales 1 y 3 en circuito abierto
- **Inductancia vista desde el primario**: inductancia medida entre los terminales 1 y 3 en circuito abierto
- **Inductancia de leakage**: Inductancia medida entre los terminales 1 y 3 en cortocircuito. (Cortocircuito entre Terminales 4 y 6)
- **Capacitancia entre Devanados**: Capacitancia medida entre los terminales 1 y 6

Luego se tiene un ejemplo de como se conectaría el transformador al equipo si se quisiera medir la inductancia vista desde el Primario:

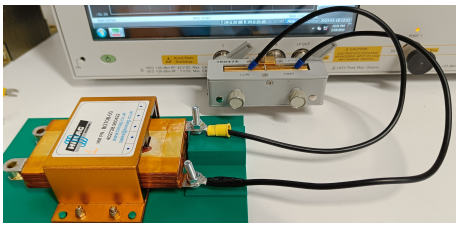


Fig. 21. Ejemplo Conexión trafo

Una vez realizadas las conexiones apretando el botón **Trigger**, es posible seleccionar las opciones **Single** o **Continuous**, esto para hacer una medición del transformador o para realizarlas a tiempo real, una vez tomadas las primeras mediciones, apretando el botón **Scale**, y seleccionando la opción **AutoScale**, los gráficos ajustarán sus ejes automáticamente, finalmente se puede apretar el botón **Marker**, para poner marcadores dentro de los gráficos, y así ver los valores en frecuencias especificas, se pueden poner hasta 9 Marcadores, a continuación se tienen las interfaces de los botones mencionados y el como quedaría un gráfico luego de las configuraciones realizadas.

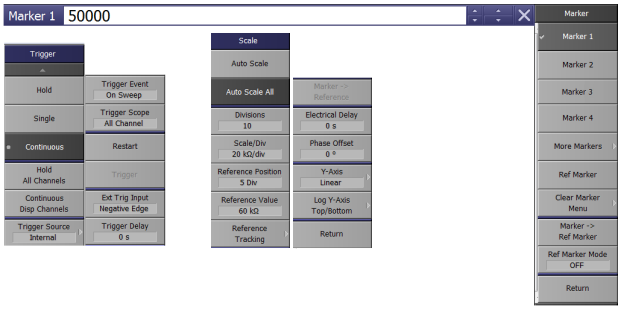


Fig. 22. Interfaces Trigger, Marcadores y Escalas

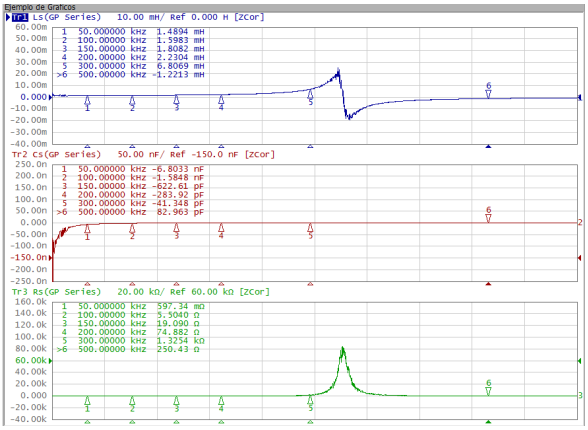


Fig. 23. Gráfico final esperado

Es posible desplazar los gráficos en el eje y moviendo las flechas en este eje, a su vez es posible desplazar manualmente los marcadores moviendo las flechas en el eje x.

D. Guardado de Datos

Para guardar las configuraciones realizadas se debe apretar el botón **Save / Recall**, luego apretar la opción **Save State** y seleccionar algún state para guardar el estado configurado, para recuperar el estado desde el estado inicial del Software se debe apretar el mismo botón y seleccionar la opción **Recall State**, y seleccionar el estado donde se guardó la configuración, en especifico esta configuración quedó guardada en el state 7 del equipo, por si se quisiera usar, a continuación se tiene la interfaz de **Save / Recall** del equipo.

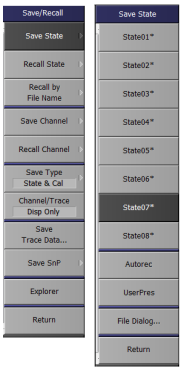


Fig. 24. Interfaz de guardado

Finalmente, para guardar los datos del equipo se pueden guardar los datos de los trazos con la opción **Save Trace Data** y las imágenes con el comando de imprimir pantalla de Windows, luego pegando las imágenes en el Programa "Paint" y guardándolas en un Pendrive (Las imágenes en este informe se consiguieron así, obteniendo una buena definición).

RECONOCIMIENTO

Este trabajo fue apoyado por Proyecto de Investigación Fondecyt Regular N° 1210757 a cargo del Dr. Christian Rojas.

REFERENCIAS

Para mayor información, se deben acudir a los documentos de referencia de las herramientas involucradas en el presente manual.

[1] *User Manual*: KEYSIGHT E5061B®

VERSIONES

Versión v0.20230119: Creación del Documento
Versión v0.20230124: Documento Corregido

BIBLIOGRAFÍA

[1] REN21, *Renewables 2023 Global Status Report*, 2023.

[2] R. Bugueño, *Tarjeta de Disparo dual Multipropósito.* Proyecto Diseño de Equipos Electronicos, UTFSM, Departamento de Electrónica, Valparaíso, Chile, 2023.

[3] M. López, *Diseño de tarjetas de comunicación para equipo dSPACE MicroLabBox 1202/1302.* Memoria de titulación, UTFSM, Departamento de Electrónica, Valparaíso, Chile, 2017.

[4] J. Rodriguez, F. Blaabjerg, and M. P. Kazmierkowski, "Energy Transition Technology: The Role of Power Electronics," *Proc. IEEE*, vol. 111, no. 4, pp. 329–334, 2023.

[5] R. Pradhan, N. Keshmiri, and A. Emadi, "On-board chargers for high-voltage electric vehicle powertrains: Future trends and challenges," *IEEE Open Journal of Power Electronics*, vol. 4, pp. 189–207, 2023.

[6] D. Segaran, D. G. Holmes, and B. P. McGrath, "Enhanced Load Step Response for a Bidirectional DC–DC Converter," *IEEE Trans. Power Electron.*, vol. 28, no. 1, pp. 371–379, 2013.

[7] P. A. M. Bezerra, F. Krismer, R. M. Burkart, and J. W. Kolar, "Bidirectional isolated non-resonant DAB DC-DC converter for ultra-wide input voltage range applications," in *2014 Int. Power Electron. and Appl. Conf. and Expo.*, 2014, pp. 1038–1044.

[8] G.-J. Su, "Comparison of Si, SiC, and GaN based Isolation Converters for Onboard Charger Applications," in *2018 IEEE Energy Conv. Congr. and Expo. (ECCE)*, 2018, pp. 1233–1239.

[9] M. Rais-Zadeh, V. J. Gokhale, A. Ansari, M. Faucher, D. Théron, Y. Cordier, and L. Buchaillot, "Gallium nitride as an electromechanical material," *Journal of Microelectromechanical Systems*, vol. 23, no. 6, pp. 1252–1271, 2014.

[10] R. S. Pengelly, S. M. Wood, J. W. Milligan, S. T. Sheppard, and W. L. Pribble, "A review of gan on sic high electron-mobility power transistors and mmics," *IEEE Transactions on Microwave Theory and Techniques*, vol. 60, no. 6, pp. 1764–1783, 2012.

[11] H. Li, C. Yao, L. Fu, X. Zhang, and J. Wang, "Evaluations and applications of gan hemts for power electronics," in *2016 IEEE 8th International Power Electronics and Motion Control Conference (IPEMC-ECCE Asia)*, 2016, pp. 563–569.

[12] E. A. Jones, F. F. Wang, and D. Costinett, "Review of commercial gan power devices and gan-based converter design challenges," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 4, no. 3, pp. 707–719, 2016.

[13] Y. Liu, X. Zhu, Z. Mao, J. Kang, and J. Shen, "Loss analysis of gan-based dual active bridge converter for power electronic transformer," in *2020 IEEE 9th International Power Electronics and Motion Control Conference (IPEMC2020-ECCE Asia)*, 2020, pp. 2390–2395.

[14] S. Hazra, A. De, L. Cheng, J. Palmour, M. Schupbach, B. A. Hull, S. Allen, and S. Bhattacharya, "High switching performance of 1700-v, 50-a sic power mosfet over si igbt/bimosfet for advanced power conversion applications," *IEEE Transactions on Power Electronics*, vol. 31, no. 7, pp. 4742–4754, 2016.

[15] *Yearly Electricity Data"; Energy Institute, "Statistical Review of World Energy* , 2024.

[16] C. Breyer, S. Khalili, D. Bogdanov, M. Ram, A. S. Oyewo, A. Aghahosseini, A. Gulagi, A. A. Solomon, D. Keiner, G. Lopez, P. A. Østergaard, H. Lund, B. V. Mathiesen, M. Z. Jacobson, M. Victoria, S. Teske, T. Pregger, V. Fthenakis, M. Raugei, H. Holttinen, U. Bardi, A. Hoekstra, and B. K. Sovacool, "On the history and future of 100

[17] *Hoja de Ruta para el avance de la electromovilidad en Chile*, 2024.

[18] *Estrategia Nacional electromovilidad 2021, Ministerio de Energia de Chile*, 2024.

[19] G. G. Farivar, W. Manalastas, H. D. Tafti, S. Ceballos, A. Sanchez-Ruiz, E. C. Lovell, G. Konstantinou, C. D. Townsend, M. Srinivasan, and J. Pou, "Grid-connected energy storage systems: State-of-the-art and emerging technologies," *Proceedings of the IEEE*, vol. 111, no. 4, pp. 397–420, 2023.

[20] M. A. Hannan, M. M. Hoque, A. Hussain, Y. Yusof, and P. J. Ker, "State-of-the-art and energy management system of lithium-ion batteries in electric vehicle applications: Issues and recommendations," *IEEE Access*, vol. 6, pp. 19 362–19 378, 2018.

[21] A. Abad, I. Staffell, P. Dodds, D. Scamman, N. Mac Dowell, K. Ward, P. Agnolucci, L. Papageorgiou, N. Shah, and P. Ekins, "The role of hydrogen and fuel cells in the future energy systems," 03 2017.

[22] I. Aharon and A. Kuperman, "Topological overview of powertrains for battery-powered vehicles with range extenders," *IEEE Transactions on Power Electronics*, vol. 26, no. 3, pp. 868–876, 2011.

[23] S. A. Gorji, H. G. Sahebi, M. Ektesabi, and A. B. Rad, "Topologies and control schemes of bidirectional dc–dc power converters: An overview," *IEEE Access*, vol. 7, pp. 117 997–118 019, 2019.

[24] F. C. Lee, M. Xu, S. Wang, and B. Lu, "Design challenges for distributed power systems," in *2006 CES/IEEE 5th International Power Electronics and Motion Control Conference*, vol. 1, 2006, pp. 1–15.

[25] J. Xue, F. Wang, D. Boroyevich, and Z. Shen, "Single-phase vs. three-phase high density power transformers," in *2010 IEEE Energy Conversion Congress and Exposition*, 2010, pp. 4368–4375.

[26] C.-k. Leung, S. Dutta, S. Baek, and S. Bhattacharya, "Design considerations of high voltage and high frequency three phase transformer for solid state transformer application," in *2010 IEEE Energy Conversion Congress and Exposition*, 2010, pp. 1551–1558.

[27] C. Cui, D. Pehrman, Y. Liu, and Q. Zhang, "Zero voltage switching for high power three-phase inductive power transfer with a dual active bridge," *IEEE Access*, vol. 12, pp. 7121–7133, 2024.

[28] Y. Guan, Y. Xiao, L. Qin, X. Liu, H. Deng, and W. Wu, "A path-based switch open circuit fault-tolerant method for three-phase dab converter," *IEEE Transactions on Power Electronics*, vol. 39, no. 1, pp. 1577–1595, 2024.

[29] V. Jeyakarthikha and K. Vairamani, "Multiport bidirectional dc-dc converter for energy storage applications," in *2014 International Conference on Circuits, Power and Computing Technologies [ICCPCT-2014]*, 2014, pp. 411–417.

[30] T. Chaudhury and D. Kastha, "A high gain multiport dc–dc converter for integrating energy storage devices to dc microgrid," *IEEE Transactions on Power Electronics*, vol. 35, no. 10, pp. 10 501–10 514, 2020.

[31] J. You, J. Xia, and H. Jia, "Analysis and control of dab based dc-ac multiport converter with small dc link capacitor," in *IECON 2017 - 43rd Annual Conference of the IEEE Industrial Electronics Society*, 2017, pp. 823–828.

[32] S. Baek, S. Dutta, and S. Bhattacharya, "Characterization of a three-phase dual active bridge dc/dc converter in wye-delta connection for a high frequency and high power applications," in *2011 IEEE Energy Conversion Congress and Exposition*, 2011, pp. 4183–4188.

[33] J. Rodriguez, J.-S. Lai, and F. Z. Peng, "Multilevel inverters: a survey of topologies, controls, and applications," *IEEE Transactions on Industrial Electronics*, vol. 49, no. 4, pp. 724–738, 2002.

[34] S. Kouro, M. Malinowski, K. Gopakumar, J. Pou, L. G. Franquelo, B. Wu, J. Rodriguez, M. A. Pérez, and J. I. Leon, "Recent advances and industrial applications of multilevel converters," *IEEE Transactions on Industrial Electronics*, vol. 57, no. 8, pp. 2553–2580, 2010.

[35] F. Canales, P. Barbosa, J. Burdio, and F. Lee, "A zero voltage switching three-level dc/dc converter," in *INTELEC. Twenty-Second International Telecommunications Energy Conference (Cat. No.00CH37131)*, 2000, pp. 512–517.

[36] E. Deschamps and I. Barbi, "A flying-capacitor zvs pwm 1.5 kw dc-to-dc converter with half of the input voltage across the switches," *IEEE Transactions on Power Electronics*, vol. 15, no. 5, pp. 855–860, 2000.

[37] H. Higa and J.-i. Itoh, "Derivation of operation mode for flying capacitor topology applied to three-level dab converter," in *2015 IEEE 2nd International Future Energy Electronics Conference (IFEEC)*, 2015, pp. 1–6.

[38] T. Ohno, R. Kusui, H. Watanabe, and J.-i. Itoh, "Light load efficiency improvement of flying capacitor-type current-fed dab converter for 1500v dc-grid," in *2023 IEEE Fifth International Conference on DC Microgrids (ICDCM)*, vol. Single, 2023, pp. 1–6.

[39] R. Pradhan, S. B. Shah, M. I. Hassan, Z. Wang, and A. Emadi, "A 15 kw wide-input reconfigurable three-level dab converter for on-board charging of 1.25 kv electric vehicle powertrains," *IEEE Transactions on Transportation Electrification*, pp. 1–1, 2024.

[40] M. A. Awal, M. R. H. Bipu, O. A. Montes, H. Feng, I. Husain, W. Yu, and S. Lukic, "Capacitor voltage balancing for neutral point clamped dual active bridge converters," *IEEE Transactions on Power Electronics*, vol. 35, no. 10, pp. 11 267–11 276, 2020.

[41] M. Moonem and H. Krishnaswami, "Analysis and control of multi-level dual active bridge dc-dc converter," in *2012 IEEE Energy Conversion Congress and Exposition (ECCE)*, 2012, pp. 1556–1561.

[42] J.-y. Lee, H.-j. Choi, and J.-h. Jung, "Three level npc dual active bridge capacitor voltage balancing switching modulation," in *2017 IEEE International Telecommunications Energy Conference (INTELEC)*, 2017, pp. 438–443.

[43] I. Chorfi, C. Alonso, R. Monthéard, and T. Sutto, "A gan-based three-level dual active half bridge converter with active cancellation of the steady-state dc offset current," in

IECON 2022 – 48th Annual Conference of the IEEE Industrial Electronics Society, 2022, pp. 1–5.

[44] A. Stowhas-Villa, R. Carmona, C. A. Rojas, A. H. Wilson-Veas, and J. Marin, "Generalized switch-control scheme for a family of t-type dab gan-based dc-dc converters in ev powertrain applications," in *2023 IEEE 8th Southern Power Electronics Conference and 17th Brazilian Power Electronics Conference (SPEC/COBEP)*, 2023, pp. 1–6.

[45] R. Carmona, A. Stowhas-Villa, C. A. Rojas, H. Renaudineau, and J. Marin, "High power density electric vehicle powertrain based on a t-type dab partial power dc-dc converter," in *2023 IEEE 8th Southern Power Electronics Conference and 17th Brazilian Power Electronics Conference (SPEC/COBEP)*, 2023, pp. 1–6.

[46] M. A. Hannan, P. J. Ker, M. S. H. Lipu, Z. H. Choi, M. S. A. Rahman, K. M. Muttaqi, and F. Blaabjerg, "State of the art of solid-state transformers: Advanced topologies, implementation issues, recent progress and improvements," *IEEE Access*, vol. 8, pp. 19 113–19 132, 2020.

[47] L. Li, G. Xu, D. Sha, Y. Liu *et al.*, "Review of Dual-Active-Bridge Converters With Topological Modifications," *IEEE Trans. Power Electron.*, vol. 38, no. 7, pp. 9046–9076, 2023.

[48] T.-W. Huang, S.-H. Kuo, C.-C. Wang, and H.-J. Chiu, "High power dual active bridge converter in wide voltage range application," in *2021 International Conference on Fuzzy Theory and Its Applications (iFUZZY)*, 2021, pp. 1–5.

[49] J. Pang, K. Wang, Z. Zheng, T. Zheng, and Y. Li, "Quasi two-level operation and neutral-point voltage balance method for a four-level anpc based dual active bridge dc-dc converter," in *2022 IEEE Energy Conversion Congress and Exposition (ECCE)*, 2022, pp. 1–7.

[50] D. Woldegiorgis and A. Mantooth, "Five-level hybrid t-type inverter topology with mixed "si+sic"semiconductor device configuration," in *2021 IEEE 12th Energy Conversion Congress & Exposition - Asia (ECCE-Asia)*, 2021, pp. 991–996.

[51] H. Higa, S. Takuma, K. Orikawa, and J.-i. Itoh, "Dual active bridge dc-dc converter using both full and half bridge topologies to achieve high efficiency for wide load," in *2015 IEEE Energy Conversion Congress and Exposition (ECCE)*, 2015, pp. 6344–6351.

[52] H. Bai and C. Mi, "Eliminate reactive power and increase system efficiency of isolated bidirectional dual-active-bridge dc–dc converters using novel dual-phase-shift control," *IEEE Transactions on Power Electronics*, vol. 23, no. 6, pp. 2905–2914, 2008.

[53] D. Yadeo, P. Chaturvedi, and S. K. Saketi, "A new five level dual active bridge dc-dc converter for solid state transformer," in *2018 IEEE International Conference on Power Electronics, Drives and Energy Systems (PEDES)*, 2018, pp. 1–5.

[54] N. Hou, J. Hu, D. Mou, Y. Zhang, Y. W. Li, and R. W. De Doncker, "A simple dc-offset eliminating method of the series-inductance current for the dab dc–dc converter," *IEEE Transactions on Power Electronics*, vol. 38, no. 4, pp. 4224–4228, 2023.

[55] S. A. Assadi, H. Matsumoto, M. Moshirvaziri, M. Nasr, M. S. Zaman, and O. Trescases, "Active mitigation of transformer saturation in a dual-active-bridge converter for electric vehicle chargers," in *2018 20th European Conference on Power Electronics and Applications (EPE'18 ECCE Europe)*, 2018, pp. P.1–P.10.

[56] D. Yadeo and P. Chaturvedi, "Performance Characterization of T-type Multilevel Dual Active Bridge DC-DC Converter," in *2021 IEEE 4th Int. Conf. on Comp., Power and Comm. Techn. (GUCON)*, 2021, pp. 1–6.

[57] H. Watanabe, K. Kusaka, and J.-i. Itoh, "Output Capacitor Current Reduction with T-type Dual Active Bridge Converter for Wide Output Voltage Condition," in *PCIM 2020; Int. Ex. and Conf. for Power Electron., Intell. Motion, Ren. Energy and Energy Manag.*, 2020, pp. 1–6.

[58] N. Hou and Y. W. Li, "Overview and comparison of modulation and control strategies for a nonresonant single-phase dual-active-bridge dc–dc converter," *IEEE Transactions on Power Electronics*, vol. 35, no. 3, pp. 3148–3172, 2020.

[59] R. De Doncker, D. Divan, and M. Kheraluwala, "A three-phase soft-switched high-power-density dc/dc converter for high-power applications," *IEEE Transactions on Industry Applications*, vol. 27, no. 1, pp. 63–73, 1991.

[60] X. Liu, Z. Q. Zhu, D. A. Stone, M. P. Foster, W. Q. Chu, I. Urquhart, and J. Greenough, "Novel dual-phase-shift control with bidirectional inner phase shifts for a dual-active-bridge converter having low surge current and stable power control," *IEEE Transactions on Power Electronics*, vol. 32, no. 5, pp. 4095–4106, 2017.

[61] K. George, "Design and Control of a Bidirectional Dual Active Bridge DC-DC Converter to Interface Solar, Battery Storage, and Grid-Tied Inverters," *University of Arkansas*, pp. 26–30, 2015.

[62] S. Chakraborty and S. Chattopadhyay, "Minimum-rms-current operation of asymmetric dual active half-bridge converters with and without zvs," *IEEE Transactions on Power Electronics*, vol. 32, no. 7, pp. 5132–5145, 2017.

[63] M. S. Irfan, A. Ahmed, J.-H. Park, and C. Seo, "Current-sensorless power-decoupling phase-shift dual-half-bridge converter for dc–ac power conversion systems without electrolytic capacitor," *IEEE Transactions on Power Electronics*, vol. 32, no. 5, pp. 3610–3622, 2017.

[64] H. Daneshpajooh, A. Bakhshai, and P. Jain, "Optimizing dual half bridge converter for full range soft switching and high efficiency," in *2011 IEEE Energy Conversion Congress and Exposition*, 2011, pp. 1296–1301.

[65] R. González, C. A. Rojas, and L. Callegaro, "Three-level dc-dc gan-based converter with active thermal control for powertrain applications in electric vehicles," in *2021 22nd IEEE International Conference on Industrial Technology (ICIT)*, vol. 1, 2021, pp. 502–507.

[66] A. Abdulslam, F. El-Sehrawy, and Y. Ismail, "Five-level hybrid dc-dc converter with enhanced light-load efficiency," in *2016 IEEE International Symposium on Circuits and Systems (ISCAS)*, 2016, pp. 217–220.

[67] D. Woldegiorgis, Y. Wei, H. Mhiesan, and A. Mantooth, "New modulation technique for five-level interleaved t-type inverters for switching loss reduction," in *2020 IEEE Energy Conversion Congress and Exposition (ECCE)*, 2020, pp. 6253–6257.

[68] M. López, *Módulo DS1302: Programación en Simulink.* UTFSM, Departamento de Electrónica, Valparaíso, Chile, 2017.

[69] ——, *MicroLabBox: ControlDesk Next Generation.* UTFSM, Departamento de Electrónica, Valparaíso, Chile, 2017.

[70] "Xilinx. vivado design suite user guide." [Online]. Available: https://www.xilinx.com/content/dam/xilinx/support/documents/sw$_manuals/xilinx2022_1/ug973-vivado-release-notes-install-license.pdf$