



UNIVERSIDAD TECNICA FEDERICO SANTA MARIA

Tesis de Magíster

Evaluación y verificación experimental de un convertidor AC-link reductor de tensión

Tesis para optar al grado/título de
Magíster en Ciencias de la Ingeniería Electrónica

Alumno

Rodrigo Andrés Bugueño Vivanco

Guía de Tesis/Profesor Supervisor

Dr. Christian Rojas Monrroy

Revisores/Comisión Co-Referente

Dr. Hugues Renaudineau

Dr. Samir Kouro Renaer

Dr. Jaime Zapata Amores

4 de julio de 2024, Valparaíso, Chile

“DALE CTM!!”

- Some old student from POWERLAB

AGRADECIMIENTOS

QUISIERA agradecer a mi familia que me vio nacer, a mi madre Pamela que siempre ha estado allí para escucharme y apoyarme, a mi padre Pedro quién a pesar de todo me brindó su apoyo y su fe, y a mi hermano Juan Pablo, a quién espero ver pronto por aquí; agradecer también a mis tíos, primos y familiares, en especial a Jaqueline quién no solo me brindó su apoyo si no también el sustento para hacer esto posible, a mi suegra Claudia, quién siempre ha estado cuando la he necesitado, y a mis queridos abuelos Ricardo, Irene y Patricia quienes aún me acompañan y a Jorge y Dionicia, quienes me cuidan desde el cielo.

Agradecer con mucho amor a mi querida Jocelyn, quien junto a nuestro pequeño hijo Renato no solo han sido testigos del arduo trabajo que ha sido llevar esto a cabo, sino que han sido un pilar fundamental para brindarme cada día la motivación de seguir adelante y de no bajar los brazos. Agradecer también a mis queridos amigos, en especial a Javiera, mi amiga de infancia, a Kevin, Marcelo y Misael quienes me enseñaron a creer en la amistad, a Bruno y Diego quienes sin dudar me ayudaron a adaptarme a un nuevo ambiente, a Vicente y Vernon con quienes pasé mis primeras risas y primeras lágrimas en esta universidad y a todos aquellos fueron llenando poco a poco esta lista, incluso desde los lugares menos esperados.

Agradecer también a todos mis compañeros de carrera, en especial a los integrantes de los grupos PENE¹ y (∇]∞), con quienes estudiamos codo a codo para aprobar las distintas asignaturas. A mis compañeros de la OEUTFSM quienes tuvieron la paciencia de enseñarme a “hacer música”, a mis compañeros de ACATEC con quienes aprendí a trabajar en equipo, a los “habitantes” del CIAC a quienes vi crecer y vencer, y a mis queridos compañeros de POWERLAB quienes me vieron sufrir hasta los últimos días.

Y quiero brindar mi más sincero agradecimiento no tan solo a mis queridos profesores guías, Christian, Hugues y Ana quienes han tenido la paciencia y la perseverancia de acompañarme hasta el final, sino que también a todos los profesores con los que tuve el placer de tener clases y que con ello dejaron su granito de arena dentro de mi.

Finalmente, me gustaría agradecer a la Agencia Nacional de Investigación y Desarrollo (ANID/FONDECYT Regular 1210757, ANID-Basal Project FB0008, ANID/FONDAP/1522A0006) por el financiamiento aportado a esta investigación mediante sus proyectos y a la Universidad Técnica Federico Santa María como institución por facilitar la infraestructura y permitir mi formación académica para lograr desarrollar así esta investigación.

Muchas gracias a todos por ser parte de mi vida ¡se ha logrado gente!

Rodrigo Andrés Bugueño Vivanco

¹Personas Enfocadas Netamente en el Estudio

RESUMEN

LOS convertidores de potencia parcial tradicionales (PPC) se emplean ampliamente en aplicaciones de energías renovables, como la integración de sistemas fotovoltaicos y electrolizadores. Un inconveniente es que éstos utilizan transformadores de alta frecuencia, lo que implica la presencia de diversos desafíos en su implementación. Esta tesis aborda el desarrollo y la validación experimental de un convertidor denominado AC-link basado en una red de impedancias, el cual es propuesto como una alternativa más eficiente y menos costosa en comparación con los convertidores de potencia parcial tradicionales. Para ello, se presenta una revisión de la operación del convertidor, los estados de operación, y se propone un modelo matemático que representa el comportamiento promedio de dicho convertidor, complementando dicha teoría con resultados de simulación de lo propuesto. Se detalla la implementación con la que se logra construir el convertidor, desde la selección de componentes hasta el desarrollo de una interfaz de usuario que permite la manipulación de las variables del convertidor en computador, ahondando en los aspectos técnicos que hacen posible su operación. Una vez construido el equipo se extraen resultados experimentales que permiten corroborar la teoría y los resultados de simulación obtenidos previamente, logrando validar experimentalmente la topología propuesta. Finalmente, con los datos obtenidos se brinda una comparativa en torno a tres ejes de análisis: eficiencia, factor de estrés de componentes y costes para así determinar el desempeño del convertidor AC-link frente a los ya mencionados PPC lo que concluye con una mejora sustancial en dichos ámbitos.

Palabras Claves

Convertidores dc-dc, convertidor AC-link, PPC, validación experimental.

ABSTRACT

TRADITIONAL partial power converters are widely used in renewable energy applications, such as the integration of photovoltaic systems and electrolyzers. One drawback is that they use high-frequency transformers, which present various challenges in their implementation. This thesis addresses the development and experimental validation of a converter called AC-link based on an impedance network, which is proposed as a more efficient and less expensive alternative compared to traditional partial power converters. For this purpose, a review of the converter's operation, operating states, and a mathematical model representing the average behavior of the converter is presented, complementing this theory with simulation results of the proposal. The implementation details are provided, from component selection to the development of a user interface that allows for the manipulation of the converter's variables on a computer, delving into the technical aspects that enable its operation. Once the equipment is constructed, experimental results are extracted that corroborate the theory and previously obtained simulation results, validating the proposed topology. Finally, with the obtained data, a comparison is provided around three axes of analysis: efficiency, component stress factor, and costs in order to determine the performance of the AC-link converter compared to the aforementioned classic partial converters.

Keywords

Component stress factor, dc-dc converters, experimental validation, partial power converters, phase shift modulation, transformerless power converter.

ÍNDICE

AGRADECIMIENTOS	I
RESUMEN	II
ABSTRACT	III
ÍNDICE DE FIGURAS	VII
ÍNDICE DE TABLAS	IX
ABREVIACIONES	X
SIMBOLOGÍA	1
1. INTRODUCCIÓN	2
1.1. Convertidores dc-dc	3
1.1.1. Convertidores Parciales	3
1.1.2. Convertidores AC-link	6
1.2. Motivación	8
1.3. Hipótesis	8
1.4. Objetivo General, Específicos, Alcances y Limitaciones	9
1.5. Resumen del capítulo	10
2. CONVERTIDOR AC-LINK REDUCTOR DE TENSIÓN	11
2.1. Operación del convertidor	12
2.1.1. Esquema de modulación	12
2.1.2. Estados de operación	13
2.2. Modelización del convertidor	15
2.2.1. Simplificaciones	15
2.2.2. Modelo promedio	16
2.3. Resultados de simulación	17
2.3.1. Selección de componentes pasivos	17
2.3.2. Simulación del convertidor AC-link	18

2.4. Resumen del capítulo	19
3. DISEÑO Y CONSTRUCCIÓN DEL PROTOTIPO DE PRUEBAS	22
3.1. Plan de trabajo	22
3.2. Construcción y montaje de equipo	23
3.2.1. Construcción del convertidor	23
3.2.2. Tarjetas de disparo	25
3.2.3. Filtro de entrada	26
3.2.4. Integración del prototipo de pruebas	27
3.3. Programación y descripción de algoritmos de modulación	28
3.3.1. Implementación de la modulación	29
3.3.2. Algoritmo de protecciones	31
3.3.3. Descripción final MicroLabBox	31
3.4. Interfaz humano-máquina	32
3.5. Resumen del capítulo	34
4. PRUEBAS Y RESULTADOS EXPERIMENTALES	35
4.1. Pruebas preliminares	35
4.1.1. Señales de disparo	35
4.1.2. Resultados experimentales a baja tensión	37
4.1.3. Efecto del filtro de entrada	38
4.1.4. Corriente de encendido	40
4.2. Pruebas experimentales del convertidor AC-link	42
4.2.1. Verificación del modelo en estado estacionario	43
4.2.2. Verificación del modelo dinámico	46
4.2.3. Eficiencia y análisis de pérdidas	47
4.3. Resumen del capítulo	48
5. COMPARATIVA GENERAL	50
5.1. Pruebas experimentales del convertidor parcial	50
5.1.1. Eficiencia	51
5.2. Métricas de comparación	52
5.2.1. Eficiencia y análisis de pérdidas	53
5.2.2. Factor de estrés	54
5.2.3. Construcción y costes	56
5.3. Resumen del capítulo	57
6. CONCLUSIONES	59
A. TARJETA DE DISPARO DUAL MULTIPROPÓSITO	61
B. FILTRO DE ENTRADA	65
C. DESCRIPCIÓN DE HARDWARE	67
C.1. Bloque PWM	67

C.2. Bloque de desfase variable	68
C.3. Bloque de tiempos muertos	71
D. COTIZACIONES DE COMPONENTES	74
E. PUBLICACIONES GENERADAS	78
BIBLIOGRAFÍA	79
COPYRIGHT	83
	84

Índice de figuras

1.1. Convertidores de potencia parcial clásicos	3
1.2. Ejemplo de convertidores de potencia parcial clásicos	5
1.3. Convertidor AC-link reductor propuesto en distintas representaciones	7
1.4. Señales resultantes en la red de impedancias del convertidor AC-link	7
2.1. Convertidor AC-link reductor propuesto	11
2.2. Modulación PSM y estados de conmutación	12
2.3. Estados de operación del convertidor AC-link	13
2.4. Circuito equivalente S1	14
2.5. Circuito equivalente S2	14
2.6. Circuito equivalente S3	15
2.7. Circuito equivalente S4	15
2.8. Conducción de los diodos del sistema para $\alpha = 0,2$ y $\alpha = 0,4$	19
2.9. Variables de estado del sistema simulado.	20
2.10. Respuesta dinámica del sistema simulado para escalón de α y escalón de carga	20
3.1. Diagrama de flujo de la construcción del convertidor	23
3.2. PCB para la red de impedancias AC-link	24
3.3. PCB para el enlace de transformadores PPC	24
3.4. Tarjetas empleadas para transmisión y recepción de señales ópticas	25
3.5. PCB para el filtro de corriente de entrada	26
3.6. Filtro para la corriente de entrada	26
3.7. Plano de construcción del prototipo de pruebas	27
3.8. Construcción final prototipo de pruebas	28
3.9. Diagrama de alto nivel para la implementación de modulación	29
3.10. Operación del módulo <i>pwmgen.v</i> para la generación de una señal PWM	30
3.11. Operación del módulo <i>pshift.v</i> para la generación de desfase entre portadoras	30
3.12. Operación del módulo <i>deadtime.v</i> para la generación de tiempos muertos	31
3.13. Implementación unidad ds1202 en Simulink	32
3.14. Implementación unidad ds1302 en Simulink	33
3.15. Interfaz de usuario en ControlDesk	33

4.1. Señales de disparo para distintos valores de α	36
4.2. Señales de disparo para distintas frecuencias de conmutación f_s	37
4.3. Señales de disparo para distintas tiempos muertos dt	37
4.4. Variables de estado del sistema para $\alpha = 0,2$ y $\alpha = 0,4$ a baja tensión	38
4.5. Gráfica de voltaje teórico y voltaje experimental para $v_i = 40V$	39
4.6. Efecto del filtro en la corriente de entrada	39
4.7. Variables de entrada ante encendido del sistema sin precarga	40
4.8. Variables de entrada ante encendido del sistema con circuito de precarga resistencia-interruptor	42
4.9. Variables de entrada ante encendido del sistema con circuito de precarga.	42
4.10. Variables de estado del sistema experimental para $\alpha = 0,2$ y $\alpha = 0,4$	43
4.11. Variables de estado del sistema simulado y sistema experimental, en estado estacionario	44
4.12. Voltaje teórico y voltaje experimental	45
4.13. Respuesta dinámica del sistema experimental para escalón α y escalón de carga	46
4.14. Validación experimental de formas onda dinámicas del sistema	47
4.15. Gráfica de eficiencia del AC-link para distintos valores de α	48
5.1. Convertidor PPC reductor para la comparación [1]	51
5.2. Gráfica de voltaje teórico y voltaje experimental para el PPC	52
5.3. Gráfica de eficiencia del PPC para distintos valores de β	52
5.4. Eficiencia del sistema con AC-link vs Eficiencia del sistema con PPC	54
5.5. Factor de estrés de componentes para cada convertidor, AC-link y PPC, a distintas ganancias de voltaje y distintas potencias de operación.	56
5.6. Gráficas de costo para la construcción de AC-link y PPC	57
5.7. Gráficas de costo para la construcción del AC-link según frecuencia de conmutación f_s	58
6.1. Convertidor AC-link simétrico	60
B.1. Filtro LC propuesto	65
B.2. Diagrama de bode del filtro de la corriente de entrada	66
C.1. Implementación unidad ds1302 en Simulink	67
C.2. Diagrama de estados para la FSM usada para generar desfases de fase	69
C.3. Diagrama de estados para la FSM usada para generar desfases de fase	72

Índice de tablas

1.1. Ratio de potencia parcial para cada tipo de convertidor parcial	4
2.1. Estados de conducción interruptores y diodos	13
2.2. Valores de simulación del AC-link	18
4.1. Desfase esperado y desfase medido para distintos valores de α	36
4.2. Errores obtenidos en la verificación de la ecuación de continuidad	44
5.1. Valores típicos de α y β y su respectiva ganancia de voltaje g_v equivalente	51
D.1. Cotizaciones de componentes para 10kHz	75
D.2. Cotizaciones de componentes para 50kHz	75
D.3. Cotizaciones de componentes para 100kHz	75
D.4. Cotizaciones de otros componentes requeridos	75

ABREVIACIONES

Mayúsculas

CCC	: del inglés “capacitor-coupled transformer”
CPU	: del inglés “control processor unit”
CSF	: del inglés “component stress factor”
DAB	: del inglés “dual active bridge”
FB	: del inglés “full bridge”
FPGA	: del inglés “field programmable gate array”
HDL	: del inglés “hardware description language”
HFT	: del inglés “high frequency transformers”
HMI	: del inglés “human-machine interface”
IGBT	: del inglés “isolated gate bipolar transistor”
IGOP	: del inglés “input-parallel output-series”
ISOP	: del inglés “input-series output-parallel”
LC	: filtro capacitivo-inductivo
MLBX	: MicroLabBox
NIC	: del inglés “non-isolated converter”
PCB	: del inglés “printed circuit board”
PPC	: del inglés “partial power converter”
PSM	: del inglés “phase-shift modulation”
TCC	: del inglés “transformer-coupled converter”

Minúsculas

dc	: del inglés “direct current”
ac	: del inglés “alternat current”
ds	: unidad dSpace

SIMBOLOGÍA

Vectores

v_i	: voltaje de entrada del convertidor, $v_i = v_{in}(t)$
i_i	: corriente de entrada del convertidor, $i_i = i_{in}(t)$
v_1	: variable de estado, voltaje del condensador 1, $v_1 = v_{C1}(t)$
v_2	: variable de estado, voltaje del condensador 2, $v_2 = v_{C2}(t)$
i_1	: variable de estado, corriente del inductor 1, $i_1 = i_{L1}(t)$
i_2	: variable de estado, corriente del inductor 2, $i_2 = i_{L2}(t)$
v_o	: variable de estado, voltaje del condensador de salida, $v_o = v_{C_o}(t)$
s_a	: señal de conmutación del semiconductor S_a
s_b	: señal de conmutación del semiconductor S_b
s_c	: señal de conmutación del semiconductor S_c
s_d	: señal de conmutación del semiconductor S_d

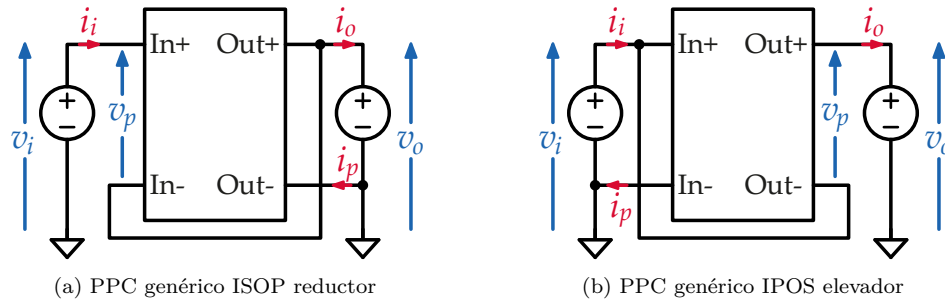
Escalares

C_1	: capacitancia del condensador 1
C_2	: capacitancia del condensador 2
C_o	: capacitancia del condensador de salida
L_1	: inductancia del inductor 1
L_2	: inductancia del inductor 2
R_o	: resistencia de la carga de prueba
P_i	: potencia de entrada media
P_o	: potencia de salida media

INTRODUCCIÓN

ACTUALMENTE, el mundo se encuentra trabajando en el desarrollo de alternativas a las típicas fuentes de combustibles que lleva usando desde hace un par de siglos ya que el uso y extracción de los denominados combustibles fósiles representan una importante contribución al calentamiento global. Así lo afirman las Naciones Unidas [2], ya que según dicha organización el 75 % de la generación de Gases de Efecto Invernadero es producto del uso de combustibles fósiles. Sin embargo, esto no solo es un riesgo para las condiciones de vida en el planeta, si no que también representa un importante riesgo para la salud de las personas, ya que tal como lo muestra un estudio de la Universidad de Harvard [3], tan solo en el año 2018 un 18 % de la población mundial falleció producto de la contaminación relacionada a este tipo de combustibles, lo que representa un número muy elevado de bajas humanas respecto a lo que se podría esperar, siendo evidentemente un riesgo para nuestra sociedad. Sumado a lo anterior, los combustibles fósiles presentan otro gran problema, y es que su disponibilidad en el planeta es limitada y tal como lo plantea un artículo publicado en la revista MAHB de la Universidad de Standford [4], se estima que el petróleo será agotado dentro de los próximos 35 años junto con el gas natural.

Lamentablemente el uso de estos combustibles es indispensable para el transporte, la generación de energía y el diario vivir actual, por lo que es necesario buscar un sustituto de dichas fuentes de energía que no produzcan dichos efectos adversos sobre el medio ambiente y la salud. Por ello es que las energías renovables [5] han tomado gran relevancia ya que representan una forma de obtención de energía limpia y sustentable, de manera que sea posible mantener la integridad tanto de las personas como del medio ambiente. Asimismo, la industria automovilística ha sumado una importante cantidad de autos eléctricos con el fin de prescindir también del uso de combustibles fósiles en el transporte y reemplazando los motores de combustión por máquinas eléctricas de alto rendimiento. Sin embargo, la utilización de dichas fuentes de energía ha demandado un gran avance tecnológico en la electrónica de potencia, dónde se han desarrollado un sin número de convertidores con el fin de optimizar tanto eficiencia como costes y durabilidad.



(a) PPC genérico ISOP reductor (b) PPC genérico IPOS elevador
 Figura 1.1: Convertidores de potencia parcial clásicos

Dentro de los convertidores de potencia es posible encontrar varios grupos de éstos según su uso y es que existen aquellos que permiten convertir corriente continua o “dc” (del inglés “direct current”) en corriente alterna o “ac” (del inglés “alternant current”) siendo llamados “inversores” así como aquellos que cumplen la función inversa llamados “rectificadores”. Asimismo, también hay algunos que pueden convertir directamente corriente alterna en corriente alterna llamados convertidores “ac-ac” o aquellos capaces de convertir directamente corriente continua en corriente continua, llamados convertidores “dc-dc”. En este último grupo es donde se centra la investigación contenida en este documento y es que la generación de energía eléctrica como la electro-movilidad vienen a representar únicamente una fracción de todas las aplicaciones posibles [6] aplicaciones para los convertidores dc-dc, siendo su aplicación imprescindible no solo para la transición energética, si no que para mantener y optimizar gran parte de las tecnologías que tenemos actualmente.

1.1. Convertidores dc-dc

Los convertidores dc-dc son dispositivos electrónicos que permiten la conversión eficiente de energía eléctrica de un nivel de voltaje continuo a otro de mayor o menor valor. Esta capacidad de manipular la energía dc de una fuente continua a tensión y/o corriente es crucial en las numerosas aplicaciones anteriormente nombradas. Sin embargo, dentro de la amplia gama de convertidores dc-dc que existen, es necesario dar una mirada a los convertidores dc-dc parciales [7] [8] o en adelante convertidores de potencia parcial (PPC del inglés “partial power converter”), ya que constituyen un parte importante del tema a tratar en esta tesis.

1.1.1. Convertidores Parciales

A diferencia de los convertidores de potencia completa (FPC del inglés “Full power converter”) que procesan toda la energía de entrada, los PPC están diseñados para convertir solo una fracción de esta energía en la salida deseada. Esta capacidad de conversión parcial no solo permite mejorar significativamente la eficiencia del convertidor, sino que también reduce las pérdidas asociadas a la conversión al limitar el procesamiento de energía a una parte específica de la carga total.

En sí mismos, los PPC no conforman una familia de topologías como tal, si no que más bien son una configuración específica en la que es posible conectar un convertidor de

Tabla 1.1: Ratio de potencia parcial para cada tipo de convertidor parcial

Convertidor	Naturaleza	Relación de voltaje	Relación de corriente	k_{pr}
IPOS / Tipo I	elevador / boost	$v_i = v_o - v_p$	$i_i = i_p + i_o$	$1 - \frac{1}{g_v}$
IPOS / Tipo I	reductor / buck	$v_i = v_p + v_o$	$i_i = i_o - i_p$	$\frac{1}{g_v} - 1$
ISOP / Tipo II	elevador / boost	$v_i + v_p = v_o$	$i_i - i_p = i_o$	$g_v - 1$
ISOP / Tipo II	reductor / buck	$v_i - v_p = v_o$	$i_i + i_p = i_o$	$1 - g_v$

manera que este adquiera dicha característica parcial. Es por esto que se menciona que dentro de los convertidores parciales existen diversas topologías de convertidores que pueden ser estudiadas. Entre dichas topologías existen en su mayoría aquellas que se encuentran basadas en transformadores, que han sido ampliamente estudiadas y reconocidas por su eficiencia y versatilidad. Estas topologías pueden incluir configuraciones como Fly-back [9], Push-pull [10], puente completo [1] (FB del inglés “Full bridge”) y doble puente activo [11] (DAB del inglés “Dual active bridge”), entre otras.

La configuración específica de los PPC permite alcanzar eficiencias más altas en comparación con los convertidores de potencia completa. En algunos casos, estas eficiencias pueden superar el 99% [1], lo que demuestra la capacidad de los PPC para optimizar el rendimiento energético en una amplia gama de aplicaciones. Dependiendo de sus conexiones entre las tensiones de entrada, del convertidor y de salida, los PPC clásicos pueden clasificarse como conexión “entrada-serie salida-paralela (ISOP del inglés ‘input-series output-paralell’)” o “entrada-paralela salida-serie (IPOS del inglés ‘input-paralell output-series’)”, como se muestra en las figuras 1.1a y 1.1b respectivamente. Estas configuraciones se han utilizado en diversas aplicaciones, ya sea en sus formas reductoras como elevadoras; es posible ver algunos ejemplos de la literatura en conversión fotovoltaica [12] [13], cargadores de baterías [1], accionamiento de vehículos eléctricos [11], entre otras aplicaciones mencionadas anteriormente. Alternativamente a la denominación ISOP e IPOS, se suele emplear la nomenclatura de “tipo I” y “tipo II”, haciendo referencia a estas mismas configuraciones.

Una característica particular que comparten los PPC es que es posible definir el ratio de potencia parcial mediante el coeficiente k_{pr} el cual depende tanto del tipo y naturaleza de cada convertidor como de la ganancia de voltaje g_v propia de cada uno de éstos; este coeficiente k_{pr} entrega una proporción entre la energía que procesa el convertidor y la potencia total entregada. Lo anterior se puede resumir en la tabla 1.1.

Es posible ver en la literatura que existe una amplia gama de PPC clásicos cuyo nombre y estructura pueden variar de autor en autor; sin embargo, éstos siguen compartiendo como característica principal el uso los transformadores de alta frecuencia (HFT del inglés “High frequency transformer”) en el enlace central, por lo que también se les menciona como PPC clásicos. En particular, serán objeto de interés aquellos artículos que presentan PPC clásicos basados en topologías FB y DAB reductoras producto de su similitud con la estructura del convertidor que es discutido más adelante.

Dentro de los ejemplos que podemos encontrar de PPC clásicos es posible ver que en [1] el autor presenta una validación de las ventajas que entrega el PPC reductor ISOP de la figura 1.2a basado en un FB para la carga de autos eléctricos, donde,

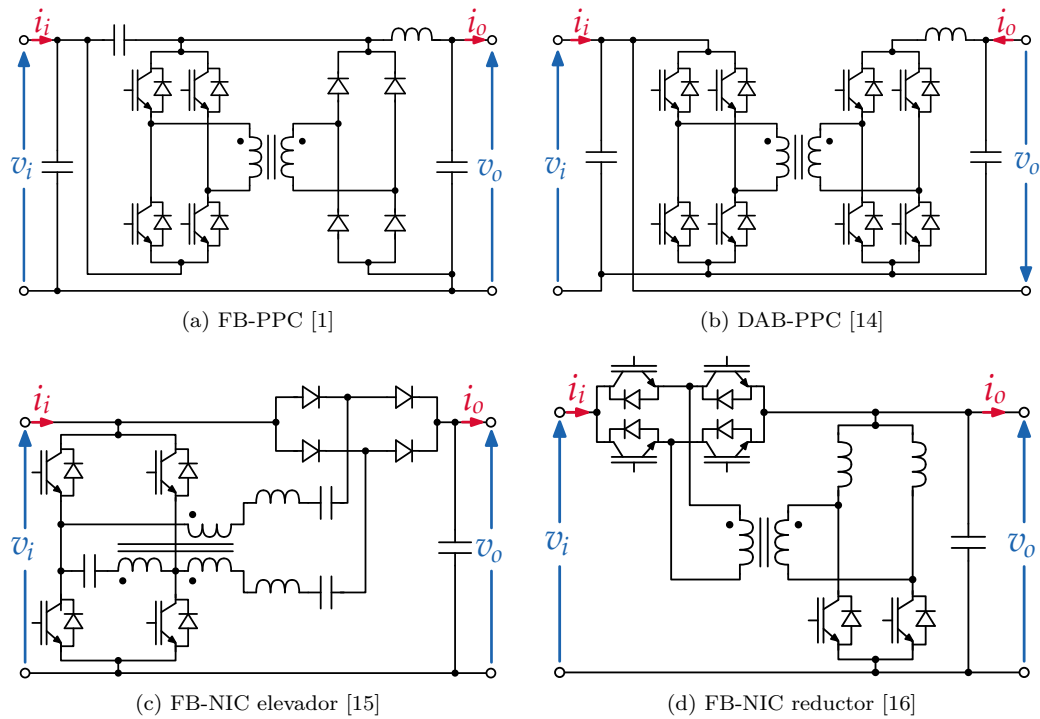


Figura 1.2: Ejemplo de convertidores de potencia parcial clásicos

mediante una demostración a 7kW se obtuvo una eficiencia experimental máxima de 99.1 %, procesando únicamente un 13.32 % de la potencia total mientras que en [14] el autor presenta la evaluación de un convertidor elevador/reductor de tensión, el cual alcanza el 99 % de eficiencia usando el procesamiento de potencia parcial, convertidor mostrado en la figura 1.2b. Se analiza el efecto que tienen las vueltas del transformador sobre el estrés de voltaje y corriente sobre los semiconductores, usando dicho método para realizar posteriormente la evaluación general del convertidor. Para validar lo propuesto, se crea un prototipo experimental y se prueba a 400V, mostrando una eficiencia máxima del 99.5 %.

Alternativamente, existen autores que no emplean el concepto de parcialidad en sus convertidores y los denominan convertidores no aislados (NIC del inglés “non-isolated converter”), pero que en esencia son también PPC clásicos. Entre ellos, en [15] el autor presenta el convertidor elevador de tensión de la figura 1.2c donde todos sus semiconductores trabajan bajo una esquema de conmutación suave empleando las inductancias del transformador, con ello es posible además, obtener una alta ganancia de voltaje de salida y un bajo rizado de la corriente de la misma. Se valida el convertidor con un prototipo experimental a 400W. Por otro lado, en [16] el autor presenta el convertidor de la figura 1.2d que disminuye los problemas de conmutación de un convertidor reductor a bajo voltaje, obteniendo una eficiencia que se iguala incluso a tres convertidores reductor intercalados. Para validar dicha operación se crea una prueba de concepto que resulto en un máximo de 84.4 % de eficiencia.

Si bien la idea que proponen los PPC es atractiva, los PPC requieren de los ya

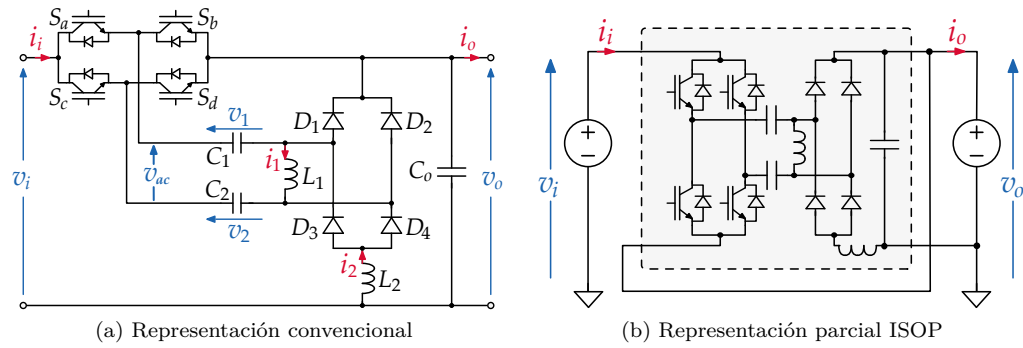
mencionados HFT en su construcción para ser realmente eficientes, lo que amplía no solo el volumen del convertidor [17], sino que también es responsable de gran parte de las pérdidas del convertidor [18]. Adicionalmente, el uso de HFT añade ciertos desafíos adicionales respecto a su diseño tanto en frecuencia como niveles de aislación [19], por lo que ya se han presentado alternativas a dichos convertidores basados en este acoplamiento por transformadores, llamado acople capacitivo [18] [19] [20].

Los convertidores basados en acople capacitivo (CCC del inglés “capacitive coupled converter”) se presentan como una alternativa al enlace que poseen los convertidores basados en un acople mediante transformador (TCC “transformer coupled converter”) dentro de los que se encuentran particularmente los convertidores del tipo FPC DAB, donde se identifica al HFT como principal fuente de volumen, pérdidas y problemas de diseño. En los CCC se reemplaza precisamente la aislación galvánica por dos redes resonantes del tipo LC en el enlace que une ambos puentes del convertidor DAB. Lo anterior, según las pruebas realizadas [18], exhiben un mejor rendimiento que los TCC, e incluso en [19] se observa como estos convertidores son capaces de compensar la falta de la ganancia que ofrece el transformador mediante la conexión en cascada de dichos convertidores, compensando así los mencionados problemas que provoca el uso de los HFT. Pese a ello su implementación no se encuentra exenta de problemas, ya que uno de los inconvenientes son las corriente de modo común que se generan al realizar conexiones en cascada de dichos convertidores, por lo que existen autores [20] que se aún encuentran investigando éste y otros inconvenientes que esta tecnología podría tener.

1.1.2. Convertidores AC-link

Como se vio anteriormente, la idea de un convertidor DAB/FB “sin transformador” (TL del inglés “transformerless”) es algo que novedoso e interesante respecto de las ventajas que esto podría presentar. Más aún, si dicho concepto es empleado dentro del enfoque de convertidores parciales podría mejorar aún más el rendimiento y los beneficios que éste tipo de convertidores podrían ofrecer. Es por esto que siguiendo esta línea de convertidores TL DAB/FB se encuentra el grupo de la presente investigación, los convertidores denominados TL PPC [21] o AC-link (del inglés “alternant current link”) [22], como será denominado en adelante. Estos convertidores pertenecen a una familia cuyas primeras investigaciones se reportan en [23] [24] [25] y lo definen como un PPC con una red de impedancias que viene a reemplazar el clásico HFT, manteniendo todos los demás componentes. Esto último podría verse a su vez como un CCC PPC con una particular variante en el enlace capacitivo, donde se presenta un fenómeno que le da precisamente el nombre de AC-link.

Como son presentados en [25] y como se menciona anteriormente, los convertidores AC-link representan una innovación significativa en el ámbito de la conversión de energía dc-dc, ofreciendo una alternativa eficiente y económicamente atractiva a los tradicionales PPC que utilizan HFT. La esencia de estos convertidores radica en su capacidad para manejar la conversión de potencia sin la necesidad de aislamiento galvánico proporcionado por los HFT, lo cual se logra mediante el uso de una red de impedancias definida en adelante como AC-link, tal como se muestra en el convertidor de ejemplo de la figura 1.3. Esta red está compuesta principalmente por componentes pasivos, tales como inductores y capacitores,



(a) Representación convencional (b) Representación parcial ISOP
 Figura 1.3: Convertidor AC-link reductor propuesto en distintas representaciones

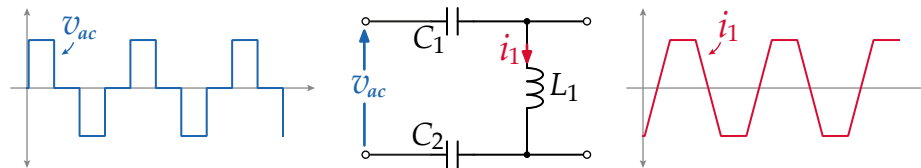


Figura 1.4: Señales resultantes en la red de impedancias del convertidor AC-link

que forman un puente entre la entrada y la salida del convertidor, facilitando la transferencia de energía a través de la señal alterna que se forma en el enlace central, tanto en voltaje como en corriente, lo que se puede ver en la figura 1.4.

Una característica de los convertidores AC-link es que, dado que se encuentra basado en los PPC, pueden ser configurados para operar en una variedad de modos, incluyendo la elevación (step-up), reducción (step-down) de tensión, o incluso combinaciones de ambos, adaptándose así a una amplia gama de necesidades de conversión de potencia. Además, gracias a su diseño, los convertidores AC-link resultarían beneficiados respecto del aumento de frecuencia dado que es posible disminuir el volumen de los componentes pasivos que componen al enlace sin sacrificar potencia, lo que potencialmente podría significar una optimización en la densidad de potencia de los mismos.

Sin embargo, en la documentación actual aún no existe verificación de dichas aseveraciones sobre frecuencia y otras condiciones de operación, por lo que este tipo de análisis resultarían interesantes para complementar el estudio de éstos convertidores. Además, si bien los convertidores AC-link han presentado, a través de simulaciones, ser especialmente útiles en aplicaciones que requieren alta eficiencia y fiabilidad, como sistemas fotovoltaicos [22], sistemas de almacenamiento de energía basados en baterías y cargadores de vehículos eléctricos [25], entre otros; existen pocas validaciones experimentales [21] sobre la operación real de los convertidores AC-link que permitan corroborar su desempeño y detectar posibles dificultades en su operación.

En particular, este trabajo se centra en proporcionar una verificación experimental precisamente para el convertidor AC-link reductor presentado en la figura 1.3a, el cual según lo discutido anteriormente, también puede entenderse también como un convertidor parcial

sin transformador ISOP / tipo II reductor tal como se puede ver en la figura 1.3b. Como se mencionó anteriormente, en [22] el autor presenta únicamente resultados de simulación mas no la verificación de la operación de este convertidor en particular, por lo que será la misión de este trabajo realizar dicha labor. En adelante, este convertidor será referido directamente como “AC-link” y será aquel donde recaerán todos los estudios y experimentos a realizar.

1.2. Motivación

Tal como se detalló anteriormente, la transición hacia fuentes de energía renovable y sistemas de conversión de energía más eficientes y sostenibles constituye uno de los mayores desafíos tecnológicos de nuestra época. En este contexto, los convertidores dc-dc juegan un papel crucial, donde los convertidores AC-link emergen como una prometedora solución que promete superar varias limitaciones inherentes a los diseños convencionales de los ya nombrados PPC, particularmente aquellos que cuentan con HFT.

La principal motivación detrás de la verificación experimental de un convertidor AC-link es brindar un respaldo tangible de la operación de este convertidor ya que tal como se menciona, éstos convertidores poseen un gran potencial para ofrecer una combinación óptima de alta eficiencia y reducción de costos ya que, al eliminar la necesidad de un HFT, no solo se aborda uno de los componentes más costosos y voluminosos de los PPC tradicionales si no que también existe la posibilidad de mejorar la eficiencia de los tradicionales PPC. Cabe destacar que una gran parte de los HFT se encuentran contruidos a partir de las llamadas “tierras raras” [26] que, además de ser muy escasas, son también las responsables del elevado valor de dichos dispositivos.

En particular, la validación experimental de este convertidor no solo permite confirmar las hipótesis y resultados obtenidos mediante simulaciones y modelado teórico, sino que también proporciona aspectos sobre su comportamiento en condiciones reales de operación. Esta etapa es fundamental para identificar posibles desafíos, limitaciones y áreas de mejora que solo pueden ser reveladas mediante pruebas prácticas. Asimismo, la experimentación directa facilita la evaluación de aspectos críticos como la eficiencia energética y la estabilidad operativa, componentes clave para la viabilidad técnica y comercial de cualquier nueva tecnología de conversión de energía.

Finalmente, al situarse en la vanguardia de la investigación en electrónica de potencia, la verificación experimental de un convertidor AC-link no solo contribuye al avance científico y tecnológico en el área, sino que también apunta hacia la realización de sistemas de conversión de energía más eficientes y sostenibles. Esto, en última instancia, tiene el potencial de acelerar la adopción de fuentes renovables y tecnologías de almacenamiento de energía, elementos críticos en la lucha contra el cambio climático y hacia la consecución de un futuro energético más limpio y resiliente.

1.3. Hipótesis

La hipótesis de este trabajo propone que es posible realizar una verificación experimental del convertidor AC-link reductor considerando los componentes propuestos para su construcción. Tras dicha verificación, será posible corroborar el modelo de este convertidor

y validar la representación algebraica promedio propuesta, reduciendo el orden y las no linealidades del modelo. Finalmente y gracias a estas dos verificaciones, se puede comprobar que el convertidor AC-link es un convertidor viable para aplicaciones conversión de potencia DC-DC.

1.4. Objetivo General, Específicos, Alcances y Limitaciones

Objetivo general

1. Evaluar la viabilidad del convertidor AC-link reductor de tensión como alternativa a un PPC reductor clásico.

Objetivos secundarios

1. Estudiar los avances existentes respecto al modelado del convertidor AC-link a verificar.
2. Construir un prototipo de escala reducida del convertidor AC-link reductor para obtener una prueba de concepto del mismo.
3. Obtener resultados experimentales y realizar una comparación con la información teórica disponible.
4. Construir un PPC clásico para realizar una comparación experimental entre ésta y el convertidor AC-link.
5. Definir métricas para realizar la evaluación de desempeño del nuevo convertidor respecto de sus símiles.
6. Redacción de un artículo para conferencia y/o revista IEEE perteneciente al área de electrónica de potencia.
7. Redacción de una tesis basada en la investigación a realizar.

Alcances y Limitaciones

La presente investigación viene a presentar la validación de concepto del convertidor AC-link, por lo que no viene a presentar un diseño definitivo ni comercial del convertidor si no que más bien presenta un prototipo experimental del mismo. Es por esto que se hará uso en su mayoría de componentes e instrumentos ya disponibles en el laboratorio POWERLAB donde serán realizadas las pruebas, las cuales se realizarán a un nivel de potencia máximo de 1kW con un voltaje de entrada $V_i = 100V$. Además el convertidor será probado únicamente en lazo abierto a una frecuencia de conmutación $f_s = 10kHz$.

Asimismo, para la comparativa del convertidor se adquirirán únicamente las mediciones necesarias asociadas al PPC, dado que dicho convertidor ya se encuentra previamente estudiado por lo que no se necesita verificar su operación. El propósito de dicha adquisición será realizar una comparativa en igualdad de condiciones entre el convertidor AC-link y el PPC.

1.5. Resumen del capítulo

Este capítulo ha establecido el contexto y la justificación para la investigación sobre el convertidor AC-link, convertidor dc-dc que viene a representar una innovación dentro de los convertidores parciales ya que permite eliminar de la necesidad de HFT. Al explorar las motivaciones detrás de este estudio, se destacó la urgencia de transitar hacia fuentes de energía más limpias y eficientes ante los retos medioambientales y de sostenibilidad planteados por el uso extensivo de combustibles fósiles. La introducción a los convertidores dc-dc, y en particular a los PPC, sirvió para contextualizar la innovación que representa el convertidor AC-link dentro del campo de la electrónica de potencia.

Los objetivos establecidos en este capítulo reflejan la intención de evaluar la viabilidad del convertidor AC-link, no solo desde una perspectiva teórica sino también a través de la verificación experimental. Al hacerlo, este trabajo aspira a contribuir con datos empíricos que respalden la eficacia y las ventajas de esta nueva tecnología de conversión de energía. Asimismo, se delinearon los alcances y limitaciones de la investigación, enfatizando un enfoque pragmático que busca validar la propuesta del convertidor AC-link como una alternativa viable y eficiente a los PPC clásicos.

En particular, la investigación presentada será dividida en seis capítulos, siendo el primero de éstos la introducción, seguido de el modelado del convertidor, la implementación del equipo de pruebas, los resultados experimentales, la comparativa general y finalmente, la conclusión del trabajo realizado, incluyendo también las directrices del trabajo a futuro.

CONVERTIDOR AC-LINK REDUCTOR DE TENSION

DADO que el convertidor AC-link reductor de tensión representa el corazón de esta investigación, es necesario entrar en detalles respecto de la operación de éste, por lo que este capítulo se adentrará en la topología detallada del convertidor, su principio de funcionamiento y el modelo matemático que fundamenta su diseño y optimización, estableciendo así las bases para su posterior análisis y validación experimental. En la figura 2.1 se presenta nuevamente el convertidor de interés, donde se puede observar en detalle la composición de dicho convertidor.

El convertidor AC-link consta de dos puentes principales: un puente completo controlado por cuatro interruptores (S_a, S_b, S_c, S_d) y un puente completo no controlado compuesto por diodos (D_1, D_2, D_3, D_4). Estos componentes están interconectados a través de una red

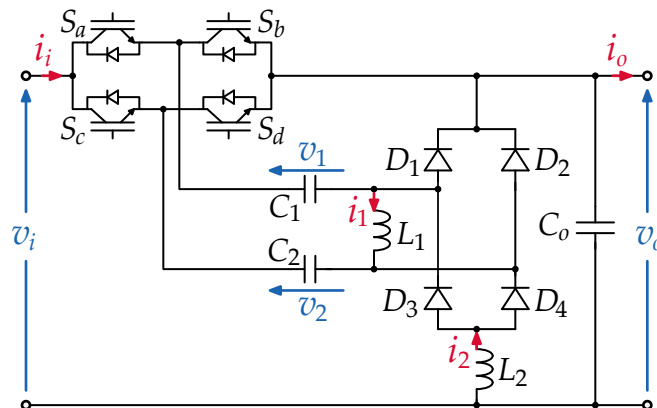


Figura 2.1: Convertidor AC-link reductor propuesto

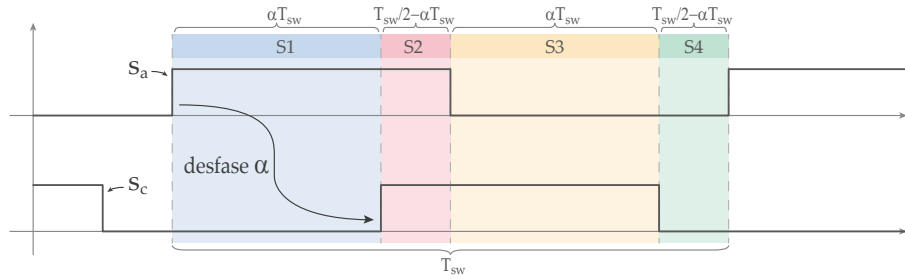


Figura 2.2: Modulación PSM y estados de conmutación

de impedancias compuesto por dos capacitores (C_1 y C_2) y un inductor (L_1), formando así la red de impedancias que caracteriza el enlace ac del convertidor y que reemplaza al HFT del PPC. Adicionalmente, el circuito incluye un inductor adicional (L_2) y un capacitor de salida (C_o).

Las señales de conmutación para los interruptores se definen con la notación s_x según cada semiconductor (s_a, s_b, s_c, s_d), donde $s_{a,c} \in \{0,1\}$, $s_b = 1 - s_a$, y $s_d = 1 - s_c$. Esto indica que los interruptores operan en pares complementarios, asegurando que en cualquier momento, cada par de interruptores opuestos en el puente están también en estados opuestos, permitiendo así la correcta conmutación de los semiconductores.

Las variables del convertidor se definen en función tanto de los elementos pasivos como de los elementos de entrada y salida, por ello tal como se muestran en la figura 2.1, de definen las variables del sistema como:

- v_i : Voltaje de entrada del convertidor.
- v_1 : Voltaje a través del capacitor C_1 .
- v_2 : Voltaje a través del capacitor C_2 .
- v_o : Voltaje a través del capacitor C_o , voltaje de salida entregado a la carga.
- i_i : Corriente de entrada del convertidor.
- i_1 : Corriente a través del inductor L_1 .
- i_2 : Corriente a través del inductor L_2 .
- i_o : Corriente de salida hacia la carga.

2.1. Operación del convertidor

2.1.1. Esquema de modulación

Para operar el convertidor, se emplea una modulación por desplazamiento de fase (PSM del inglés “phase-shift modulation”) la que se caracteriza por la generación de pulsos de disparo con una frecuencia de conmutación f_{sw} y un ciclo de trabajo fijo del 50%. Con ello se generan s_a y s_c donde, mediante un factor de desplazamiento α , es posible ajustar la fase que hay entre estas dos señales, tal como se presenta en la figura 2.2. El parámetro α se encuentra definido numéricamente entre 0 a 0.5 en unidades relativas al período de la señal de conmutación $T_{sw} = 1/f_{sw}$, lo que equivale a un desplazamiento de fase de 0° a 180° entre ambas señales. Este esquema de modulación es esencial para generar la transferencia de energía a través del enlace ac y para ajustar el valor del voltaje de salida.

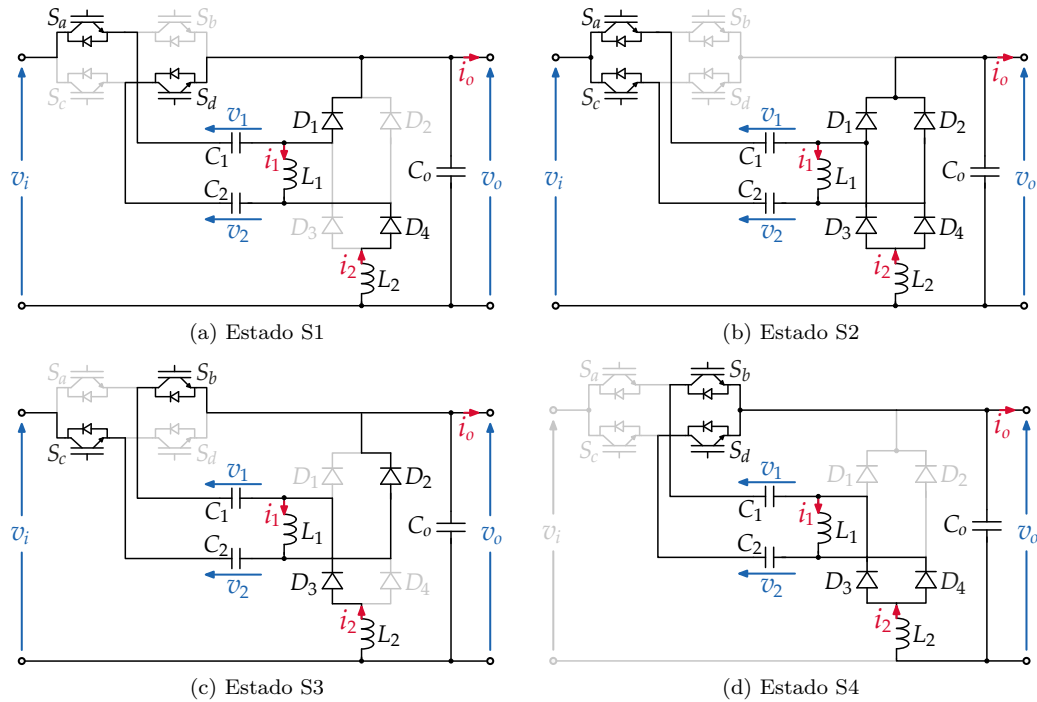


Figura 2.3: Estados de operación del convertidor AC-link

Tabla 2.1: Estados de conducción interruptores y diodos

Estado	Puente controlado				Puente no controlado			
S1	S_a	-	-	S_d	D_1	-	-	D_4
S2	S_a	-	S_c	-	D_1	D_2	D_3	D_4
S3	-	S_b	S_c	-	-	D_2	D_3	-
S4	-	S_b	-	S_d	-	-	D_3	D_4

2.1.2. Estados de operación

Empleando PSM, el convertidor presenta cuatro posibles estados de operación (S_1, S_2, S_3, S_4) definidos según el estado de cada semiconductor, tanto de IGBT como de diodos, donde el valor de α pasa a definir la duración de cada uno de estos estados, así como se presentaba en la misma figura 2.2. La conducción de los diodos es determinada mediante un ensayo de prueba y error al contrastar dicha información con las simulaciones, lo que será presentado más adelante.

Los estados de conducción se describen según la tabla 2.1, donde se asume conducción continua en todo momento para los componentes reactivos del circuito y se considera la activación de cada interruptor (S_a, S_b, S_c, S_d) mediante sus respectivas señales de conmutación. Luego, para cada diodo en conducción se utiliza la misma notación (D_1, D_2, D_3, D_4) para enfatizar cuál dispositivo se encuentra activo. Todo lo descrito anteriormente se ve reflejado a su vez en la figura 2.3.

Como se puede apreciar la tabla 2.1, la conducción de los diodos para cada estado se distribuye de forma asimétrica, permitiendo la conducción de entre dos a cuatro diodos simultáneamente en cada estado, lo que produce que todos los estados sean distintos entre sí. Sin embargo, ciertos estados como S1 y S3 resultan ser complementarios entre sí, así como también resultan S2 y S4, lo que permite cierto equilibrio dentro del convertidor.

En base a los ya descritos estados de conmutación y conducción es posible obtener un respectivo circuito equivalente para cada caso, descartando aquellos componentes que se encuentran desactivados; luego, es posible obtener las ecuaciones que representan el comportamiento del circuito para cada estado aplicando las leyes generales de análisis de circuitos. Empleando una carga arbitraria representada por la fuente de corriente I_o , los circuitos equivalentes y ecuaciones dinámicas para cada caso de detallan a continuación:

- **Estado S1:** $t \in [0, \alpha T_{sw}]$

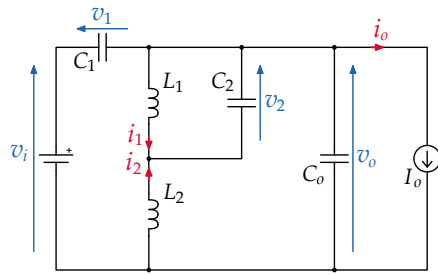


Figura 2.4: Circuito equivalente S1

$$\left. \begin{aligned} L_1 \frac{di_1}{dt} &= v_2 \\ L_2 \frac{di_2}{dt} &= v_2 - v_o \\ v_1 &= v_i - v_o \\ C_2 \frac{dv_2}{dt} &= -i_1 - i_2 \\ -C_1 \frac{dv_1}{dt} + C_o \frac{dv_o}{dt} &= i_2 - i_o \end{aligned} \right\} (2.1)$$

- **Estado S2:** $t \in [\alpha T_{sw}, T_{sw}/2]$

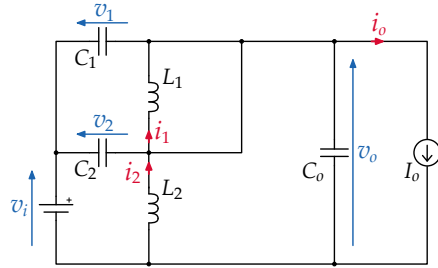


Figura 2.5: Circuito equivalente S2

$$\left. \begin{aligned} L_1 \frac{di_1}{dt} &= v_2 - v_1 \\ L_2 \frac{di_2}{dt} &= v_1 - v_i \\ v_1 &= v_i - v_o \\ v_2 &= v_1 \\ -C_1 \frac{dv_1}{dt} - C_2 \frac{dv_2}{dt} + C_o \frac{dv_o}{dt} &= i_2 - i_o \end{aligned} \right\} (2.2)$$

- **Estado S3:** $t \in [T_{sw}/2, (1/2 - \alpha)T_{sw}]$

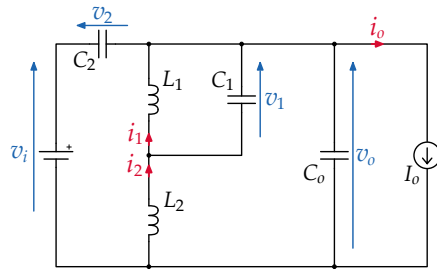


Figura 2.6: Circuito equivalente S3

$$\left. \begin{aligned} L_1 \frac{di_1}{dt} &= -v_1 \\ L_2 \frac{di_2}{dt} &= v_1 - v_o \\ C_1 \frac{dv_1}{dt} &= i_1 - i_2 \\ v_2 &= v_i - v_o \\ -C_2 \frac{dv_2}{dt} + C_o \frac{dv_o}{dt} &= i_2 - i_o \end{aligned} \right\} (2.3)$$

- **Estado S4:** $t \in [(1/2 - \alpha)T_{sw}, T_{sw}]$

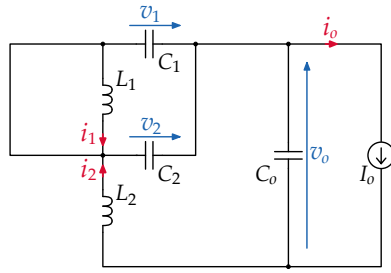


Figura 2.7: Circuito equivalente S4

$$\left. \begin{aligned} L_1 \frac{di_1}{dt} &= v_2 - v_1 \\ L_2 \frac{di_2}{dt} &= v_2 - v_o \\ v_1 &= v_2 \\ C_2 \frac{dv_2}{dt} + C_1 \frac{dv_1}{dt} &= -i_2 \\ C_o \frac{dv_o}{dt} &= i_2 - i_o \end{aligned} \right\} (2.4)$$

2.2. Modelización del convertidor

Luego de obtener las ecuaciones dinámicas, es posible deducir un modelo general para el convertidor, sin embargo, debido a las discontinuidades que presenta el convertidor ideal en cada uno de cambios de estado, no será posible basar dicho modelo en los estados de operación del sistema ya que dichas discontinuidades impiden lograr un desacople adecuado de las ecuaciones obtenidas. En su lugar, se propone obtener un modelo reducido que represente en términos generales el comportamiento dinámico del convertidor.

2.2.1. Simplificaciones

Para modelar el convertidor, es necesario asumir ciertas simplificaciones que permitan reducir las ecuaciones dinámicas ya obtenidas, por lo que se propone que:

1. La dinámica interna producto de los componentes del AC-link es más rápida que la dinámica producto de los demás componentes del circuito. Por lo que es posible asumir que la dinámica que presentan i_1 , v_1 y v_2 es más rápida que la dinámica que tienen i_2 y v_o , permitiendo así el desacople de dichas variables.
2. Dado lo anterior, es posible obtener un modelo basado en el valor medio de las variables del circuito, donde se cumple que el valor medio de los condensadores centrales es

equivalente entre ambos y que por ende, la caída de tensión del convertidor siempre es igual a la diferencia de tensión entre el voltaje de entrada y el voltaje de salida.

2.2.2. Modelo promedio

En función de las simplificaciones planteadas anteriormente se tiene que:

$$\bar{v}_1 = \bar{v}_2 \quad (2.5)$$

$$\bar{v}_1 + \bar{v}_o = \bar{v}_2 + \bar{v}_o = \bar{v}_i \quad (2.6)$$

donde se define:

$$\bar{x}(t) = \frac{1}{T_{sw}} \int_t^{t+T_{sw}} x(\tau) d\tau \quad (2.7)$$

con $\bar{x}(t)$ el valor medio de la variable $x(t)$ sobre el periodo T_{sw} .

Así, es posible definir las dinámicas de los valores medios de las variables \bar{i}_2 y \bar{v}_o mediante la definición dada en 2.7 y resolviendo la integral en función de la duración de cada estado dentro de un mismo periodo, dejando los resultados en función únicamente de las variables de estado, el voltaje de entrada y el parámetro α .

$$L_2 \frac{d\bar{i}_2}{dt} = \underbrace{(\bar{v}_2 + \bar{v}_1 - \bar{v}_i)\alpha}_{S1} + \underbrace{(\bar{v}_2 - \bar{v}_i)(0,5 - \alpha)}_{S2} + \underbrace{(\bar{v}_2 + \bar{v}_1 - \bar{v}_i)\alpha}_{S3} + \underbrace{(\bar{v}_2 - \bar{v}_o)(0,5 - \alpha)}_{S4} \quad (2.8)$$

$$C_o \frac{d\bar{v}_o}{dt} = \underbrace{(2\bar{i}_2 - \bar{i}_o + \bar{i}_1)\alpha}_{S1} + \underbrace{(\bar{i}_2 - \bar{i}_o)(0,5 - \alpha)}_{S2} + \underbrace{(2\bar{i}_2 - \bar{i}_o - \bar{i}_1)\alpha}_{S3} + \underbrace{(2\bar{i}_2 - \bar{i}_o)(0,5 - \alpha)}_{S4} \quad (2.9)$$

Tras realizar ambos despejes se obtiene el modelo promedio del sistema, el cual será considerado en adelante como el modelo teórico del mismo y está definido por:

$$L_2 \frac{d\bar{i}_2}{dt} = (0,5 + \alpha)\bar{v}_i - (1,5 + \alpha)\bar{v}_o \quad (2.10)$$

$$(C_0 + C_1 + C_2) \frac{d\bar{v}_o}{dt} = (1,5 + \alpha)\bar{i}_2 - \bar{i}_o \quad (2.11)$$

Si se consideran condiciones iniciales iguales a cero y se aplica la transformada de Laplace, es posible obtener la función de transferencia del voltaje de salida en función del voltaje de entrada $G_v(s)$ lo que viene dado según:

$$G_v(s) = \frac{V_o(s)}{V_i(s)} = \frac{(1,5 + \alpha)(0,5 + \alpha)}{s^2 L_2 (C_1 + C_2 + C_o) + (1,5 + \alpha)^2} \quad (2.12)$$

$$G_i(s) = \frac{I_2(s)}{I_o(s)} = \frac{(1,5 + \alpha)}{s^2 L_2 (C_1 + C_2 + C_o) + (1,5 + \alpha)^2} \quad (2.13)$$

Finalmente, considerando condiciones de estado estacionario, las ganancias del sistema vienen dadas por:

$$g_v(\alpha) = \frac{\bar{v}_o}{\bar{v}_i} = \frac{1 + 2\alpha}{3 + 2\alpha} \quad (2.14)$$

$$g_i(\alpha) = \frac{\bar{i}_2}{\bar{i}_0} = \frac{2}{3 + 2\alpha} \quad (2.15)$$

2.3. Resultados de simulación

Dado a que la verificación del modelo teórico y el circuito simulado viene en los trabajos que anteceden a esta investigación [24] [23], es necesario obtener los datos de simulación con el fin de realizar la futura comparación con el equipo experimental. Si bien, el foco de las simulaciones a presentar gira entorno a aquellos resultados que permitan contrastar la información con las pruebas experimentales a realizar, se presentan, por completitud, figuras que refuerzan la coincidencia del modelo teórico con el circuito simulado.

2.3.1. Selección de componentes pasivos

Antes de simular, se establece un criterio de elección de componentes empleando para ello un diseño para “el peor caso” respecto del rizado de la señal de interés. Luego, basados en las ecuaciones de los estados de operación presentados previamente, es posible observar que existen ciertos “casos críticos” dados por el valor de α donde ciertos estados no se presentan y por ende, cambia el comportamiento del circuito.

Por ejemplo: para $\alpha = 0$ solo se presentan los estados S2 y S4, allí la corriente del inductor $i_1 = 0$; sin embargo, para $\alpha = 0,5$ solo se presentan los estados S1 y S3 y la corriente i_1 presenta su mayor amplitud; así, el “peor caso” para i_1 ocurre cuando $\alpha = 0,5$. Realizando un análisis similar para el resto de componentes es posible determinar que el caso crítico para éstos se presenta en $\alpha = 0$ para L_2 y C_o y en $\alpha = 0,5$ para L_1 y $C_{1,2}$.

Después de analizar los casos críticos, se evidencia que la duración de cada estado, ya sea S2 con S4 o S1 con S3, siempre es la mitad del periodo de conmutación ($T_{sw}/2$) debido al ciclo de trabajo de la señal. En consecuencia, cualquier ecuación dinámica aplicable a estos componentes será válida durante $T_{sw}/2$, mientras que el cambio incremental de su valor, asumiendo un comportamiento estacionario del circuito, será igual a su disminución durante el resto del periodo. Esto se basa en el valor medio de las señales involucradas.

Siguiendo dicho análisis, es posible definir las ecuaciones de diseño de cada componente considerando su peor caso, según:

$$L_1 = V_i \frac{(1 - g_v(1/2))}{2f_{sw}\Delta i_1} \quad (2.16)$$

$$L_2 = V_i \frac{g_v(0)}{2f_{sw}\Delta i_2} \quad (2.17)$$

$$C_{1,2} = V_i \frac{g_v(1/2)g_i(1/2)}{2f_{sw}R_o\Delta v_{1,2}} \quad (2.18)$$

$$C_o = V_i \frac{g_v(0)(1 - g_i(0))}{2f_{sw}R_o\Delta v_o} \quad (2.19)$$

donde $C_{1,2} = \{C_1, C_2\}$ y con $v_{1,2} = \{v_1, v_2\}$.

Con estas ecuaciones es posible definir un margen de trabajo para el rizado que presentan los componentes pasivos según la necesidad y disponibilidad de componentes. En particular, para las simulaciones y el resto de esta investigación se trabaja con los valores de componentes y valores del circuito presentados en la tabla 2.2.

Usando las ecuaciones presentadas, se puede calcular el rizado en el peor caso de los componentes pasivos a utilizar. Considerando ahora una carga resistiva $R_o = 10\Omega$ se tiene que el máximo rizado esperado de las señales i_2 , v_p y v_o vienen dados por $r_{i2} = 37,5\%$, $r_{v1} = r_{v2} = 0,25\%$ y $r_{vo} = 0,076\%$, mientras que, dado que la señal i_1 es una señal alterna, entonces se define la máxima variación esperada mediante su amplitud $I_1 = \Delta i_1/2 = 2,232A$.

2.3.2. Simulación del convertidor AC-link

Para los resultados de simulación, se consideran los parámetros de la tabla 2.2 para el circuito antes mencionado de la figura 2.1, con una carga resistiva. Además, se emplean los componentes parásitos de los semiconductores SKM100GB12T4, [27] que serán utilizados en la posterior implementación, esto con el fin de obtener una simulación más acorde a los resultados experimentales a obtener. Además, cabe destacar que es necesario agregar ciertas resistencias parásitas a los componentes reactivos para permitir la correcta simulación del circuito, ya que de lo contrario, las discontinuidades comentadas anteriormente impiden realizar la simulación. Con ello se procede a obtener las formas de onda del convertidor en la simulación, en estado estacionario y dinámico; además, se entrega una comparación de éste y el modelo teórico propuesto para así preparar las simplificaciones asumidas anteriormente.

En adelante, la mayor parte de las figuras a presentar muestran pruebas con $\alpha = 0,2$ y $\alpha = 0,4$ debido a corresponden a estados que muestran adecuadamente los cambios entre las formas de onda, sin perder generalidad en ello. Por otro lado, los estados $\alpha = 0$ y $\alpha = 0,5$ corresponden a estados con condiciones particulares, por lo que habitualmente no son mostrados ya que no representan adecuadamente el comportamiento de las formas de onda del sistema.

Tras ello y para comenzar, se muestra la conducción de los diodos en el circuito simulado para verificar el esquema de conducción planteado anteriormente en la tabla 2.1 lo cual se presenta en las figuras 2.8a y 2.8b, donde efectivamente se muestra que para distintos valores de α el comportamiento de los diodos se mantiene consistente según lo planteado. Esto se refuerza al realizar un barrido de dicho parámetro, corroborando dicha información

Tabla 2.2: Valores de simulación del AC-link

Parámetro	Símbolo	Valor	Unidad	p.u.
Voltaje de entrada	V_i	100	V	1
Frecuencia de conmutación	f_{sw}	10	kHz	1
Inductor central	L_1	0.56	mH	0.28
Inductor de salida	L_2	2.00	mH	1
Capacitores centrales	C_1, C_2	1	mF	0.45
Capacitor de salida	C_o	2.2	mF	1
Resistencia de carga	R_o	10	Ω	1

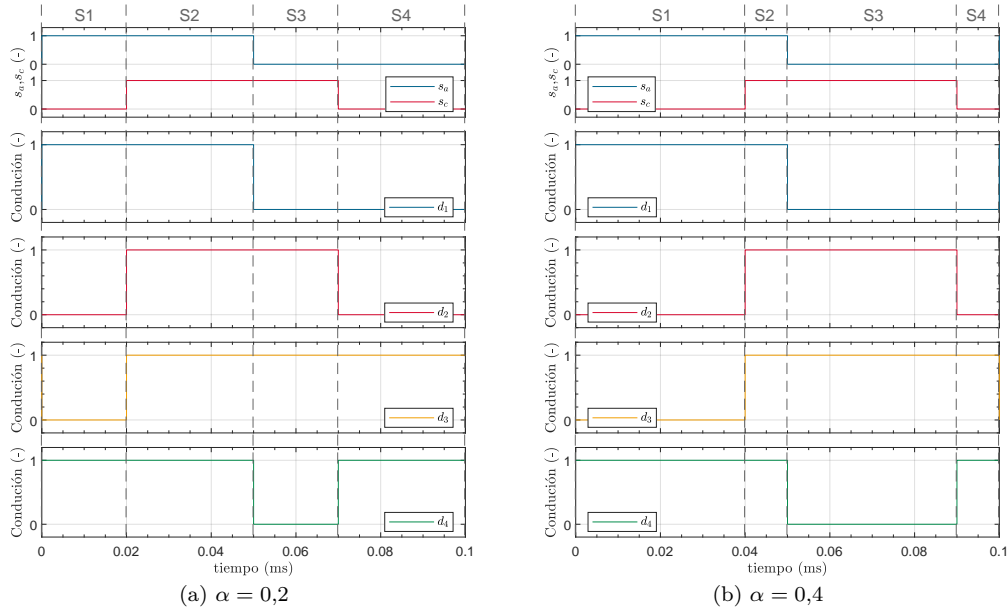


Figura 2.8: Conducción de los diodos del sistema para $\alpha = 0,2$ y $\alpha = 0,4$

a lo largo del intervalo de valores de α .

Luego, en las figuras 2.9a y 2.9b se presentan las formas de onda del convertidor en estado estacionario para $\alpha = 0,2$ y $\alpha = 0,4$ respectivamente, donde se puede observar el mismo comportamiento descrito en trabajos de investigación anteriores [23] [24]. Cabe destacar que, tal como se presentó en la figura 1.4, la señal de corriente del inductor del enlace i_1 exhibe efectivamente el comportamiento que da nombre al convertidor.

Por otro lado, en las figuras 2.10a y 2.10b se muestra el comportamiento del circuito ante cambios de escalón tanto en α como en la resistencia de carga R_o , produciendo un efecto transiente que se atenúa según el amortiguamiento del sistema. Además, se incluye la respuesta del modelo teórico; con ello, se observa que éste sigue correctamente el valor medio de las señales del circuito simulado como ya se había presentado. Sin embargo, existen ciertas discrepancias observables como la diferencia en el amortiguamiento entre ambas señales de simulación y el modelo propuesto; esto debido a que tal como se comentó anteriormente, al realizar la simulación del circuito se añaden tanto características particulares de los semiconductores así como también elementos parásitos a los componentes reactivos, los que no son considerados en el modelo teórico.

Finalmente, luego de presentar las formas de onda de simulación para su posterior comparación, se puede proceder realizar la implementación del prototipo de pruebas.

2.4. Resumen del capítulo

Este capítulo se ha realizado un resumen de la teoría y resultados previos obtenidos en el estudio en torno al convertidor AC-link, desvelando sus componentes, la operativa y las bases matemáticas que justifican su diseño y funcionamiento. Se introduce la topología

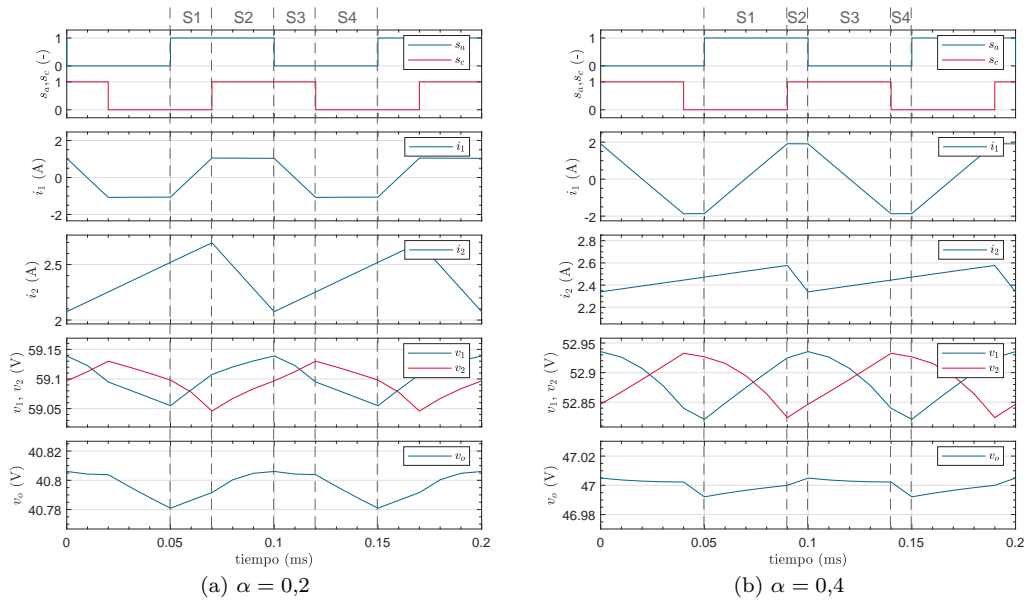


Figura 2.9: Variables de estado del sistema simulado.

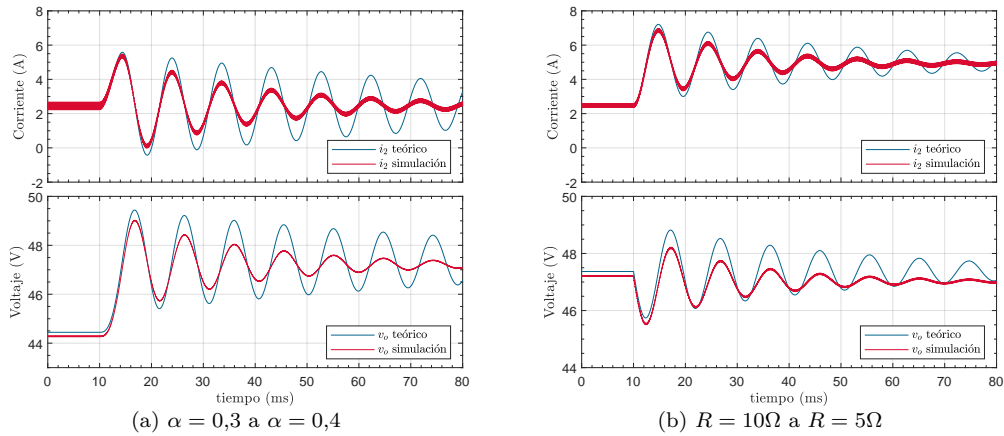


Figura 2.10: Respuesta dinámica del sistema simulado para escalón de α y escalón de carga

del convertidor, el cual basa su estructura en semiconductores, capacitores e inductores dispuestos según la figura 2.1.

A lo largo del capítulo, se ha discutido en detalle el esquema de modulación PSM, el cual mediante una manipulación fina de las fases entre las señales del disparo, logra generar el flujo de energía a través del enlace AC y el ajuste de voltaje del mismo. Mediante la PSM se generan los estados de conmutación del convertidor, donde se muestra como éstos afectan la dinámica de las corrientes y voltajes del sistema. Tras esto, se presentaron las ecuaciones dinámicas asociadas que describen el comportamiento del circuito para cada estados de operación, las cuales fueron presentadas en (2.10) y (2.10).

Por otra parte, se ha presentado la modelización del convertidor, donde se adoptan ciertas

simplificaciones para reducir las ecuaciones matemáticas que representan al convertidor, resultando en un modelo reducido que facilita la comprensión y la simulación del comportamiento del sistema.

Además, se presentaron los resultados de simulaciones que validan el modelo teórico, ofreciendo un puente crucial entre la teoría y la aplicación práctica, y se detalló la selección de componentes pasivos basada en criterios de diseño para el peor caso, lo cual es vital para asegurar un óptimo desempeño.

En conjunto, este capítulo no solo ha establecido una comprensión fundamental del convertidor AC-link, sino que también ha preparado el escenario para el siguiente capítulo con la implementación del prototipo.

DISEÑO Y CONSTRUCCIÓN DEL PROTOTIPO DE PRUEBAS

ANTES de proceder con las pruebas experimentales es necesario planificar la construcción del prototipo de pruebas, capaz de replicar los resultados obtenidos en las simulaciones.

3.1. Plan de trabajo

Para comenzar, cabe aclarar que el prototipo será enfocado únicamente en una prueba de concepto de lo propuesto, por lo que no se busca obtener un prototipo optimizado ni un producto comercial; por el contrario, se espera obtener un equipo cuyos valores máximos de tolerancia permitan posibles fallas en la operación sin comprometer la integridad del equipo y del personal que lo manipule. Aún así, el equipo debe contar con un robusto sistema de protección para mitigar las posibles consecuencias que esto podría producir.

Para realizar la implementación, se requiere la construcción misma del equipo, basado en la topología y componentes propuestos, considerando dimensionamiento, distribución y disipación de los mismos; también, se requiere una plataforma de control capaz de implementar la modulación PSM presentada anteriormente y compuertas de disparo para accionar los semiconductores del convertidor; se requiere además, fuentes de potencia dc capaces de operar en modo de fuente o carga y equipos de medición para recopilar la información requerida. Cabe destacar que el uso de una fuente dc como carga activa se encuentra dedicado para ciertas pruebas que así lo requieran, en caso contrario se operará únicamente con cargas resistivas.

El diagrama de flujo de la figura 3.1 muestra los equipos comentados anteriormente. Los modelos de los equipos usado en este montaje son: una MicroLabBox (MLBX) ds1202/ds1302 como plataforma de control, una fuente KEYSIGHT RP7963A [28] como fuente dc de entrada, una fuente Chroma 62060D-600 [29] como carga dc activa y

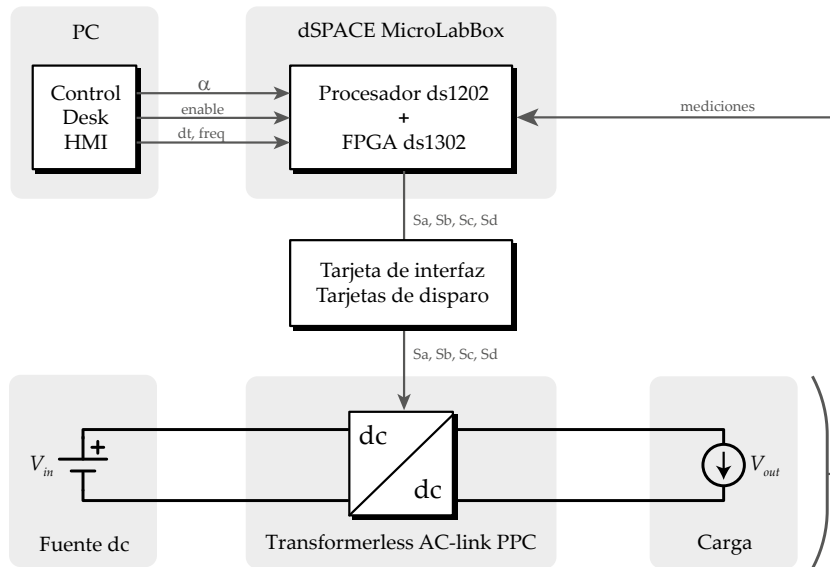


Figura 3.1: Diagrama de flujo de la construcción del convertidor

un osciloscopio KEYSIGHT InfiniiVision MSOX3034T [30] como equipo de medición. Adicionalmente, se hace uso de puntas diferenciales de voltaje, pinzas de corriente y otras herramientas complementarias según se requiera.

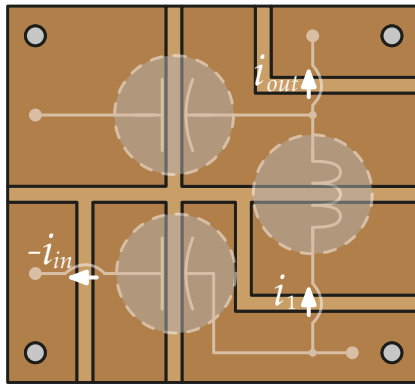
3.2. Construcción y montaje de equipo

3.2.1. Construcción del convertidor

La construcción de la topología presentada previamente en la sección anterior, requiere de cuatro semiconductores activos, cuatro semiconductores pasivos, tres condensadores y dos inductores para su construcción. En función de la holgura mencionada y futuras pruebas a realizarse con el convertidor, el prototipo es pensado en principio para un voltaje de entrada de 500V y una potencia superior a 5kW. Sin embargo, la disponibilidad de ciertos componentes, las limitantes de los mismos y la naturaleza de las primeras pruebas apuntan a la elaboración de prototipo con un voltaje de entrada máximo de 100V y una potencia máxima de 1kW, siendo ésta la potencia nominal del sistema.

Los semiconductores elegidos corresponden a módulos IGBT SKM100GB12T4 [27] cuyo voltaje de bloqueo alcanza los 1200V y su corriente nominal de 100A. Estos módulos incluyen dos semiconductores por cada uno y permiten implementar directamente una estructura de medio puente; gracias a esto, serán necesarios únicamente cuatro módulos: dos para el puente activo y dos para el puente no controlado. En el primer caso, son requeridas tarjetas de disparo para permitir la conmutación de los semiconductores mientras que los últimos se mantendrán permanentemente apagados para emplear únicamente el puente de diodos interno, por lo que no requieren tarjetas de disparo.

Como se diseñó anteriormente, los condensadores C_1 y C_2 se deberán escoger idénticos

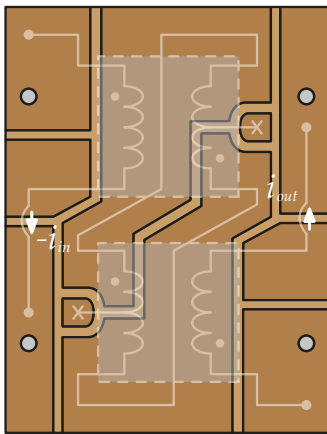


(a) Plano de construcción del circuito

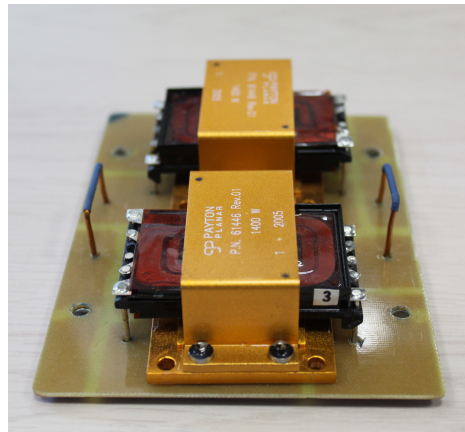


(b) Resultado construcción y montaje

Figura 3.2: PCB para la red de impedancias AC-link



(a) Plano de construcción del circuito



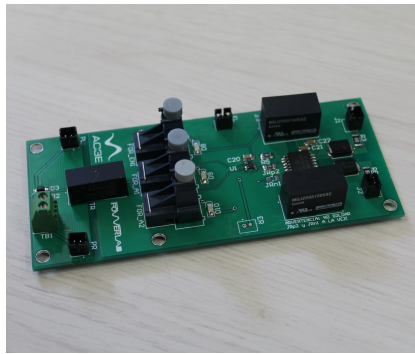
(b) Resultado construcción y montaje

Figura 3.3: PCB para el enlace de transformadores PPC

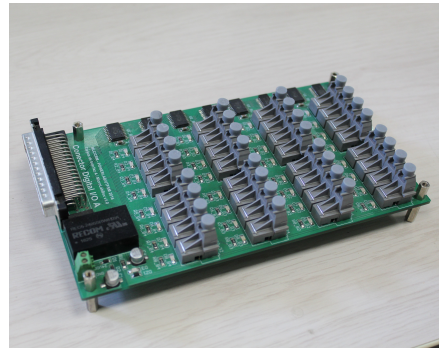
para el AC-link asegurando así una distribución homogénea de la carga entre ambos y, acorde a los parámetros de diseño, su capacitancia debe encontrarse en torno a los $1000\mu\text{F}$ y su tensión límite debe ser mayor que $2/3$ del voltaje de entrada. En cuanto al condensador de salida C_o debe tener una capacitancia superior a $2000\mu\text{F}$ y basta que su tensión límite sea mayor a $1/2$ de la tensión de entrada. Siguiendo estas consideraciones, son utilizados dos condensadores nichicon LGL2G102 [31] de $1000\mu\text{F}$ @400V para el ac-link y un condensador EPCOS B43564A0228 [32] de $2200\mu\text{F}$ @400V para el condensador de salida.

Los inductores por su parte, deben ser elegidos teniendo en cuenta su valor de inductancia, frecuencia de operación y su corriente límite, ya que según se vio en la sección anterior, la corriente máxima que fluye a través de los inductores depende directamente del valor de la inductancia de éstos; por ello, y en función del material disponible en laboratorio, se utilizó un inductor Coilcraft PCV-2-564-08L [33] de $560\mu\text{H}$, con una corriente límite de 7A para L_1 del ac-link, mientras que para el inductor de salida L_2 se emplea un reactor monofásico ITEC de 2mH, con una corriente máxima de 10A.

Con los componentes del enlace, el AC-link es construido en una placa dedicada de



(a) Tarjeta de disparo



(b) Tarjeta de FO para MLBX

Figura 3.4: Tarjetas empleadas para transmisión y recepción de señales ópticas

dimensiones $10.4\text{mm}\times 9.5\text{mm}$ cuya distribución física se presenta en la figura 3.2a, donde se incluyen puentes de medición de corriente y terminales atornillables para su ensamble directo en el convertidor. Para el caso del enlace para el PPC, se emplea una placa con similares características de dimensiones $13.8\text{mm}\times 9.5\text{mm}$; sin embargo, en lugar del enlace de componentes pasivos se emplean dos transformadores PAYTON Planar de 1400W y ratio de conversión 8:3:3 en una configuración frente-a-frente, de tal manera de lograr un ratio de conversión deseado de 1:1. La distribución física de esta placa se presenta en la figura 3.3a. La construcción de ambas tarjetas se presenta en las figuras 3.2b y 3.3b.

3.2.2. Tarjetas de disparo

A diferencia de las simulaciones, una particularidad que no se tiene en cuenta es el cómo transmitir los disparos digitales provenientes de la plataforma de control hacia los semiconductores, lo que debe ser realizado a través de tarjetas electrónicas dedicadas que deben cumplir de ciertas características tales como aislación, rangos de tensión específicos, retardos, tiempos muertos y calidad de señal.

Todas estas características fueron consideradas previamente en las tarjetas de disparo a utilizar, diseñadas por Mario López & POWERLABPOWERLAB [34] en la Universidad Técnica Federico Santa María, presentada en la figura 3.4a; sin embargo, el diseño original recibió ciertas modificaciones y mejoras, las cuales han sido documentadas en el Anexo A. A pesar de ello la función de las tarjetas es la misma, encargándose de convertir pulsos de fibra óptica (FO) en señales eléctricas acondicionadas entre -5V y 15V para cada semiconductor garantizando una aislación adecuada entre la plataforma de control y el sistema de potencia del convertidor

Dado que el módulo IGBT SKM100GB12T4 posee dos semiconductores en configuración semi-puente, las tarjetas a utilizar son ideales ya que se encuentran diseñadas para controlar dos semiconductores complementarios, añadiendo la posibilidad de generar internamente las señales de disparo para ambos semiconductores; sin embargo, es posible que futuras modulaciones requieran pulsos no complementarios, por lo que se descarta el uso de dicha característica y se le delega la generación de ambos pulsos a la plataforma de control. Se usarán entonces dos tarjetas de disparo, una para semi-puente del puente activo, con tiempo

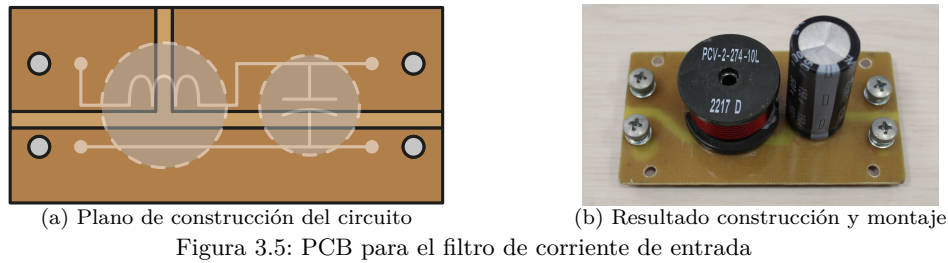


Figura 3.5: PCB para el filtro de corriente de entrada

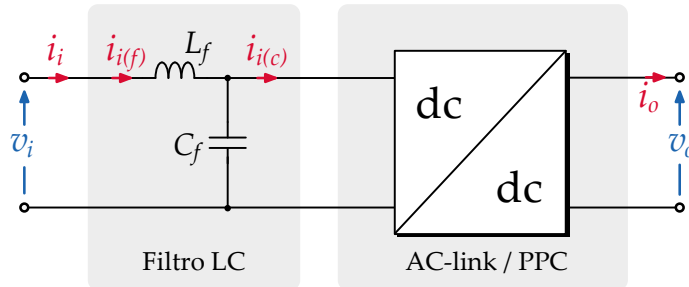


Figura 3.6: Filtro para la corriente de entrada

muerto controlado por software.

Respecto a la plataforma de control, cabe destacar que ésta no entrega directamente pulsos de FO para las tarjetas de disparo, por lo que es necesario de una tarjeta adicional encargada de convertir la salida de la MLBX en pulsos ópticos, para ello se emplea la tarjeta presentada en la figura 3.4b, diseñada también por Mario López & POWERLAB [34] en la Universidad Técnica Federico Santa María. Dicha tarjeta no sufrió modificaciones y fue construida en su totalidad.

Ambas tarjetas requieren de una alimentación externa de 24V, por lo que hace uso de una pequeña fuente de 24V para entregar la potencia adecuada para la operación.

3.2.3. Filtro de entrada

Una particularidad de la implementación se encuentra en la naturaleza de la corriente de entrada del convertidor. Tal como se vio en las simulaciones del convertidor, la corriente de entrada i_i tiene un gran contenido armónico y dinámico, lo que, según especificaciones de la fuente de entrada, no se encuentra permitido y gatillará en un bloqueo de la misma para proteger su integridad, lo cual ocurre tras exceder cierta amplitud y frecuencia en la corriente de salida, según se indica en [28].

Ante esto, es requerida la construcción e implementación de un filtro de entrada pasabajos con el fin de que la corriente que entrega la fuente sea lo más continua posible. Particularmente, se decide implementar una topología LC tal que sea posible atenuar en gran medida el ruido de conmutación, el cual será ubicado entre la fuente de entrada y la entrada del convertidor tal como se muestra en la figura 3.6; esto producirá una diferencia entre la corriente de entrada del convertidor $i_i(c)$ y la corriente que entrega directamente

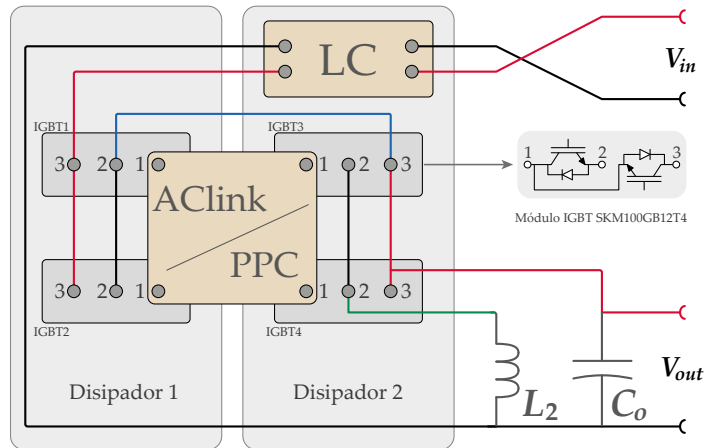


Figura 3.7: Plano de construcción del prototipo de pruebas

la fuente $i_i(f)$, donde se convendrá en adelante que $i_i = i_i(f)$. El diseño de este filtro se incluye en el anexo B.

Para su construcción, se emplea un inductor Coilcraft PCV-2-274-10L [33] de $270\mu\text{H}$ y un capacitor KEMET ESG157M500AQ5 [35] de $150\mu\text{F}$. La construcción de la tarjeta se realiza siguiendo un método similar al empleado en la construcción de los dos tipos de enlace, lo cual cuenta con la distribución física propuesta en la figura 3.5a y su respectivo resultado en la figura 3.5b.

3.2.4. Integración del prototipo de pruebas

El ensamblado de las piezas se realiza sobre dos grandes disipadores, los cuales cumplen la función de dar disipación a los semiconductores y soporte al equipo, con esto en mente, se elabora el plano de la figura 3.7. Gracias a esta estructura propuesta, los enlaces quedan ubicados particularmente en el centro de ambos disipadores, con los terminales alineados directamente sobre los semiconductores, lo que permite un fácil intercambio entre las distintas placas de AC-link y PPC. Los componentes de salida C_o y L_2 quedan fuera de la plataforma provista por los disipadores. Se provee de un nodo común para las conexiones de tierra.

Finalmente, tras las labores de montaje e implementación se consigue el prototipo de pruebas de la figura 3.8, donde se muestran la ubicación y conexión final de todos los equipo, contando semiconductores, placa de filtro, placa de enlace, plataforma de control, placa de fibra óptica y tarjetas de disparo. Las fuentes de voltaje, tanto la de salida como la de entrada se encuentran conectadas a sus respectivos terminales pero ubicadas en un estante aparte y como se relató anteriormente, ocasionalmente se conecta una resistencia como carga.

De los equipos de medición solo se observan las puntas correspondientes a las protecciones que serán detalladas más adelante, el resto de equipos de medición como el osciloscopio y las puntas adicionales tanto de corriente como de voltaje son incluidos a medida que se van realizando las distintas pruebas, por lo que se incorporarán según se necesiten.

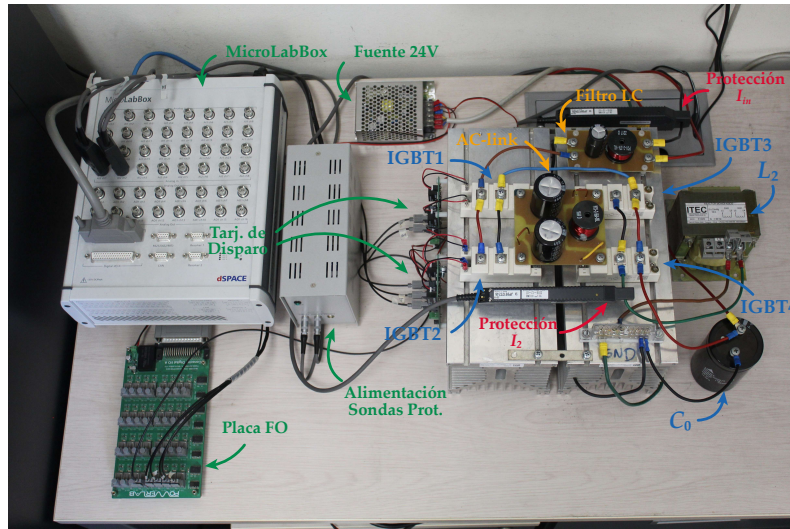


Figura 3.8: Construcción final prototipo de pruebas

3.3. Programación y descripción de algoritmos de modulación

La plataforma de control MLBX de dSPACE es un equipo que posee en su interior una CPU que trabaja en conjunto con una FPGA, lo que permite al usuario trabajar ambos niveles de abstracción simultáneamente. El vínculo entre las dos unidades se realiza mediante buses de datos de escritura y lectura que pueden ser definidos por el usuario en la medida que lo necesite.

La CPU se divide en dos procesadores: El *NXP QorIQ P5020*, *dual-core*, *2 GHz* se encuentra destinado a tareas de tiempo real, mientras que el *NXP QorIQ P1011*, *800 MHz* se encuentra dedicado únicamente para tareas de comunicación con el host; sin embargo, en adelante no se hará distinción entre ellos, denominándose como la unidad ds1202. Esta unidad, administra el acceso a la memoria, controla la comunicación con el computador, gestiona el uso de temporizadores, etc. La ds1202 permite al usuario implementar operaciones numéricas tales como lazos de control, cálculos de parámetros, entre otros; adicionalmente permite al usuario entablar comunicación directamente con ésta mediante el diseño de interfaces HMI (del inglés “Human machine interface”) en el software Control Desk. La FPGA *Xilinx Kintex-7 XC7K325T* se encarga de la administración de todos los periféricos y conectores del panel, esta unidad es denominada ds1302. Para realizar las tareas mencionadas, la ds1302 destina parte del hardware disponible para dicha función, dejando al usuario una parte cercana al 20%, lo que es un porcentaje bastante reducido pero que resulta suficiente para muchas tareas que requieran realizar actuaciones y/o lecturas rápidas, tales como accionamiento de contactores, lectura de señales de disparo, implementación de tiempos muertos, entre otras. La velocidad que pueden llegar a alcanzar las operaciones en ésta unidad es significativamente mayor que la unidad ds1202, alcanzando una frecuencia de 100Mhz.

La programación de la MLBX se puede realizar de varias formas, pero la más sencilla de ellas es a través del software Simulink de MATLAB. En éste, es posible describir mediante

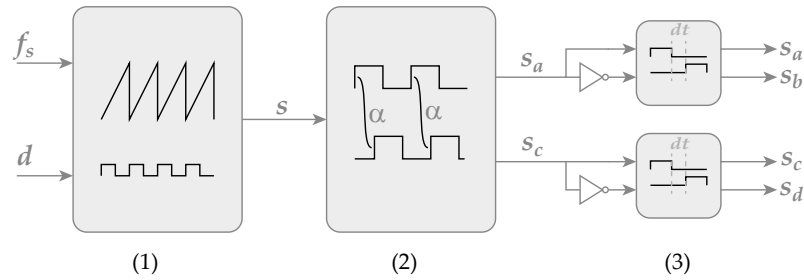


Figura 3.9: Diagrama de alto nivel para la implementación de modulación

bloques tanto la unidad ds1202 (mediante la librería dSPACE RTI1202) como la ds1302 (mediante la librería Xilinx Reference Blockset), así como también describir las conexiones y comunicaciones entre ellas y el exterior; sin embargo, existen grandes diferencias entre estos entornos de programación ya que se trata de dispositivos muy distintos entre sí.

Al tratarse de una FPGA, los bloques de Simulink son convertidos en líneas de HDL (del inglés “Hardware description language”) para la unidad ds1302, lo que tiene ciertos impactos en el uso de recursos físicos de dicha unidad. Si se tiene en cuenta que se dispone del 20 % de recursos para el usuario, la implementación realizada debe optimizarse lo suficiente para no exceder el total disponible. Por lo anterior, se recomienda delegar a la unidad ds1202 la mayor cantidad de operaciones numéricas posibles, así como recurrir, en la medida de lo posible, a la descripción mediante máquinas de estados de los módulos a implementar en la ds1302. Afortunadamente, para esto último, Simulink permite incluir directamente archivos en lenguaje Verilog, facilitando la descripción de este tipo de módulos.

La MLBX posee funciones predeterminadas para generar señales PWM de una determinada frecuencia en sus salidas digitales, cuya lógica se encuentra precargada por defecto en la unidad ds1302: sin embargo, esta característica no permite el libre ajuste de frecuencia ni ajuste de fase entre las señales generadas, por lo que dicha característica deberá ser implementada manualmente, creando una descripción HDL para la unidad ds1302.

3.3.1. Implementación de la modulación

Para la implementación de la PSM se tiene en consideración el diagrama de alto nivel provisto en la figura 3.9, donde cada bloque simboliza un módulo a implementar. En (1) Se tiene un generador PWM con un ciclo de trabajo definido por el parámetro d (el cual se fija en 50 % para la modulación requerida), a una determinada frecuencia definida por el parámetro f_s , generando la señal de conmutación s ; dicha señal es desfasada según el valor de la señal α mediante (2), generando dos señales de conmutación desfasadas un cierto ángulo entre sí, s_1 y s_2 ; luego, se obtiene un par complementario para cada una de éstas señales mediante un negador y son enviadas a los bloques de tiempo muerto (3), lo que inserta un tiempo de espera definido por el parámetro dt , donde ambas señales se mantienen en cero para evitar cortocircuitos en los semiconductores, obteniéndose finalmente s_a , s_b , s_c y s_d .

Siguiendo las consideraciones detalladas anteriormente, se propone implementar todo el esquema de modulación en la unidad ds1302, salvo por el valor de la señal α , el cual

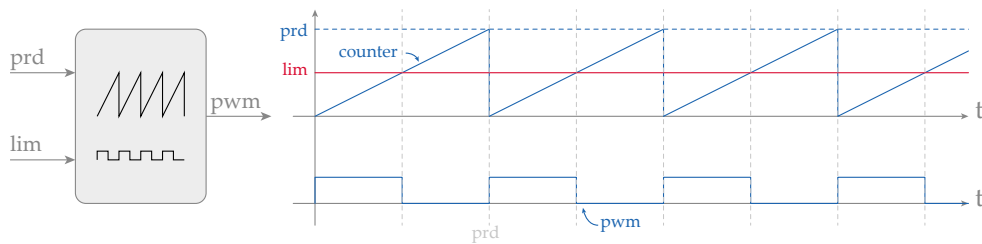


Figura 3.10: Operación del módulo *pwmgen.v* para la generación de una señal PWM

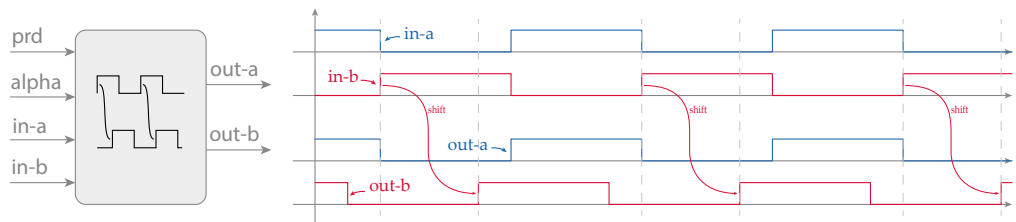


Figura 3.11: Operación del módulo *pshift.v* para la generación de desfase entre portadoras

es manipulado por la unidad ds1202 y luego, por el usuario en la HMI de ControlDesk. Adicionalmente, se decide incluir la frecuencia y el tiempo muerto como señales manipulables por desde la unidad ds1202 y por ende, por el usuario, aumentando enormemente la flexibilidad del equipo. Para cuidar el uso de recursos de la unidad ds1302, las variables numéricas que son entregadas a la unidad desde la ds1202 son escaladas proporcionalmente al número de ciclos de reloj.

A continuación se comenta brevemente la descripción de hardware realizada para la unidad ds1302 para cada uno de los módulos mencionados. Detalles adicionales, máquinas de estado y el código mismo son presentados en el anexo C.

- (1) El generador PWM se describe en el módulo *pwmgen.v* que corresponde a un comparador simple donde el período **prd** determina el número máximo de cuenta y el valor a comparar **lim** siempre se encuentra en la mitad de éste, de manera que el ciclo de trabajo de la señal de salida **pwm** siempre es del 50%, como se muestra en la figura 3.10.
- (2) Para generar el desfase variable de las señales de conmutación se describe el módulo *pshift.v* presentado en la figura 3.11, el cual consiste en una FSM encargada de desplazar un cierto número de ciclos de reloj a la señal de entrada **in-b**, esto mediante la señal **alpha**. Este módulo asume internamente que la señal de entrada posee un ciclo de trabajo del 50% por lo que las salidas siempre tendrán dicha amplitud, además al igual que el módulo anterior, el periodo también depende de la señal de entrada **prd** para permitir así un ajuste externo de frecuencia.
- (3) En cuanto al tiempo muerto, se emplea el módulo *deadtime.v* presentado en la figura 3.12, donde se emplea una FSM encargada de introducir una cantidad de ciclos

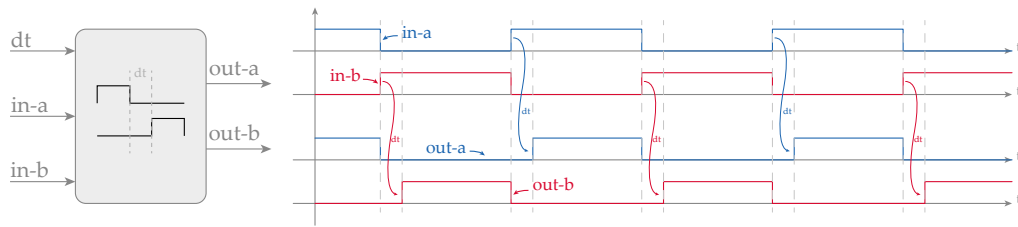


Figura 3.12: Operación del módulo *deadtime.v* para la generación de tiempos muertos

de espera definido por la variable **dt** al momento de detectar el encendido de cualquiera de las dos señales. El módulo se encuentra diseñado para señales complementarias, por lo que no se recomienda su uso para señales que no corresponden a éste tipo.

3.3.2. Algoritmo de protecciones

Un punto fundamental en la implementación de un equipo experimental es el diseño de protecciones que permitan mantener la integridad de los equipos empleados y de aquellas personas que se encontrarán manipulando el equipo.

Los eventuales puntos de protección son aquellos en los que se debe asegurar que no sean excedidos los valores de tensión o corriente nominales. Por ello y dado que el primer objetivo en cuanto a niveles de potencia ronda 1kW se decide como variables críticas la corriente de entrada i_{in} y la corriente del inductor de salida i_2 , con el fin de proteger el sistema antes excesivas corrientes de arranque o que el inductor reciba más de cierto nivel de corriente continua respectivamente.

Por ello, es implementado un algoritmo de protección vía software para las corrientes descritas anteriormente. Los algoritmos emplean como entrada la medición de las variables en cuestión (en este caso, una sonda de corriente) medidos mediante los ADC de la MLBX; mientras que la salida será una señal interna capaz de detener temporalmente la ejecución de la modulación hasta que sea retomada manualmente mediante la HMI.

En un principio se pensó en implementar estos algoritmos en la unidad ds1302, sin embargo, dado que el muestreo que poseen los ADC en la unidad ds1302 es de 100ns, cualquier perturbación ocurrida en la medición podría activar la protección y detener la ejecución. Para evitar esto y para evitar el uso de filtros digitales que eventualmente ocuparían una mayor cantidad de recursos de la unidad ds1302 se optó por implementar los algoritmos de protección en la unidad ds1202 lo que si bien implica una reducción en la capacidad de muestreo de las posibles fallas, permitiría filtrar posibles ruidos de medición precisamente mediante ésta característica.

3.3.3. Descripción final MicroLabBox

Al unir la descripción de hardware de la modulación, los algoritmos de protección y ciertos bloques de unión entre las secciones, se obtiene el diagrama final de Simulink para ambas unidades de la MLBX, presentado en las figuras 3.13 y 3.14. Cabe destacar que el uso de la plataforma MLBX, su programación y descripción de hardware mediante Simulink

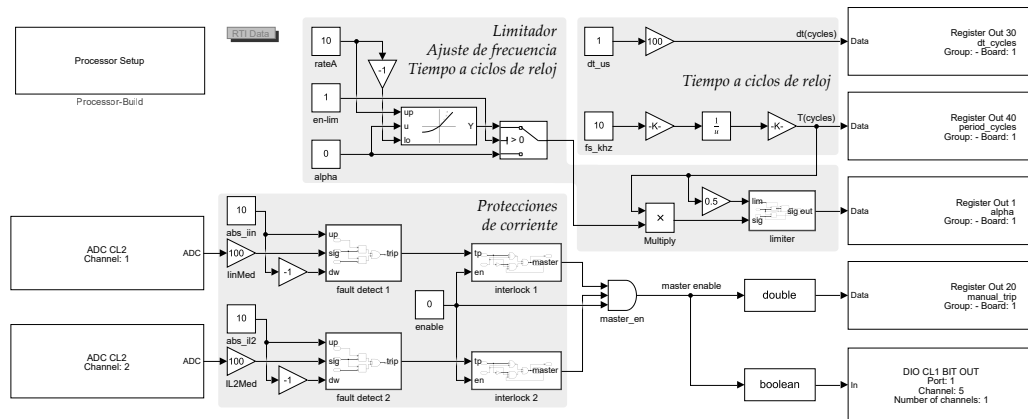


Figura 3.13: Implementación unidad ds1202 en Simulink

fueron basados en la documentación proporcionada por Felipe Osorio [36] y Mario López [34] en sus respectivas memorias y manuales.

En la unidad ds1202, las variables **dt_us**, **fs_khz**, **alpha**, **enable**, **abs_iin** y **abs_il2** son manipuladas desde ControlDesk; las corrientes críticas **IinMed** y **IL2Med** son recibidas mediante los ADC y convertidas en unidades físicas mediante la escala de conversión del mismo ADC, luego son enviadas a los bloques **fault detect 1,2** e **interlock 1,2** que se encargan de detectar las fallas y detener la operación del sistema, respectivamente; las señales **dt_cycles** y **period_cycles** son enviadas a la unidad ds1302 directamente en números de ciclos de reloj proporcionales a la frecuencia de conmutación deseada, mientras que la señal de **master_enable** es enviada tanto a la unidad ds1302 (pasando a llamarse **manual_trip**) como a la salida digital (asignada al puerto IO5). Asimismo, la señal **alpha** también es escalada según el número de ciclos de reloj pero además existe la posibilidad de agregar un limitador de transiente ajustable y así evitar los cambios bruscos de referencia.

Por otro lado, la unidad ds1302 recibe las señales entregadas por la unidad ds1202 y realiza las respectivas separaciones de éstas; la señal **dt_cycles** llega a los bloques de tiempo muerto, la señal **period_cycles** llega a los módulos de pwm mientras que la señal **alpha** llega directamente al módulo de desfase; la señal **manual_trip** detiene la generación de la pwm y desactiva las salidas digitales; las señales complementarias son generadas mediante bloques **not**; finalmente, las salidas de las señales de disparo son enviadas a las salidas digitales de la MLBX (específicamente puertos IO1, IO2, IO3 e IO4).

3.4. Interfaz humano-máquina

Para manipular los parámetros del sistema y monitorear las distintas variables mientras se utiliza el convertidor se crea una HMI en ControlDesk, programa vinculado directamente con la MLBX y la implementación realizada mediante Simulink. La interfaz se presenta en la figura 3.15, donde se enumeran las características que ésta posee.

1. El indicador **master_en/Out1** corresponde al valor de la variable **master_enable** y muestra el estado de encendido o apagado del sistema completo. Este indicador

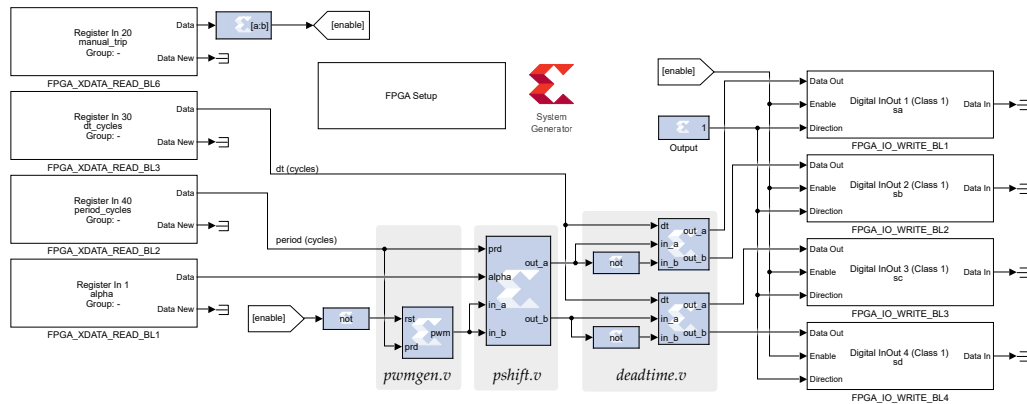


Figura 3.14: Implementación unidad ds1302 en Simulink

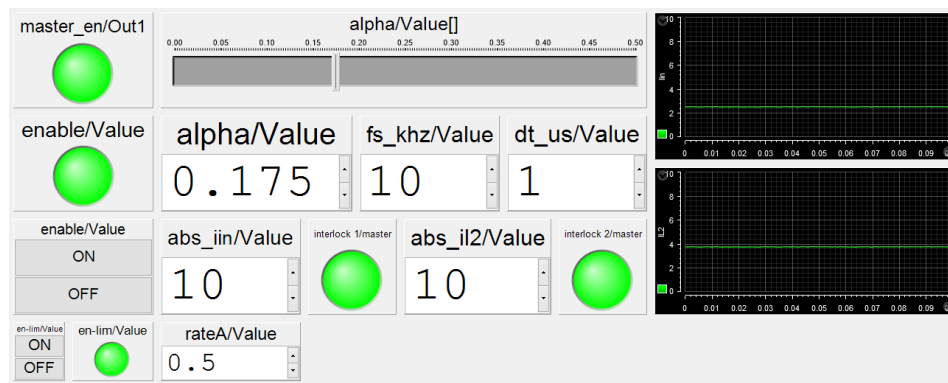


Figura 3.15: Interfaz de usuario en ControlDesk

depende tanto del encendido manual como del estado de las protecciones.

2. El indicador **enable/Value** corresponde al valor de la variable **enable** y es posible manipular su valor mediante los botones ON (1) / OFF (0) debajo de dicho indicador.
3. Es posible modificar el valor de la variable **alpha** mediante el deslizador superior o la entrada de texto debajo de éste, en incrementos de 0.125.
4. Es posible ajustar el valor de **fs_khz** y **dt_us** mediante las entradas de texto en pantalla, en múltiplos de 1kHz y 0.1µs respectivamente.
5. Las protecciones de **abs_iin** y **abs_il2** son ajustadas mediante el valor absoluto máximo permitido para cada variable, con incrementos de 0.1A. Adicionalmente, se muestran los indicadores correspondientes a cada protección para permitir al usuario conocer cuál protección es la que ha detenido la operación del sistema.
6. Finalmente, es posible monitorear la forma de onda **IinMed** y **IL2Med** mediante la lectura y conversión del valor de su respectivo ADC.

3.5. Resumen del capítulo

En este capítulo se describe el diseño y la construcción del prototipo de pruebas del convertidor, basado en la topología y los componentes propuestos en el capítulo de diseño. El prototipo se compone de cuatro módulos IGBT, cuatro diodos, tres condensadores, dos inductores, un filtro de entrada, una plataforma de control, una tarjeta de interfaz óptica, cuatro tarjetas de disparo y dos fuentes dc. Se detallan los parámetros de diseño, la distribución física y el montaje de cada uno de estos elementos, así como las conexiones y comunicaciones entre ellos.

Se explica también la programación y la descripción de los algoritmos de control implementados en la plataforma de control, que consiste en una MicroLabBox de dSPACE que contiene una CPU y una FPGA. Se utiliza el software Simulink de MATLAB para describir mediante bloques las funciones de ambas unidades y las interfaces con el exterior. Se destaca la necesidad de implementar manualmente la modulación PSM propuesta en la FPGA, debido a las limitaciones de las funciones predeterminadas de la MicroLabBox. Se describen los módulos encargados de generar las señales PWM, desfasarlas según la señal α , insertar tiempos muertos y enviarlas a las tarjetas de disparo.

Finalmente, se presenta el resultado final del prototipo de pruebas, mostrando la ubicación y la conexión de todos los equipos. Se indica que los equipos de medición se incorporan según se requieran para las distintas pruebas, que se detallarán en el próximo capítulo.

PRUEBAS Y RESULTADOS EXPERIMENTALES

CON el prototipo de pruebas construido, se comienzan las pruebas preliminares para verificar la integridad del equipo. Dado que en primera instancia el objeto de estudio es el convertidor AC-link se decide realizar todas las pruebas preliminares con este enlace.

4.1. Pruebas preliminares

Posterior a revisión preliminar de las conexiones, se decide iniciar las primeras pruebas con pequeños incrementos de voltaje de entrada usando una resistencia de carga de $R_o = 10\Omega$ en lugar de la fuente DC como se describía previamente. El propósito de éstas pruebas radica en la necesidad de detectar cualquier posible falla interna de algún componente y/o configuración de software antes de proceder con mayor potencia.

4.1.1. Señales de disparo

Dado que se trata de una modulación experimental se quiere verificar primeramente que los pulsos de disparo generados por la MLBX sean efectivamente los recibidos por las tarjetas de disparo y que, a su vez, los disparos generados por éstas se encuentren en los tiempos, tensiones y desfases adecuados.

Por lo anterior es que se prueban ambas tarjetas de disparo separadas del resto del hardware, probando primeramente distintos valores de α y el respectivo desfase obtenido, todo esto a una frecuencia de conmutación fija $f_s = 10\text{kHz}$ y un tiempo muerto de $dt = 1\mu\text{s}$. Como se puede observar en la figura 4.1 se generan las cuatro señales de conmutación entre -5V y 15V con una frecuencia de 10kHz y efectivamente existe un desfase según α entre las señales s_a y s_c así como entre las señales s_b y s_d respectivamente. Para evaluar si el desfase obtenido entre las señales de disparo es el adecuado se realiza una comparativa entre el desfase esperado y el desfase que debería presentarse en cada caso, según se presenta en

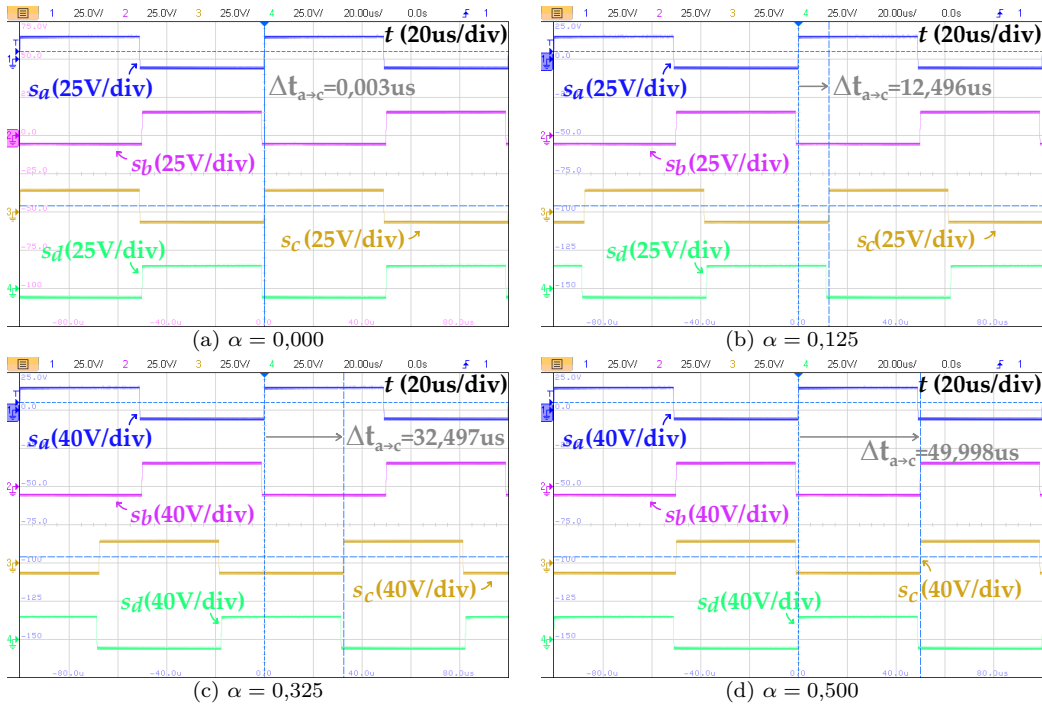


Figura 4.1: Señales de disparo para distintos valores de α

la Tabla 4.1 donde se observa que el error porcentual entre éstos es del orden 10^{-1} , siendo despreciable.

Adicionalmente a esta prueba, se realiza también una variación tanto de frecuencia f_s como de tiempo muerto dt , con el fin de asegurar la correcta modificación en tiempo real de dichos parámetros. En la figura 4.2 se pueden observar las señales de conmutación a 9kHz y 16kHz respectivamente, con $\alpha = 0,0$ y $dt = 1\mu s$ para ambos casos, obteniéndose un error porcentual despreciable del orden 10^{-3} en ambos casos. En el caso del tiempo muerto, la figura 4.3 muestra el tiempo muerto obtenido para $0,8\mu s$ y $1,4\mu s$, con $\alpha = 0,0$ y $f_s = 10kHz$ en ambos casos; sin embargo, es posible observar que existe una diferencia de cercana a los 30ns entre valor esperado y valor obtenido y es que efectivamente la señal tarda un cierto tiempo en propagarse a través de las tarjetas de disparo, ya que se incluyen transmisores, receptores de fibra óptica y controladores de puerta que inducen cierto retardo de propagación.

Tabla 4.1: Desfase esperado y desfase medido para distintos valores de α

Valor de α	Desfase esperado (μs)	Desfase obtenido (μs)	Error absoluto (%)
0,000	0,00	0,003	0.30
0,125	12,5	12,496	0.03
0,325	32,5	32,497	0.01
0,500	50,0	49,998	0.00

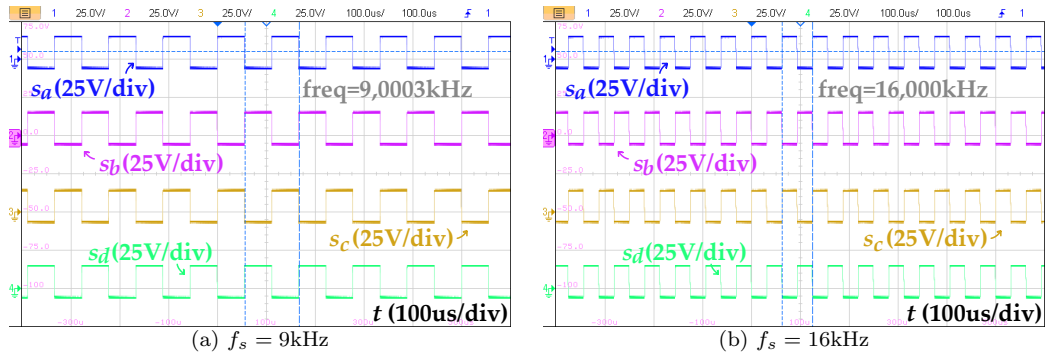


Figura 4.2: Señales de disparo para distintas frecuencias de conmutación f_s

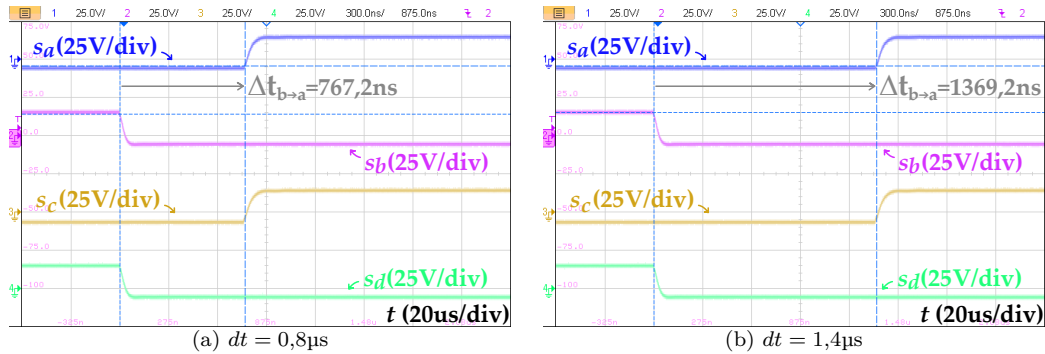


Figura 4.3: Señales de disparo para distintos tiempos muertos dt

4.1.2. Resultados experimentales a baja tensión

Inicialmente, se configura el sistema a una frecuencia de conmutación de 10kHz, tiempo muerto de 1µs y ambos límites de protección en $\pm 10A$. Se procede inicialmente con 10V de entrada y $\alpha = 0$. Se observa que el sistema no activa las protecciones y que el voltaje medido a la salida es $v_o = 2,199V$ por lo que se procede con incrementos de α , donde el voltaje aumenta como se esperaba hasta alcanzar un valor de $v_o = 3,754V$ para $\alpha = 0,5$. Si bien los valores son bastante lejanos a los 3,33V y 5V que se esperarían para las correspondientes ganancias de tensión, dichas pruebas logran confirmar que el convertidor se encuentra en primera instancia, operando correctamente.

Se decide posteriormente incrementar el voltaje de entrada hasta 40V, donde es posible obtener un voltaje de salida $v_o = 11,77V$ para $\alpha = 0$ y $v_o = 18,25V$ para $\alpha = 0,5$ lo que a diferencia del caso anterior, se asemeja un poco más a lo que podría esperarse. Tras esto se procede a observar las formas de onda del convertidor en estado estacionario.

Para observar correctamente las formas de onda en el osciloscopio, en adelante se presentan dos tipos de capturas. En la primera captura se presentan las señales de disparo s_a y s_c para observar el desfase entre éstas y por ende, ver notoriamente los cambios de estado y junto a estas dos señales se muestran las corrientes de ambos inductores i_1 e i_2 , por lo que se identifica como captura de formas de onda de corriente. En la segunda captura se muestra únicamente una señal de disparo s_a para ajustar la adquisición de datos del

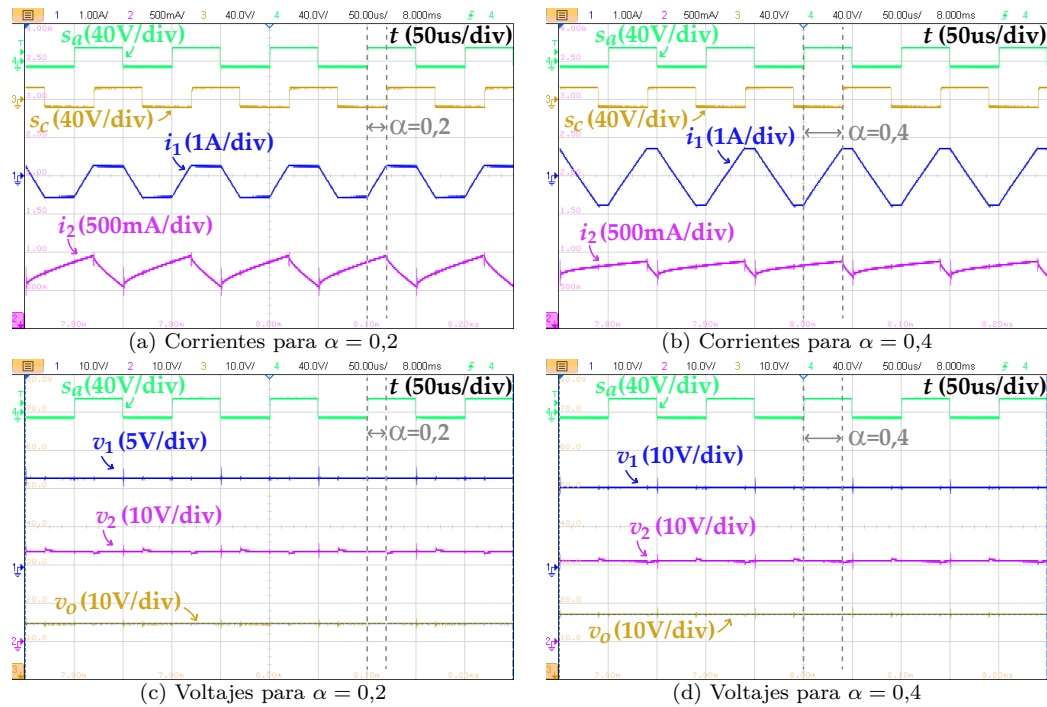


Figura 4.4: Variables de estado del sistema para $\alpha = 0,2$ y $\alpha = 0,4$ a baja tensión

osciloscopio y luego se presentan las formas de onda de todas las tensiones, v_1 , v_2 y v_o , por lo que se identifica como captura de formas de onda de voltaje.

En la figura 4.4 se presentan las primeras formas de onda del convertidor, en particular estas se muestran para los valores $\alpha = 0,2$ y $\alpha = 0,4$ al igual que a cómo se realiza en simulaciones. Se puede apreciar que las formas de onda obtenidas también son adecuadas con lo esperado, no obstante, ya se pueden apreciar ciertas diferencias entre lo obtenido y lo simulado, lo que será comentado más adelante.

Se decide elaborar una curva con el valor de voltaje de salida obtenido para cada valor de α , con el fin de corroborar que se sigue correctamente el comportamiento esperado. Tal como se presenta en la figura 4.5, la curva de tensión si bien sigue la misma tendencia que el voltaje teórico, se aprecia una cierta diferencia entre éstos lo que se puede asociar a la caída de tensión de los semiconductores empleados ya que particularmente corresponde a un valor constante de 1,73V. Otra posibilidad se atribuye a que el convertidor se encuentra trabajando por debajo del punto de operación asociado al convertidor, lo que produce dicho nivel de discrepancias entre el modelo y los resultados obtenidos. Sin embargo, el impacto que tiene dicho fenómeno es tan solo un 9 % de error promedio respecto de la tensión máxima de salida, lo que es completamente aceptable para un prueba preliminar.

4.1.3. Efecto del filtro de entrada

Uno de los factores a verificar, que el filtro de entrada propuesto en la sección anterior en la (Fig. 3.6) cumpla el trabajo para el cual fue diseñado, por lo que se debe verificar que

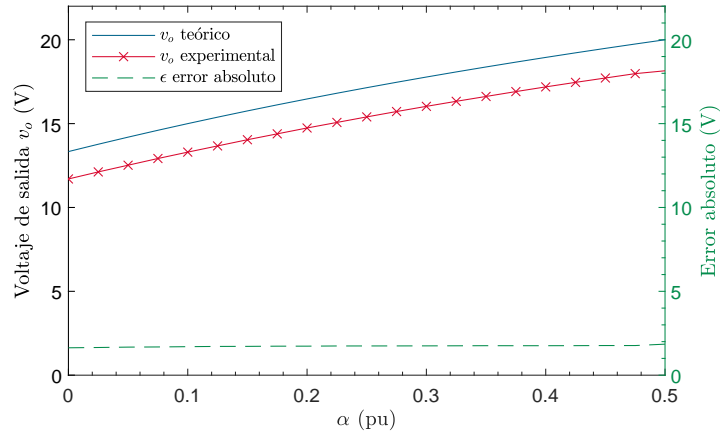
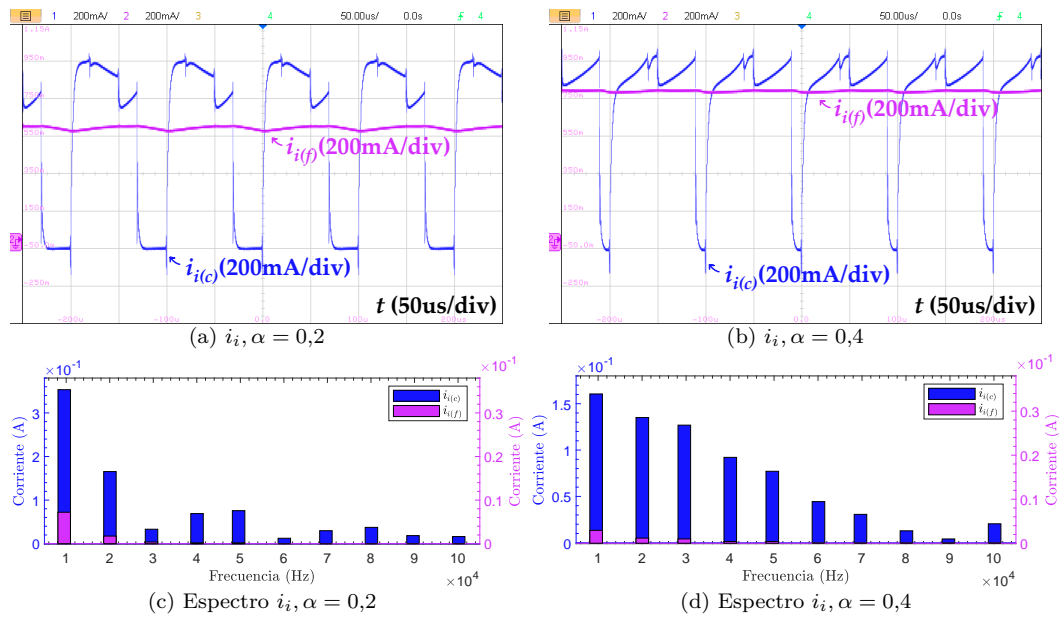
Figura 4.5: Gráfica de voltaje teórico y voltaje experimental para $v_i = 40V$ 

Figura 4.6: Efecto del filtro en la corriente de entrada

la corriente de entrada hacia la fuente sea lo más continua posible respecto de la corriente de entrada que da hacia el convertidor. Por ello y como se mencionó anteriormente se hace la diferencia de la corriente entrada antes del filtro $i_{i(f)}$ y la corriente de entrada después del filtro $i_{i(c)}$, donde luego simplemente se conviene que $i_i = i_{i(f)}$

Como se puede observar en las figuras 4.6a y 4.6b, el filtro consigue atenuar la corriente de entrada del convertidor para distintos valores de α obteniéndose la corriente $i_{i(f)}$ hacia la fuente en lugar de la corriente $i_{i(c)}$. Esta interacción altera mínimamente las formas de onda vistas previamente ya que no interfiere en la dinámica de conmutación del resto del circuito mientras que respeta el límite de dinámica de la fuente de entrada.

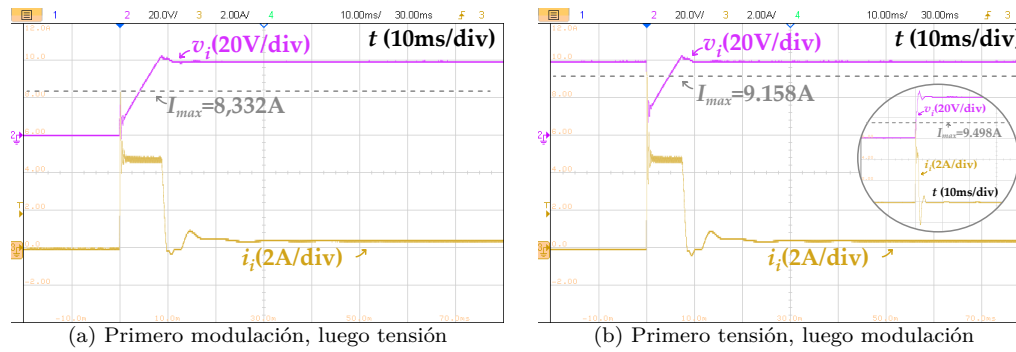


Figura 4.7: Variables de entrada ante encendido del sistema sin precarga

Adicionalmente, para asegurar el correcto desempeño en frecuencia del filtro se presenta el espectro de ambas corrientes (antes y después del filtro) en las figuras 4.6c y 4.6d. Se puede observar que la frecuencia fundamental del espectro es naturalmente la frecuencia de conmutación que se emplea, la cual en este caso es $f_s = 10\text{kHz}$, y posteriormente el resto son armónicos de dicha frecuencia. Tras analizar los datos numéricos, se observa que la amplitud de la fundamental i_{i1} es reducida de $i_{i1(c)} = 0,3533\text{A}$ a $i_{i1(f)} = 0,0072\text{A}$ para $\alpha = 0,2$ y de $i_{i1(c)} = 0,1605\text{A}$ a $i_{i1(f)} = 0,0029\text{A}$ para $\alpha = 0,4$, representando una atenuación superior a 30dB, lo que es suficiente para el propósito para el cual ha sido diseñado.

4.1.4. Corriente de encendido

Un factor preocupante en el sistema y pese a que éste opera correctamente, es que se observa un pico de corriente de entrada al ser encendido el equipo, al igual que en lo visto en simulaciones. La prueba a realizar para presentar dicho fenómeno consta con un voltaje de entrada $v_i = 40\text{V}$, límites de corriente establecidos en $\pm 10\text{A}$ para ambas protecciones mediante ControlDesk y 5A como límite de corriente establecido por la fuente de entrada.

El fenómeno ocurre de forma distinta según cual sea el orden de encendido del sistema: Al ser encendida la modulación primero y luego la tensión de la fuente ocurre lo presentado en la figura 4.7a, obteniéndose un valor máximo de corriente $I_{max} = 8,332\text{A}$; en caso contrario, al ser encendida la fuente de entrada primero y luego ser encendida la modulación de los semiconductores se observa la forma de onda de la figura 4.7b, obteniéndose un valor máximo de corriente $I_{max} = 9,158\text{A}$, notar que esta última requiere de haber encendido la fuente previamente, lo que genera de igual manera un pequeño impacto que se ve en la burbuja de la misma figura, con un máximo de $I_{max} = 9,498\text{A}$. Lo observado ocurre producto de la diferencia de tensión y corriente de los componentes pasivos, lo cual, al no contar con un circuito de precarga o una modulación dedicada para dicho propósito es de esperar que los componentes pasivos se carguen súbitamente, exhibiendo un pico de corriente bastante elevado como se vio en ambos casos. Se observa que ambos casos, se excede incluso el límite de corriente impuesto por la propia fuente mas no el de las protecciones, sin embargo, se encuentran muy cercanas al límite ésta; en ambos casos, luego del punto máximo, la corriente es limitada por la fuente a un valor efectivamente cercano a 5A .

Un hecho interesante a destacar es que el área del pico de la figura 4.7a es similar a la suma

de ambas áreas de la figura 4.7b (encendido de fuente y de convertidor), lo cual equivale naturalmente a la carga eléctrica transferida al sistema para precargar los componentes pasivos y pese a que dicha transferencia ocurra en distintos instantes de tiempo, la carga necesaria en ambos casos sigue siendo la misma. Esto lleva a concluir que en ambos casos será necesaria una precarga de componentes, sin embargo, se desea que esto ocurra dentro de límites controlados para no gatillar alguna protección y mucho menos dañar un componente.

Dependiendo de la naturaleza de la aplicación en la que se pueda emplear el convertidor, no siempre es posible modificar la tensión de entrada o elegir si encender o no el paso de tensión hacia el convertidor, por ello para el desarrollo de esta tesis se busca una solución para el caso de la figura 4.7b, considerando que la fuente de tensión de entrada siempre se encuentra activa. Además, se busca una solución manual que lejos de ser algo definitivo, permitiría realizar las pruebas requeridas sin mayores inconvenientes.

Implementar un circuito de precarga manual puede ser realizado de dos formas: conectar un circuito resistencia-interruptor a la entrada que, una vez precargados los componentes pasivos, sea desconectado mediante el uso de dicho interruptor; por otro lado y similar al caso anterior, se piensa en emplear en su lugar una resistencia variable a la entrada del circuito, la cual una vez encendido el sistema descienda gradualmente su valor hasta ser reducido a 0Ω . Con esto en mente y con el fin de probar ambos métodos se emplea una resistencia de 10Ω fija con un interruptor manual y una resistencia variable de 20Ω , producto de la disponibilidad. Cabe destacar que la ubicación de los circuitos de precarga en ambos casos se conecta en serie al terminal positivo de la fuente DC de entrada, antes del filtro LC, además únicamente en las pruebas siguientes se hará la diferenciación del voltaje de entrada antes $v_{i(f)}$ y voltaje de entrada después $v_{i(c)}$ del componente de precarga, similar a la sección anterior.

Es posible apreciar en la figura 4.8a que el pico de corriente al encender el sistema con la resistencia activada es de tan solo $I_{max} = 0,745A$ a diferencia del alza vista en la burbuja de la figura 4.7b. Luego, tras encender el interruptor para desconectar la resistencia, es posible ver en la figura 4.8b, que si bien existe un alza de corriente significativa de $I_{max} = 4,272A$ ésta es considerablemente menor que en el caso de la figura 4.7b. Lo anterior es debido a que se presenta un cambio de tensión menor y cuyo impacto de encendido ocurre a través de la resistencia de encendido; sin embargo, pese a que es un alza de corriente menor, sigue siendo un impacto importante en la corriente de entrada. Dado que dicho pico de corriente es menor y su implementación es fácilmente automatizable, se considera como una posibilidad viable para el encendido del convertidor mas no una solución definitiva.

Por otro lado, las figura 4.9a y figura 4.9b se presenta el efecto de la segunda alternativa propuesta, donde se desplaza manualmente el reóstato para disminuir su resistencia a cero. Al encender el convertidor el alza de corriente es imperceptible dado que la resistencia inicial del reóstato utilizado es el doble que la resistencia de encendido anterior, obteniéndose una corriente de $I_{max} = 0,214A$; luego, al disminuir el valor del reóstato a cero, el valor de la tensión que recibe el convertidor aumenta gradualmente, lo que produce que la corriente de entrada también lo haga, sin embargo, ya para valores más cercanos a 0 el cambio de tensión es más brusco, produciendo un desnivel de tensión ligeramente apreciable que luego gatilla un alza de tan solo $I_{max} = 1,643A$, valor considerablemente menor al las alzas vistas en las figura 4.7b o 4.8b. Esto ocurre gracias a que el cambio del valor resistivo se realiza

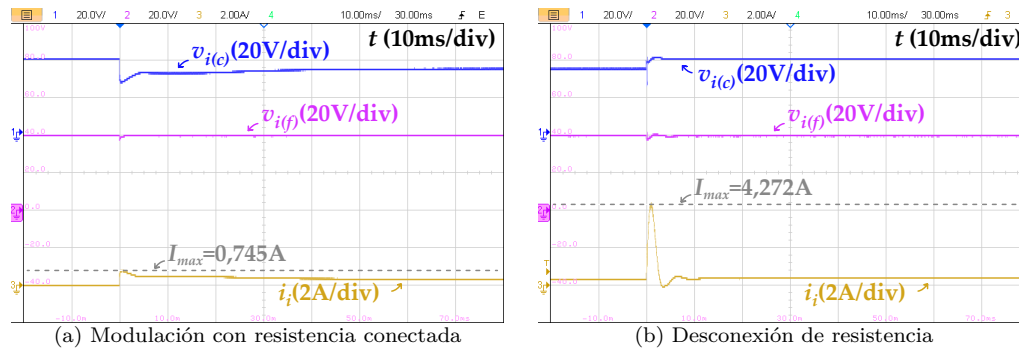


Figura 4.8: Variables de entrada ante encendido del sistema con circuito de precarga resistencia-interruptor

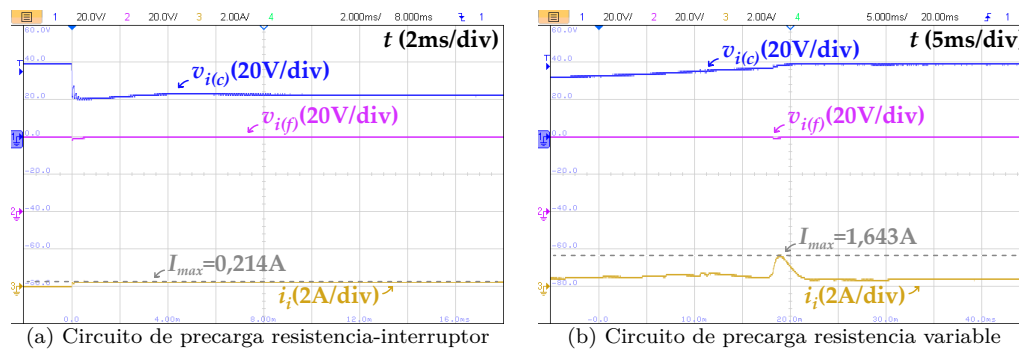


Figura 4.9: Variables de entrada ante encendido del sistema con circuito de precarga.

gradualmente en un intervalo de tiempo más extenso que en el caso anterior lo que ocasiona que el pico de corriente se convierte en una pendiente creciente en lugar de un aumento abrupto, disminuyendo enormemente el valor máximo que alcanza la corriente de encendido. Pese a que esta opción también requiere de un usuario que controle dicho componente, se considera la opción más viable para el encendido en las pruebas del convertidor, siendo de hecho la opción que será usada efectivamente para obtener tensiones de entrada más elevadas sin gatillar las protecciones del dispositivo.

4.2. Pruebas experimentales del convertidor AC-link

Tras haber verificado las pruebas preliminares y haber completado la implementación del circuito de precarga, se proceden a realizar las pruebas formales del convertidor. Dichas pruebas son realizadas a una tensión de entrada $v_i = 100\text{V}$, una frecuencia de $f_s = 10\text{kHz}$, tiempo muerto $dt = 1\mu\text{s}$ y una carga de $R_o = 10\Omega$. Se procede directamente con la adquisición de datos mediante la obtención de formas de onda y mediciones punto a punto en las distintas pruebas.

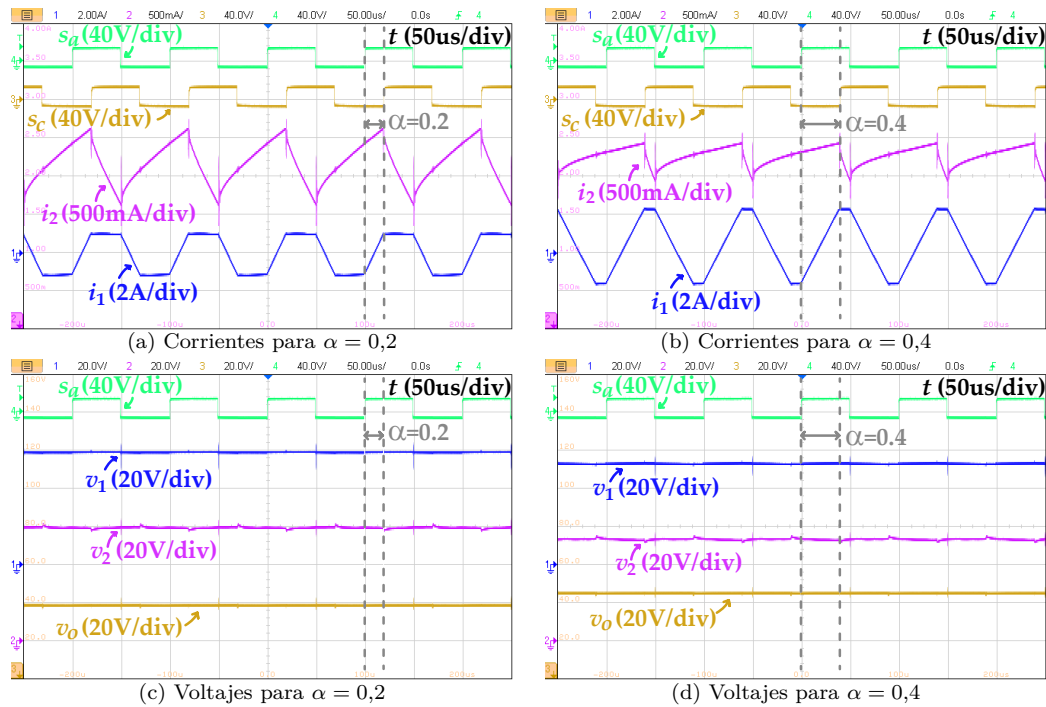


Figura 4.10: Variables de estado del sistema experimental para $\alpha = 0,2$ y $\alpha = 0,4$

4.2.1. Verificación del modelo en estado estacionario

Al igual que en la verificación a baja tensión, se muestran en la figura 4.10 las formas de onda de los casos relevantes $\alpha = 0,2$ y $\alpha = 0,4$, en estado estacionario.

En particular, la figura 4.10a y la figura 4.10b se ilustran las capturas de corriente donde las formas de onda de la corriente dependen efectivamente del desplazamiento dado por el coeficiente α . La corriente del inductor del AC-link i_1 exhibe el comportamiento característico de carga y descarga de los estados presentados S_1 y S_3 , además se puede observar que presenta un valor medio $\bar{i}_1 = -0,471A$ para $\alpha = 0,2$ y $\bar{i}_1 = -0,029A$ para $\alpha = 0,4$. Por otro lado, mientras que la corriente del inductor i_2 exhibe la pendiente asociada a los estados S_1 , S_3 y S_4 la cual a diferencia de la primera, presenta un valor continuo mayor que el anterior de $\bar{i}_2 = 2,220A$ para $\alpha = 0,2$ y $\bar{i}_2 = 2,303A$ para $\alpha = 0,4$.

La figura 4.10c y la figura 4.10d muestran las capturas de tensión de todos los condensadores del circuito. Estas señales presentan valores casi continuos, con un pequeño rizado que depende del estado de conmutación del convertidor, que apenas es perceptible ya que la magnitud del rizado es inferior al 1%. Los valores medios de tensión obtenidos para $\alpha = 0,2$ son $\bar{v}_1 = 59,11V$, $\bar{v}_2 = 59,42V$ y $\bar{v}_o = 39,66V$, mientras que los valores obtenidos para $\alpha = 0,4$ son $\bar{v}_1 = 52,96V$, $\bar{v}_2 = 53,17V$ y $\bar{v}_o = 46,00V$.

Los resultados que se comentan anteriormente vienen a verificar parte del modelo simplificado en estado estacionario para (2.14) y (2.15), además de comprobar experimentalmente las hipótesis reductoras propuestas en la sección 2.2.1. En el primer caso, se puede ver que la corriente i_o es proporcional a la corriente que pasa a través del inductor

Tabla 4.2: Errores obtenidos en la verificación de la ecuación de continuidad

Valor de α	(2.5) $\epsilon = \bar{v}_1 - \bar{v}_2 $	(2.6) $\epsilon = \bar{v}_1 - \bar{v}_o - \bar{v}_{in} $	(2.6) $\epsilon = \bar{v}_1 - \bar{v}_o - \bar{v}_{in} $
0,2	0,21	1,04	0,83
0,4	0,31	1,23	0,92

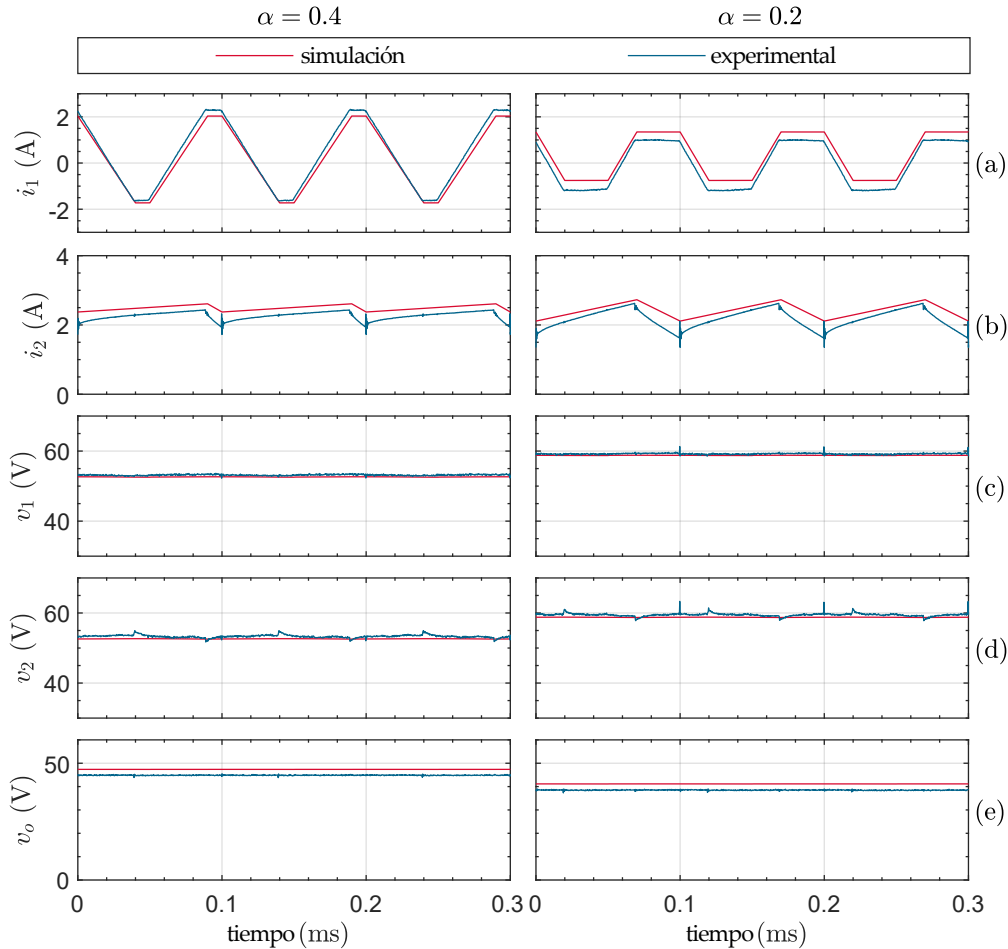


Figura 4.11: Variables de estado del sistema simulado y sistema experimental, en estado estacionario

i_2 ; resultando en un error $\epsilon = |i_2 - i_o G_i| = 0,039$ para $\alpha = 0,2$ y $\epsilon = |i_2 - i_o G_i| = 0,047$ para $\alpha = 0,4$, donde la corriente de salida media \bar{i}_o es calculada mediante el voltaje de salida medio \bar{v}_o y el valor experimental de la resistencia de carga $R_o = 10,4\Omega$. Por otro lado, para la hipótesis simplificadora ocurre que en ambos casos se cumple que la diferencia de tensión entre los capacitores del AC-link es cercana a cero mientras que la tensión bloqueada por el enlace del convertidor efectivamente es cercana a la diferencia entre el voltaje de entrada y el voltaje de salida para ambos casos de α . Lo anterior se sintetiza numéricamente en la Tabla 4.2. Debido a la magnitud de los errores en ambos casos, es posible atribuir su existencia tan solo a errores de mediciones y no a una discrepancia propia de los modelos

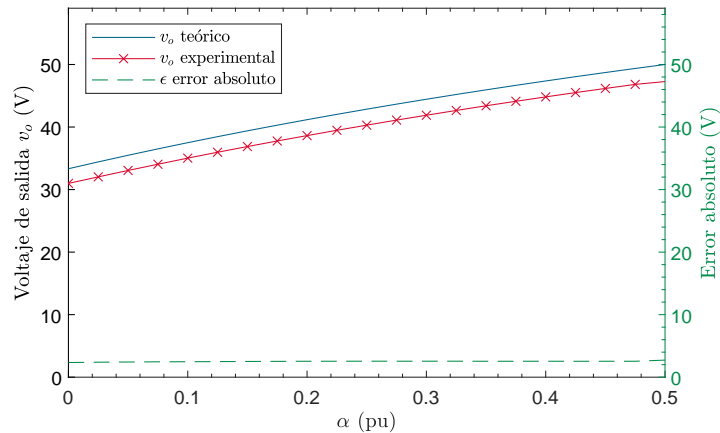


Figura 4.12: Voltaje teórico y voltaje experimental

propuestos.

Con el fin de señalar las diferencias entre las formas de onda experimentales y las formas de onda esperadas por simulación se presenta la figura 4.11. Es posible observar distorsiones en los picos de las formas de onda de todas las variables de estado, sin embargo, éstas distorsiones son bastante menores con lo que se observa en la señal en sí; si se observa más en detalle, éstas perturbaciones son producidas precisamente en los cambios de estado, donde temporalmente se producen picos de tensión y corriente debido a conectar y desconectar componentes pasivos. Por otro lado, también se observan ciertas dinámicas en dichos cambios de estado, lo que ocurre debido a los elementos parásitos de cada uno de éstos componentes, no incluidos en el modelo de simulación. Adicionalmente, se observa una ligera pendiente en la corriente i_1 en los que serían los estados S_2 y S_4 respectivamente donde se esperaría que la corriente fuese constante, lo que viene a ser nuevamente una consecuencia de la existencia de elementos parásitos en los componentes del sistema que descargan ligeramente el inductor L_1 cuando éste se encuentra cortocircuitado.

Finalmente y al igual que en la verificación a baja tensión, se realiza una gráfica comparativa entre la curva de tensión de salida obtenida mediante simulación y la curva de tensión de salida obtenida en las pruebas a $v_i = 100V$. Como se puede observar en la figura 4.12, pese a trabajar con un nivel de tensión y potencia mayores, el error numérico es mayor obteniéndose un promedio de 2,52V; ante esto, se teoriza que puede deberse a que pese a trabajar a un nivel de tensión mayor, la corriente de salida es aún muy baja, por lo que el sistema aún se encuentra trabajando bajo su punto de operación óptimo, sin embargo, el impacto de éste diferencia ha disminuido a un promedio de tan solo 5% respecto de la tensión máxima de salida, lo que indica que a mayor tensión de referencia, menor es dicho impacto y que posiblemente existe un punto en el que dicho fenómeno sea incluso menor.

Pese a esto, es sabido que en un convertidor de potencia, el voltaje de salida varía levemente respecto de la carga empleada, ya que factores como el rizado del convertidor son diseñados para cierto rango de potencia, sin embargo, el modelo teórico no considera el efecto de la carga ni el voltaje de caída de los semiconductores por lo que naturalmente

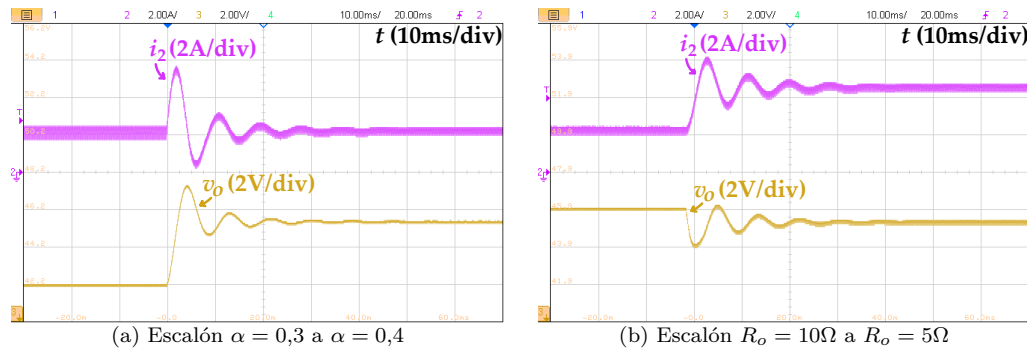


Figura 4.13: Respuesta dinámica del sistema experimental para escalón α y escalón de carga

se espera que exista una leve discrepancia entre dichos valores, produciendo un error que a medida que aumenta la tensión de referencia se vuelve menos relevante.

Tomando en cuenta lo mencionado anteriormente y en base a los resultados presentados en la gráfica presentada en la figura 4.12 es que se puede verificar la otra parte del modelo simplificado, cumpliéndose la tendencia de la ganancia del convertidor propuesta en (2.14).

4.2.2. Verificación del modelo dinámico

Una vez verificado el comportamiento estacionario del convertidor se procede a analizar el comportamiento dinámico, dado que éste es esencial para comprender su estabilidad, respuesta a transitorios y optimización del diseño. Este análisis proporciona una visión detallada del funcionamiento del sistema bajo diferentes condiciones de operación, permitiendo particularmente validar el modelo dinámico del sistema presentado en (2.10) y (2.11).

Para evaluar el comportamiento dinámico del convertidor, se realizaron pruebas de respuesta a cambios en la señal de referencia α y en la carga resistiva. En la figura 4.13a se presenta la respuesta del sistema a un cambio en de $\alpha = 0,3$ a $\alpha = 0,4$ sin el limitador de transiente, lo que resulta en un aumento en la tensión de salida y una disminución en la ondulación de la corriente del inductor L_2 debido al incremento drástico en el valor de α , observándose una oscilación en la tensión de salida y la corriente del inductor L_2 .

Por otro lado, en la figura 4.13b, se muestra una situación similar, pero con un aumento en la carga resistiva, aumentando la carga de $R_o = 10\Omega$ a $R_o = 5\Omega$. En este caso, se observa una oscilación similar, pero la corriente de salida aumenta mientras que la tensión de salida se ve afectada negativamente debido al aumento en la corriente de carga, disminuyendo ligeramente su valor.

Similar a como se vio anteriormente, en la figura 4.14 es posible comparar gráficamente las formas de onda obtenidas por el convertidor con las formas de onda esperadas tanto en simulación como con el modelo teórico. Dado que el modelo estacionario ya fue analizado, el análisis sólo se centra en la respuesta dinámica del sistema, donde es posible observar que los resultados experimentales exhiben ciertas diferencias tanto con el modelo teórico como con los resultados de simulación. Por parte del modelo teórico se exhibe un factor de amortiguamiento más holgado en las oscilaciones que los resultados experimentales ya

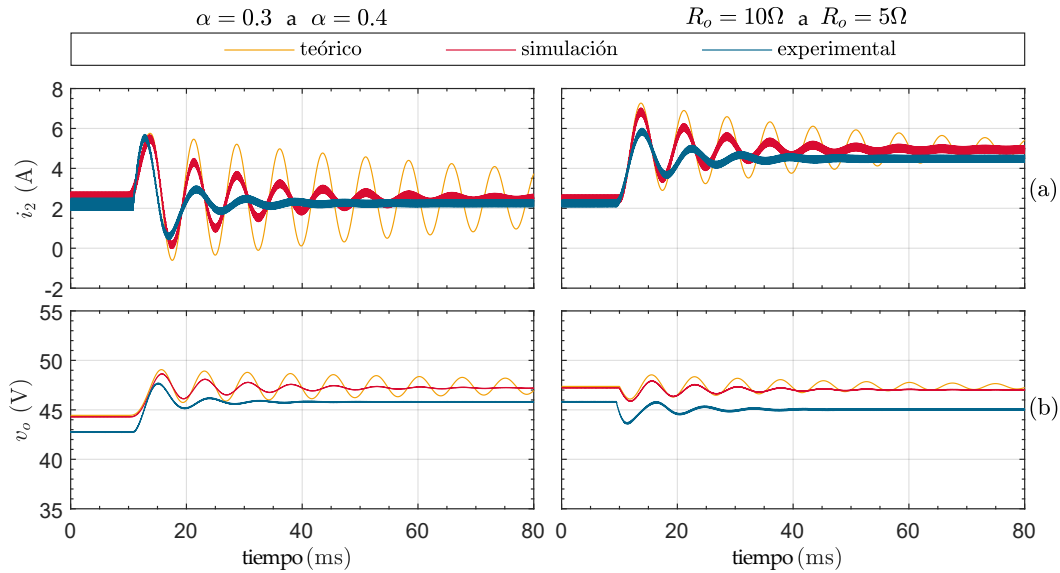


Figura 4.14: Validación experimental de formas onda dinámicas del sistema

que en la teoría no existe mayor componente que provea de amortiguación a la resonancia que la resistencia de carga, sin embargo, en la práctica tanto los semiconductores como los componentes pasivos presentan los ya nombrados elementos parásitos que inducen errores entre modelo y resultados, es por ello que los resultados experimentales se asemejan más hacia lo que son los resultados de la simulación que en este caso incluye parte de dichos fenómenos; aún así, y debido tanto a dicho fenómeno como a discrepancia entre los valores teóricos y experimentales de los propios componentes, es que existe una cierta diferencia en el periodo de oscilación de los resultados experimentales, aunque no alcanza a ser más del 10% de diferencia.

Cabe destacar que dicho comportamiento dinámico exhibe aumentos significativos en las corrientes del convertidor, similar al fenómeno presentado en la corriente de entrada para la precarga de componentes y que efectivamente al existir una diferencia de voltaje abrupto, los componentes pasivos son desbalanceados, similar al caso del encendido. Lo anterior genera nuevamente alzas de corriente que fácilmente gatillan las protecciones del circuito, es por ello que se confirma el uso de un limitador de transiente ante los cambios de α para así realizar una transición lenta entre un punto de referencia y otro, garantizando una íntegra operación del convertidor. Sin embargo, a diferencia del caso anterior, no es posible controlar ante un cambio súbito de carga ya que normalmente esto suele ocurrir al conectar nuevos equipos o al producirse alguna falla, por lo que, de existir un incremento súbito de carga, el convertidor se desactiva producto de las protecciones del sistema y serán requerido estudios posteriores para presentar alternativas de operación ante estos casos.

4.2.3. Eficiencia y análisis de pérdidas

Tras verificar la ganancia del convertidor, se procede a evaluar el desempeño del convertidor, llevando a cabo un análisis de su eficiencia y proporcionando así una métrica

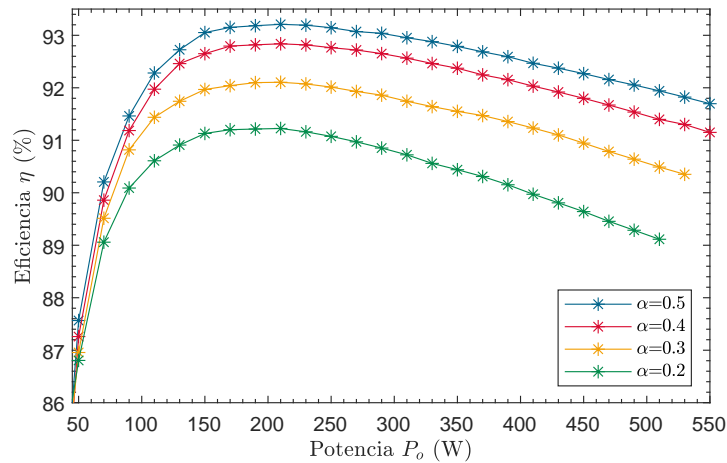


Figura 4.15: Gráfica de eficiencia del AC-link para distintos valores de α

esencial para comparar su rendimiento. Durante estas pruebas, se emplea una fuente de corriente continua en lugar de la resistencia R_o , y se realiza un barrido de diferentes valores de α en un espectro de potencias de carga dentro de los límites que permiten las protecciones del convertidor, lo que lleva a potencias desde $P_o = 30W$ hasta $P_o = 550W$. Cabe destacar que no todas las curvas de eficiencia alcanzan a ser muestreadas hasta $P_o = 550W$ dado que en algunos casos, principalmente para valores de α más pequeños, la corriente obtenida en las muestras excedía el límite permitido por las protecciones, apagando el convertidor.

En la figura 4.15 se muestra que la eficiencia del convertidor aumenta a medida que la potencia procesada incrementa, hasta alcanzar un punto óptimo donde comienza a disminuir. Este patrón es común en los convertidores de potencia, ya que, ante una mayor demanda de corriente, las pérdidas internas del sistema también aumentan. Por otro lado, se observa que a medida que el valor de α aumenta, la eficiencia total del sistema también se incrementa. Este fenómeno sugiere que, al aumentar la tensión de salida del convertidor, es posible lograr el mismo nivel de potencia con menores pérdidas, lo que implica una menor demanda de corriente y, por ende, una mayor eficiencia.

En particular, se destaca que el convertidor alcanza una eficiencia máxima del 93.2% a una potencia de salida de 210W y $\alpha = 0,5$, lo que demuestra un rendimiento notablemente alto para el sistema de conversión de potencia. Esta eficiencia superior al 90% en el amplio rango de potencias indica un buen desempeño, a pesar de tratarse de un prototipo cuyos semiconductores se encuentran trabajando únicamente a tan solo 100V y 10A mientras que su punto nominal corresponde a los 1200V y 100A. Con esto y gracias a los resultados obtenidos respaldan la eficacia y el potencial del convertidor propuesto para diversas aplicaciones de electrónica de potencia.

4.3. Resumen del capítulo

En este capítulo se presentan las pruebas y resultados experimentales realizados con el prototipo de pruebas del convertidor AC-link reductor de tensión. Se describen las pruebas

preliminares, las pruebas experimentales del convertidor AC-link y se analizan los resultados obtenidos.

Las pruebas preliminares consistieron en verificar el correcto funcionamiento de las señales de disparo, el efecto del filtro de entrada, la corriente de encendido y las protecciones implementadas. Se comprobó que las señales de disparo generadas por la plataforma de control coincidían con las esperadas, que el filtro de entrada reducía el contenido armónico de la corriente de entrada y que la corriente de encendido era limitada por el circuito de precarga y que las protecciones actuaban ante las correspondientes situaciones de sobrecorriente.

Las pruebas experimentales del convertidor AC-link se realizaron variando el ángulo de desfase α entre 0 y 0,5 y la tensión de entrada v_i entre 40 y 100 V. Se midieron las variables de estado del sistema, tales como las tensiones de los condensadores, las corrientes de los inductores y la tensión de salida. Se comprobó que el convertidor era capaz de reducir la tensión de entrada en un factor proporcional a α y que el comportamiento dinámico era estable ante cambios de referencia y de carga; Además se observó que la eficiencia del convertidor era superior al 90% para valores de α para un amplio rango de operación del convertidor.

Finalmente, con todos los datos obtenidos se logra comprobar la primera parte de la hipótesis, verificando que el convertidor AC-link reductor de tensión sin transformador admite un modelo promedio según las ecuaciones propuestas en el capítulo 2.

COMPARATIVA GENERAL

TRAS la validación experimental del convertidor AC-link, es necesario estudiar cual es el impacto que tiene este convertidor respecto de lo que ya se encuentra disponible actualmente. En particular, el principal candidato para realizar una comparativa directa con el AC-link es el PPC, cuyo enlace está compuesto por un transformador en lugar de la red de impedancias que propone el AC-link.

5.1. Pruebas experimentales del convertidor parcial

A continuación, se presentan los resultados experimentales del convertidor parcial clásico los que, a diferencia del análisis detallado realizado para el convertidor AC-link, no forman parte de la verificación experimental de éste, dado que su funcionamiento es ampliamente conocido en la literatura [7] [8], como se mencionó anteriormente. En su lugar, se presentarán datos relevantes sobre eficiencia, potencia de salida y otros parámetros de rendimiento, los cuales dependen de los componentes con los que es construido el equipo y no del enlace propiamente tal, esto con el fin de realizar una comparativa entre ambos convertidores en condiciones similares de construcción, manteniendo los mismos componentes pasivos, tarjetas de disparo y semiconductores. Cabe destacar que para la obtención de dichos datos y gracias a la construcción del equipo, solo se reemplaza el enlace central del AC-link por el enlace central de transformadores.

$$g_v(\beta) = \frac{2\beta}{1 + 2\beta} \quad (5.1)$$

En particular, el PPC usado para comparar viene dado por la figura 5.1, donde su ganancia de voltaje viene dada por (5.1) y tal como se puede ver, la ganancia de voltaje del PPC $g_v(PPC)$ describe una curva distinta a la que se describe mediante la ganancia de voltaje del AC-link $g_v(AC-L)$. Dado lo anterior y para competir en igualdad de condiciones con el convertidor AC-link, se hará uso del parámetro β para indicar su respectivo desplazamiento

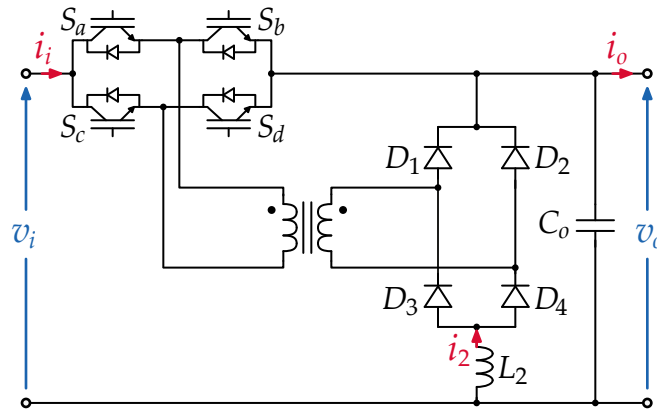


Figura 5.1: Convertidor PPC reductor para la comparación [1]

Tabla 5.1: Valores típicos de α y β y su respectiva ganancia de voltaje g_v equivalente

Valor de α	Ganancia de voltaje g_v	Valor de β
0,00	$5/15 \approx 0,333$	0,25
0,10	$6/16 \approx 0,375$	0,30
0,20	$7/17 \approx 0,412$	0,35
0,30	$8/18 \approx 0,444$	0,40
0,40	$9/19 \approx 0,474$	0,45
0,50	$10/20 \approx 0,500$	0,50

de fase tal que permita obtener la misma ganancia de voltaje genérica g_v en ambos convertidores. En base a lo anterior es posible definir β en función de α tal como:

$$\beta = \frac{1 + 2\alpha}{4} \quad (5.2)$$

Un ejemplo de la conversión a valores típicos para la comparativa según (5.2) vienen dados por la tabla 5.1, donde se observa que β es equivalente a lo que es α para el convertidor AC-link, es decir $\beta = \alpha_{PPC}$. Para facilitar la comprensión al lector, se usará β en pruebas inherentes al PPC mientras que se usará directamente la ganancia de voltaje g_v cuando se requiera presentar comparaciones entre ambos convertidores.

Por completitud, se verifica la ganancia de voltaje del convertidor PPC lo cual se muestra en la figura 5.2. Se puede apreciar que el convertidor parcial, dentro del rango respectivo de β posee un error similar en la implementación de la curva de tensión, lo que viene a verificar que dicha discrepancia en el caso del convertidor AC-link precisamente proviene del resto de componentes del circuito.

5.1.1. Eficiencia

Uno de los datos relevantes para la comparativa entre el AC-link y el PPC es la eficiencia que presenta este último en igualdad de condiciones, por lo que se realiza el mismo barrido de potencia presentado anteriormente empleando valores desde $P_o = 30W$ hasta $P_o = 550W$.

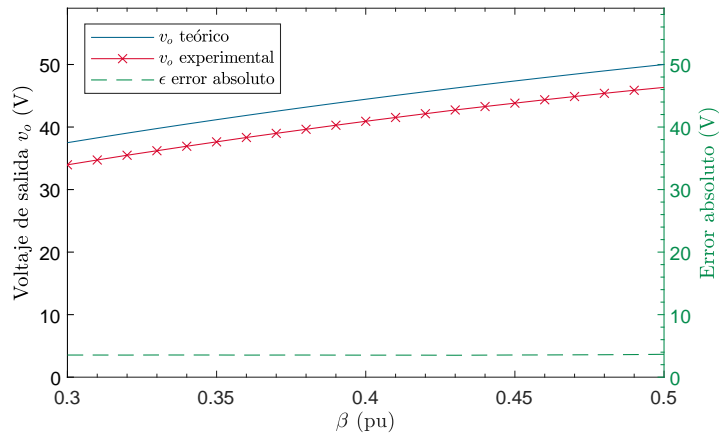


Figura 5.2: Gráfica de voltaje teórico y voltaje experimental para el PPC

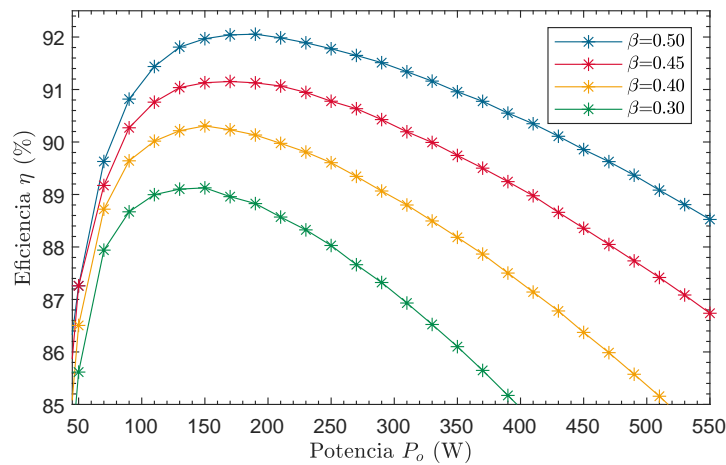


Figura 5.3: Gráfica de eficiencia del PPC para distintos valores de β

Como se puede observar en la figura 5.3, se emplean valores equivalentes de β para realizar los barridos de potencia respectivos, obteniéndose curvas de eficiencia muy similares a las del caso del AC-link, sin embargo, es posible apreciar que la eficiencia máxima alcanzada en este caso corresponde tan solo a un 92% con un valor de $\beta = 0,5$. Además, es posible apreciar que a altas potencias, y principalmente para una alta corriente, el convertidor en general presenta un desempeño inferior al esperado, lo que viene a sugerir que el problema de eficiencia global es producto nuevamente de los componentes con los que está fabricado el convertidor, el punto de operación y otros factores externos al tipo de enlace que se utilice.

5.2. Métricas de comparación

Para realizar una comparativa entre ambos convertidores, es necesario definir las métricas aplicadas para realizar dicha comparación. Naturalmente, la primera de éstas y la más fuerte,

es la eficiencia de ambos convertidores, medida por la cual se hace pensar que un convertidor es mejor que otro mirando únicamente por su capacidad de tener un bajo nivel de pérdidas en la conversión de energía. Sin embargo, esto no es lo único que determina la elección de un convertidor para una determinada aplicación, ya que también es de utilidad conocer tanto la durabilidad como el precio que puede llegar a alcanzar, ocurriendo que en ciertas situaciones se privilegie otras características antes que la eficiencia de un convertidor.

Una de las formas de comparar un convertidor por sobre otro es el factor de estrés, el cual es una métrica referida a la ponderación de los diferentes componentes y materiales utilizados en la construcción de los convertidores. Este análisis permite incluir semiconductores, materiales magnéticos y otros componentes.

Finalmente, el presupuesto que se maneja para adquirir, investigar o emplear un determinado convertidor es el que hace una gran diferencia ya que existen componente cuyo coste aumenta considerablemente a medida que se buscan distintos valores de dichos componentes se trabaja a ciertos niveles específicos de potencia o durabilidad.

Estos tres factores describen a menudo características opuestas, lo que vuelve complejo obtener convertidores que se desempeñe bien en todos los aspectos. Sin embargo, lo que nos compete respecto a estas métricas es que nos permitan determinar si efectivamente el convertidor AC-link es una alternativa viable en si misma para el convertidor parcial con el cual se le ha estado comparando, para así validar o no la segunda parte de la hipótesis propuesta para este documento. Por ello, basta con que el convertidor AC-link supere en más de una características al convertidor PPC para corroborar dicha aseveración.

5.2.1. Eficiencia y análisis de pérdidas

Como se comenta anteriormente, la eficiencia es el primer factor de comparación y en este caso, es algo que ya se ha visto en el capítulo anterior; sin embargo, en la figura 5.4 se presenta la eficiencia de ambos convertidores a la vez, AC-link y PPC para varios valores de comparación. Con esto es posible considerar gráficamente la variación del desempeño entre un convertidor frente al otro, y donde es posible observar que el convertidor AC-link presenta una significativa ventaja en cuanto a eficiencia a niveles significativos de potencia, obteniéndose una diferencia de hasta un 3.17 % en para la ganancia de voltaje más alta y hasta un 7.21 % en la ganancia de tensión más baja.

Cabe recordar que para igualar una potencia a menor voltaje, es necesario que la corriente respectiva aumente, por lo que las muestras a menor tensión implican niveles mayores de corriente, esto produce que aumenten las pérdidas principalmente de los elementos inductivos y así, la eficiencia del sistema descienda rápidamente.

Con estos resultados es posible concluir que el AC-link logra ser incluso un convertidor más eficiente respecto de lo que podría ser un convertidor parcial clásico, lo cual es destacable ya que se encuentra operando con los mismos componentes periféricos del convertidor, salvo con la diferencia de prescindir de un transformador en el enlace, como se habría mencionado anteriormente. Si bien el PPC tiene un rango de ganancia de voltaje que el convertidor AC-link no puede alcanzar, el desempeño del AC-link en su rango de tensión respecto que el PPC es superior.

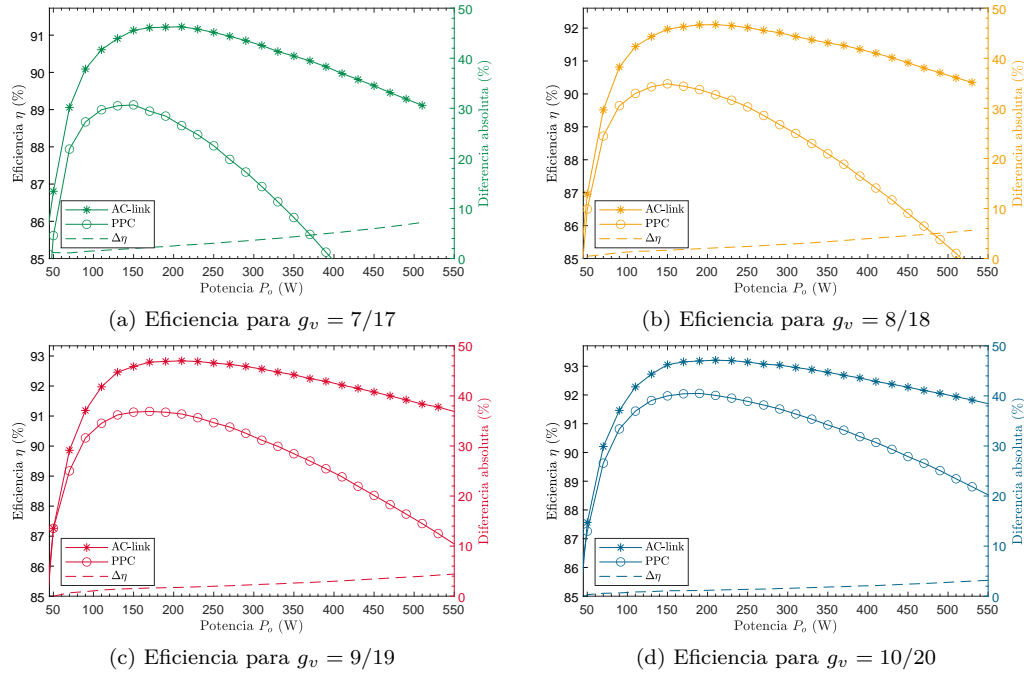


Figura 5.4: Eficiencia del sistema con AC-link vs Eficiencia del sistema con PPC

5.2.2. Factor de estrés

El factor de estrés de componentes (CSF del inglés “component stress factor”) es una medida usada en la literatura [37] para comparar topologías de convertidores similares mediante el estrés de potencia que manipulan sus componentes. En particular, el CSF se define aplicable a convertidores con igual cantidad de volumen de material semiconductor, magnético o electrolítico, sin embargo, es posible ajustar dicha ponderación mediante el uso de los factores de pesos definidos como W_j de manera de igualar esta comparación entre distintos volúmenes de componentes e incluso en número. Se sabe que ambas topologías AC-link y PPC presentan un número distinto de componentes, sin embargo, la característica que los vuelve comparable es que el estrés de los componentes se distribuye desde los componentes magnéticos a los componentes eléctricos.

Con esto, es posible intuir que el CSF corresponde a grandes rasgos a una medida adimensional respecto de cuánta potencia potencia tiene que manejar un componente referido a la potencia total del convertidor, similar a una porción de potencia unitaria manejada por un componente, lo que tiene una relación directa con las pérdidas y la durabilidad que puede tener un componente dentro del circuito.

Si bien dependiendo de los autores se define una forma particular de cómo caracterizar el CSF, se emplea la definición dada en [38], de manera que se define un factor de estrés de semiconductores (SCSF)(5.3) asociado al material semiconductor, un factor de estrés de devanados/inductores (WCSF)(5.4) asociado al material magnético y un factor de estrés de capacitores (CCSF)(5.5) asociado a la carga eléctrica y el volumen de capacitores, esto para

cada componente i y dónde W_i representa el peso unitario de cada componente mientras que $\sum_j W_j$ representa el total de recursos disponibles.

$$SCSF_i = \frac{\sum_j W_j}{W_i} \cdot \frac{V_{max}^2 \cdot I_{rms}^2}{P_{in}^2} \quad (5.3)$$

$$WCSF_i = \frac{\sum_j W_j}{W_i} \cdot \frac{V_{max}^2 \cdot I_{rms}^2}{P_{in}^2} \quad (5.4)$$

$$CCSF_i = \frac{\sum_j W_j}{W_i} \cdot \frac{V_{pk}^2 \cdot I_{rms}^2}{P_{in}^2} \quad (5.5)$$

Tras calcular el CSF de cada componente, es posible obtener el factor de estrés total de cada clasificación dado por:

$$SCSF = \sum_i SCSF_i \quad (5.6)$$

$$WCSF = \sum_i WCSF_i \quad (5.7)$$

$$CCSF = \sum_i CCSF_i \quad (5.8)$$

Para realizar la comparativa entre el AC-link y el PPC se consideran inicialmente pesos estimativos, proporcionales al tamaño de cada componente para que el cálculo de cada componente entregue una cifra de comparación similar. Se realiza el cálculo del CSF para una frecuencia de conmutación de $f_s = 10\text{kHz}$ y un voltaje de entrada $V_i = 100\text{V}$ variando tanto ganancia de voltaje como potencia de trabajo para ambos convertidores, el resultado de esto se muestra en la figura 5.5. Los resultados muestran que en ambos convertidores, para una baja ganancia de voltaje se presentan los peores resultados dado que en dichos rangos, el convertidor en sí bloquea una mayor parte de la potencia del equipo y por ende, el estrés de los componentes en general aumenta, pero que a medida que aumenta la ganancia de tensión la potencia procesada por el convertidor disminuye, lográndose niveles de estrés mucho menores; dicho comportamiento es la principal característica de convertidores parciales y que, tal como se vio anteriormente (2.6) y se comprobó en la sección 4 corresponde a una característica que también comparte el AC-link.

En el caso particular de semiconductores, inductores y condensadores, es posible notar que en cuanto a la primera características estos poseen un comportamiento similar a baja potencia lo que cambia a medida que esta aumenta, donde el estrés de semiconductores del PPC aumenta considerablemente; respecto de los devanados es donde se ve una clara diferencia y es que en el caso del PPC es el transformador el cual se lleva la mayor parte del estrés de potencia respecto de los inductores presentes en el AC-link, se observa que al aumentar la potencia, el AC-link posee un estrés de devanados que disminuye ante mayor potencia mientras que en el caso del PPC este siempre aumenta; finalmente, en caso de los condensadores ocurre de manera inversa, donde naturalmente el AC-link es quien lleva un mayor estrés dado que su enlace central se encuentra precisamente compuesto de los dos

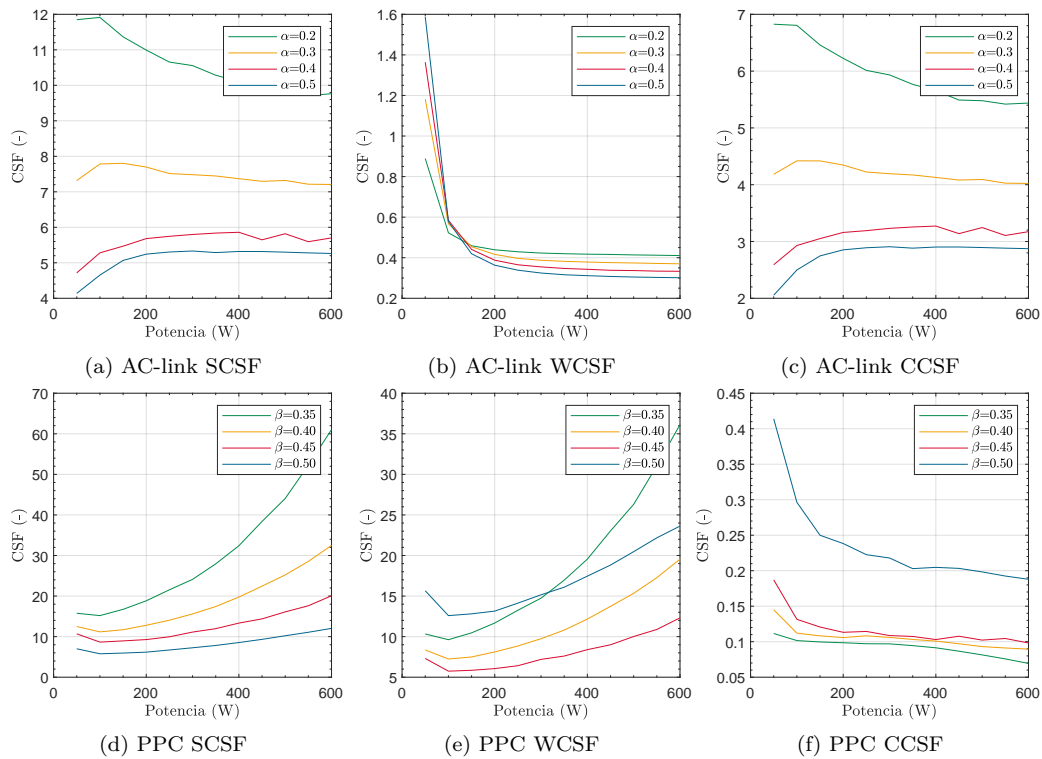


Figura 5.5: Factor de estrés de componentes para cada convertidor, AC-link y PPC, a distintas ganancias de voltaje y distintas potencias de operación.

capacitores en lugar del transformador, lo que produce que se encuentren constantemente procesando una gran parte de la potencia del convertidor, cosa que el PPC no hace.

Tras esto, es posible concluir que existe un compromiso entre ambas opciones en cuanto al estrés de componentes, ya que se intercambia la carga de potencia que podrían llevar los devanados de un transformador por una carga de potencia mayor en los condensadores del equipo. Sin embargo, es sabido que los devanados sí suelen presentar un nivel de pérdidas mayor que en el caso de los condensadores, ya que existen pérdidas no tan solo eléctricas al interior de los devanados, si no que también un alto nivel de pérdidas magnéticas, lo que viene a explicar el mayor nivel de pérdidas que se exhibe en el PPC respecto del AC-link por lo que en este caso es nuevamente el convertidor AC-link que destaca. Pese a ello, el alto nivel de estrés en los capacitores viene a gatillar un potencial estudio futuro dada la esperanza de vida de dichos componentes [39].

5.2.3. Construcción y costes

Como último punto de comparación, se tienen los costes de construcción del convertidor, para lo cual se realiza un exhaustivo trabajo de cotización de componentes detalladas en el anexo D.

Uno de los objetivos de este trabajo es realizar una comparación lo más transparente

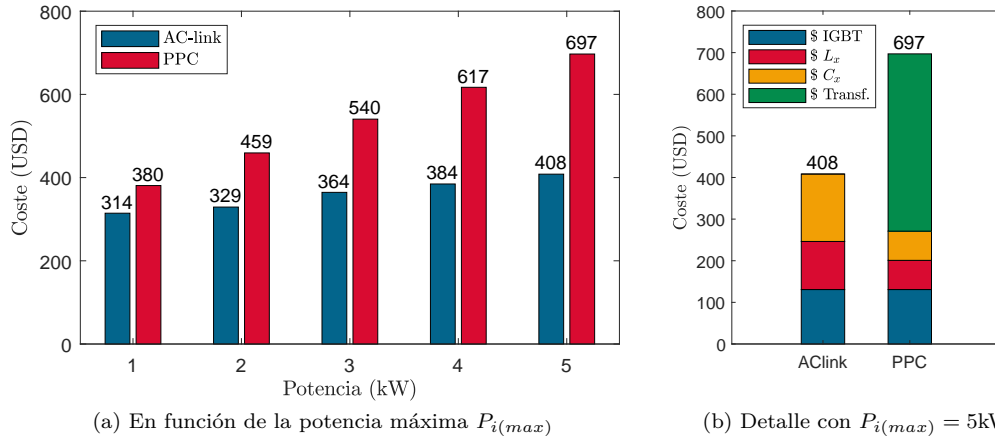
(a) En función de la potencia máxima $P_{i(max)}$ (b) Detalle con $P_{i(max)} = 5\text{kW}$

Figura 5.6: Gráficas de costo para la construcción de AC-link y PPC

posible, enfrentado en igualdad de condiciones y en materiales de construcción a ambos tipos de topologías, dejando únicamente como punto de cambio el tipo de enlace que se emplee. En dicha comparación se tiene que el AC-link emplean tres componentes en comparación del único componente que emplea el PPC que es el transformador lo cual, en número de componentes, presenta una clara desventaja al AC-link frente al PPC; sin embargo, este componente no tan solo iguala el precio de toda la red de impedancias del AC-link, si no que lo supera con creces.

Para respaldar esta idea es posible graficar el coste de todos los componente del convertidor según su potencia máxima de diseño, teniendo en cuenta semiconductores, inductores, capacitores y el transformador planar en el caso del convertidor parcial. Para la obtención de datos se emplea un voltaje de entrada de $v_i = 500\text{V}$, una ganancia de voltaje de $g_v = 0,5$ y una frecuencia de operación $f_s = 10\text{kHz}$ en ambos casos. Dicha comparativa se presenta en la figura 5.6a, donde es posible observar en la que si bien los precios crecen en función de la potencia máxima, el AC-link exhibe una clara ventaja en el precio de componentes por sobre el PPC ya que, como muestra la figura 5.6b al realizar el detalle del costo de cada uno de los componentes del convertidor la gran diferencia de precios radica en el transformador del convertidor, el cual según se presenta en el anexo D, para una potencia de $P = 5\text{kW}$ alcanza un valor de \$426 lo cual representa un valor mayor incluso al precio completo del convertidor AC-link a la misma potencia.

Con lo anterior, se realiza el punto más fuerte del convertidor AC-link y es que respecto del convertidor tradicional con transformador de alta frecuencia ocurre que su valor disminuye considerablemente y se observa que con un diseño del convertidor AC-link a una mayor frecuencia de operación el precio de éste disminuye considerablemente, dado que el valor de los componentes pasivos requeridos para mantener el punto de operación del convertidor AC-link disminuyendo fuertemente en función de la frecuencia. Esto efecto se ve reflejado de la misma forma en el su coste el cual efectivamente disminuye en función de la frecuencia, tal como lo muestra la figura 5.7.

5.3. Resumen del capítulo

Este capítulo se centra en una comparativa exhaustiva entre el PPC y el convertidor AC-link. Se definen varias métricas para llevar a cabo esta comparación, siendo la eficiencia

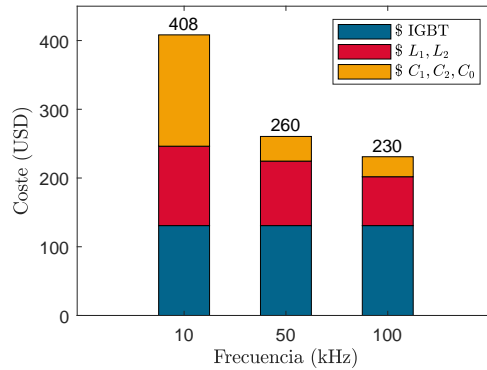


Figura 5.7: Gráficas de costo para la construcción del AC-link según frecuencia de conmutación f_s

la más destacada, seguida por el factor de estrés de los componentes y los costos de construcción.

Primeramente se obtienen los resultados experimentales del PPC para comparar los datos experimentales en igualdad de condiciones. Para realizar esto la pruebas se realizaron variando igualmente el desfase entre las señales conmutación pero en un rango acotado para así hacer coincidir las ganancias de voltaje de ambos convertidores y permitir su comparativa. Dado que se trata de un convertidor ya estudiado en trabajos anteriores, del PPC únicamente se adquieren los datos de eficiencia del mismo.

En cuanto a las métricas de comparación, se presenta una comparación detallada de la eficiencia de ambos convertidores para diferentes niveles de potencia. Los resultados muestran que el convertidor AC-link tiene una ligera ventaja en eficiencia en comparación con el PPC, lo que sugiere que es una alternativa más eficiente dependiendo de las aplicaciones en los que sea empleado el convertidor.

Además de la eficiencia, se analiza el factor de estrés de los componentes, como una medida de desgaste de los componentes. Se destaca el bajo nivel de estrés que presenta el convertidor AC-link para altos niveles de potencia en la mayoría de sus componentes, factor que lo hace destacar por sobre los niveles de estrés que presenta el convertidor PPC. Esto viene a presentar que el AC-link, al tener componentes con un menor nivel de estrés de potencia, sería más duradero en el tiempo y por ende más fiable.

Finalmente, se aborda el aspecto de los costos de construcción, donde se observa que el convertidor AC-link tiene una clara ventaja sobre el PPC en términos de costo, especialmente debido a la ausencia de un transformador en el diseño del AC-link.

En conclusión, aunque cada convertidor tiene sus propias ventajas y desventajas en términos de eficiencia, durabilidad y costo, los resultados sugieren que el AC-link puede ser una alternativa totalmente viable, siendo más eficiente, más duradero y más económico que un convertidor parcial convencional.

CONCLUSIONES

La presente investigación ha explorado el desarrollo, implementación y validación experimental de un convertidor AC-link, comenzando con un análisis de los convertidores dc-dc, identificando las limitaciones inherentes a los diseños tradicionales y estableciendo un marco teórico sólido para la propuesta de un convertidor basado en una red de impedancias, que prescinde del uso de HFT ocupado en los PPC tradicionales. Se ha presentado la topología propuesta y su principio de operación, empleando una modulación del tipo PSM y permitiendo así la formulación de modelos matemáticos y simulaciones detalladas respecto de su operación, los cuales fueron fundamentales para comprender y predecir el comportamiento del convertidor.

La construcción del prototipo permitió la transición de la teoría a la práctica, demostrando que el diseño del convertidor AC-link no solo es viable sino también eficaz en la operación real. Para dicha implementación fue requerido el diseño de los algoritmos de modulación mediante HDL y el uso de la plataforma MLBX, además la creación de una interfaz humano-máquina para facilitar la manipulación y el monitoreo del convertidor.

Los resultados experimentales han validado la operación real del convertidor, mostrando que el convertidor sigue los modelos matemáticos que describen su operación tanto en teoría como en simulaciones. Además, dichos resultados han permitido revelar que, en igual de condiciones, el convertidor AC-link presenta mejoras significativas en términos de eficiencia operativa logrando un máximo de 93.2% de eficiencia y superando así en un 3.17% al PPC en el mismo rango de operación; así también se pudieron observar mejoras en el costo asociado en la construcción del convertidor AC-link respecto del PPC, siendo hasta un 40% más económico. Estas mejoras sugieren que esta tecnología tiene un futuro prometedor en la integración de sistemas que requieran de convertidores de potencia dc-dc, como lo son los sistemas asociados a energías renovables.

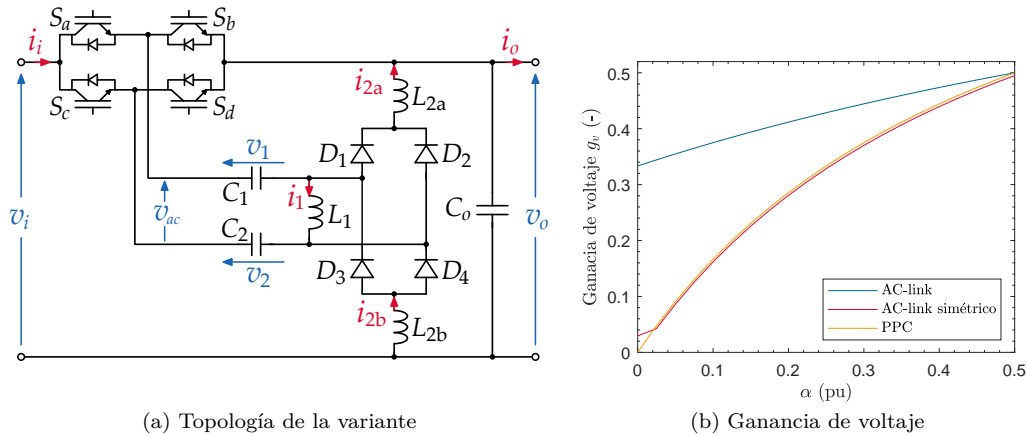


Figura 6.1: Convertidor AC-link simétrico

Trabajo futuro

Pese a que las ventajas que exhibe el AC-link respecto del PPC son significativas, el prototipo aún trabaja con una eficiencia baja respecto de las últimas investigaciones de electrónica de potencia, esto debido a que, como se vio anteriormente, el prototipo construido fue pensado únicamente para permitir una validación experimental del convertidor y no como un producto integrado, por lo que se espera que creando un prototipo dedicado y realizando una adecuada selección de componentes acorde a una aplicación determinada mejoraría considerablemente el rendimiento del convertidor.

Además, es requerido definir un protocolo definitivo para afrontar las altas corrientes de encendido y transición de estados detallados en la sección 4.1.4, para lograr así una automatización de éste proceso en pos de una futura integración dedicada del prototipo. También, se sugiere investigar más en profundidad cuál es la naturaleza de la corriente continua que se genera en el inductor central y cual es su relación con la transferencia de potencia que realiza el convertidor, ya que éstas fueron algunas de las incógnitas que esta investigación ha dejado para un futuro.

Finalmente, se propone investigar una nueva variante del convertidor AC-link descubierta tras ciertas pruebas realizadas a éste durante el desarrollo de la presente investigación. Dicha variante presentada en la figura 6.1a permite observar, por ejemplo, una mejora considerable en la ganancia en el voltaje de salida, tal como se muestra en la figura 6.1b. Sin embargo, el estudio dicha variante denominada prematuramente como “AC-link simétrico” viene a presentar un desafío que escapa a los objetivos inicialmente definidos para esta investigación, por lo que se espera una nueva investigación a futuro.

Pese a las posibles mejoras a realizar, esta investigación confirma que el convertidor AC-link representa un punto de interés en el campo de la electrónica de potencia, ofreciendo ventajas tangibles que podrían facilitar una mayor adopción de tecnologías de energías renovables mediante la mejora de eficiencia y costo de su implementación respecto de otras topologías, lo que abre las puertas a futuras investigaciones que quieran adentrarse en este nuevo tipo de convertidores.

TARJETA DE DISPARO DUAL MULTIPROPÓSITO

Como fue mencionado anteriormente, las tarjetas de disparo que fueron utilizadas en el desarrollo de este documento fueron desarrolladas en POWERLAB por Mario López y su profesor guía Christian Rojas [34]. Antes de ser empleadas se evaluó su compatibilidad con este proyecto, por lo cual se generó un reporte con la información de las mismas y se aplicaron las modificaciones detalladas en la sección “Principales cambios y futuras mejoras”. A continuación se presenta una breve reseña del documento y se adjunta el reporte generado.

Reseña del reporte

La Tarjeta de Disparo dual Multipropósito, tiene como función principal convertir hasta dos señales de fibra óptica en pulsos eléctricos aislados entre sí mediante un IC gate-driver. Esta tarjeta está diseñada para su uso en semiconductores MOSFET e IGBT. Ofrece dos modos de operación: el Modo Principal, que opera con dos señales de fibra óptica independientes y genera sus equivalentes eléctricos, y el Modo Complementario, que envía una única señal óptica y genera su complemento mediante lógica interna. Sus características técnicas incluyen una alimentación directa de 24 Vdc, lógica interna de 5 Vdc, salidas aisladas con pulsos de tensión positiva de encendido y negativa de apagado ($V_O = 15V/-5V$), y una potencia máxima de 2 W. Además, se han realizado cambios y mejoras, como la sustitución de las resistencias R2 y R6 por condensadores de 1uF para mejorar la calidad de los pulsos de salida.

Tarjeta de Disparo dual Multipropósito

Rodrigo A. Bugueño

3 de enero de 2023

1. Resumen

El dispositivo diseñado consiste en una tarjeta PCB encargada de convertir hasta dos señales de fibra óptica en pulsos eléctricos aislados entre sí mediante un IC *gate-driver*, esto con el fin de disparar distintos tipos de convertidores cualquier sea su propósito. Se encuentra diseñada para su uso en semiconductores tanto MOSFET como IGBT con frecuencias de conmutación que lleguen hasta 1Mhz.

La tarjeta posee dos modos esenciales de operación con ciertas variantes que se detallan más adelante. En un modo la tarjeta puede operar con dos señales de fibra óptica independientes entre sí y generar sus equivalentes eléctricos a la salida, siendo éste el modo principal de operación; por otra parte, en el otro modo se envía una única señal óptica a la tarjeta y esta misma es capaz de generar una señal complementaria mediante la lógica interna.

2. Descripción principal

En la Figura 1 se presenta un diagrama de alto nivel de la funcionalidad esencial de la tarjeta. Las señales FOE, FOA y FOB corresponden a entradas de fibra óptica mientras que VOA/GNDA y VOB/GNDB corresponden a las salidas con los

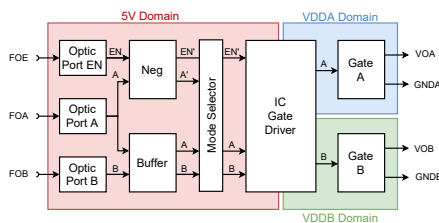


Figura 1: Diagrama de bloques de la tarjeta de disparo

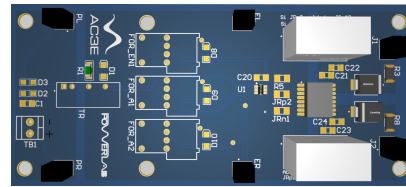


Figura 2: Representación tridimensional de la tarjeta

pulsos eléctricos de disparo, aislados entre sí.

Respecto a aspectos técnicos, la alimentación directa de la tarjeta es $RAW = 24Vdc$, sin embargo, toda lógica interna opera a $Vdc = 5V$ gracias a un convertidor interno de voltaje. Asimismo, las salidas poseen su propio convertidor que aísla e independiza cada canal, siendo pulsos con una tensión positiva de encendido y una negativa de apagado tal que $VO = 15V/-5V$. La potencia máxima que soporta la tarjeta es $P = 2W$.

3. Composición de la tarjeta

Las descripciones presentadas anteriormente, convergen en el diseño de la tarjeta presentado en la Figura 2, donde se presentan parte de sus principales componentes y secciones. Una característica interesante de la tarjeta es que al emplearse cerca de otras tarjetas pueden conectarse entre ellas para compartir la misma alimentación y/o la misma señal EN de las compuertas mediante los conectores JST, sin embargo, para que la polaridad de la tensión coincida con el código de colores usado comúnmente, **se deben soldar al revés todos los conectores JST**.

A continuación se realiza un detalle de dichas secciones

3.1. Alimentación

La alimentación de la tarjeta de +24V se conecta al terminal TB1, sin embargo, en la placa física no aparece señalado cual es la polaridad de la tarjeta por lo que ante esta disyuntiva, **se debe señalar manualmente la polaridad del terminal** con un rotulador como se muestra en la Figura 2. Para versiones posteriores de diseño se puede incluir directamente la muesca en el PCB.

Para convertir la tensión de +24V a +5V se emplea un convertidor DC-DC señalado como TR como se muestra en la Figura 3. Los capacitores C1 y C2 son para filtrado de ruido mientras que los Zener D3, D2 y DZ1 son empleados como medida de protección. Se incluye además el LED D1 con su resistencia R1 como indicador de que la tarjeta se encuentra correctamente alimentada.

Finalmente para obtener la tensión de salida de los disparos, se emplean dos convertidores DC-DC que convierten desde +5V a +15V/-5V. Se denotan como U4 y U5 en la figura 5.

3.2. Fibra Óptica

La información de los disparos (A1 y A2) y una señal de control (EN) llegan por medio de conectores de fibra óptica. Los conectores en placa poseen la conexión detallada en la Figura 4, donde los LED con sus respectivas resistencias sirven como señal visual de la recepción de información. La lógica de éstos conectores es directa, por lo que un LED encendido corresponde a un 1 lógico. Los capacitores son sugeridos por el fabricante para filtrar ruido.

En la Figura 5 se presenta el esquemático principal donde se incluye la lógica de disparo y el intercambiador de modos de operación.

Los modos de operación son los siguientes:

1. Modo complementario: Se emplea una única señal óptica y se genera internamente su complemento, incluyendo un tiempo muerto ajustable según RDT y C33 según el *gate-driver* empleado. No todos permiten incluir dicho tiempo muerto. Para activar este modo se debe soldar un jumper $R=0\Omega$ en JRn1

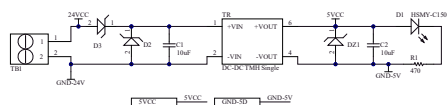


Figura 3: Esquemático de la sección de alimentación

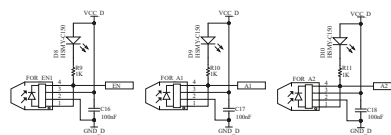


Figura 4: Esquemático de los conectores de fibra óptica

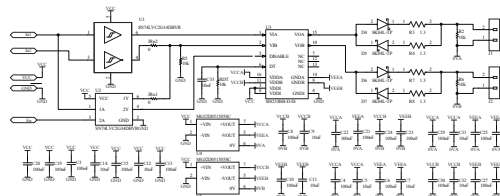


Figura 5: Esquemático central

y procurar que JRp2 esté desconectado.¹

2. Modo independiente: El sistema de disparo emplea dos señales ópticas independientes para generar los disparos, dependiendo del *gate-driver* empleado pueden o no permitirse conmutaciones simultáneas en ALTO (que en la mayoría de casos es una combinación restringida). Para activar este modo se debe soldar un jumper $R=0\Omega$ en JRp2 y procurar que JRn1 esté desconectado.

3.3. Sección principal

Las señales provenientes de las fibras ópticas In1=A1 e In2=A2 son filtradas empleando el buffer U1 para así eliminar posibles conmutaciones falsas producto de ruido eléctrico. Asimismo se emplea el inversor U2 con el fin de generar la señal complementaria a A1 en el modo complementario y negar la lógica de la señal EN, ya que los *gate-driver* suelen tener una señal de *Disable*.

El *gate-driver* U3 es el corazón de la placa, ya que se encarga de procesar los disparos lógicos de +5V provenientes de los receptores de fibra óptica y replicarlos en su respectiva salida, a una tensión mayor y con su respectiva aislación. La tarjeta original considera el integrado SI8233-BD, sin embargo, en las pruebas realizadas a las primeras tarjetas fabricadas, se exploraron distintos *gate-driver* dado su variable stock y demanda de dicho componente a nivel mundial, dando origen a distintas variantes, lo que se detallará en el próximo punto.

¹Este modo no ha sido muy usado en las pruebas realizadas por lo que se considera puede ser retirado.

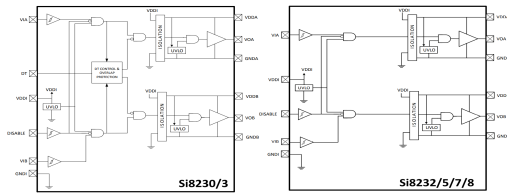


Figura 6: Gate-driver con dead-time

Para generar los disparos de corriente se emplean resistencias de mayor potencia a la salida del *gate-driver* con la posibilidad, gracias a los zener en anti-paralelo, de generar disparos asimétricos de ser necesarios, variando el valor de dicha resistencia. Cabe destacar que el pad de dichas resistencias es bastante más angosto que los componentes para las que están diseñadas, por lo que montar dichos componentes es un poco incómodo, considerar para una futura versión.

Finalmente y lo más importante es que tras las pruebas realizadas a las tarjetas se observaron distorsiones importantes en los pulsos de disparos generados, por lo que se reemplazaron las resistencias R2 y R6 por condensadores de 1 μ F, lo que mejoró considerablemente la calidad de los pulsos de salida del sistema. Todos los demás condensadores presentes en el esquemático son para filtrar ruidos de conmutación.

4. Variantes gate-driver

Para las tarjetas fabricadas, se emplearon cuatro integrados de diferentes fabricantes y modelos, todos con operaciones y rangos de potencia similares, pero que se diferencian principalmente por

1. Con dead-time por hardware (Fig. 6): Permiten, mediante el valor de una resistencia RDT, controlar el valor del tiempo muerto permanente entre las señales VOA y VOB. Sin embargo, no es posible realizar conmutaciones simultáneas en ALTO ya que una protección interna que lo impide.
2. Sin dead-time por hardware (Fig. 7): Al no tener la posibilidad de incluir un tiempo muerto ajustable, es posible realizar todo tipo de conmutaciones deseadas, permitiendo por ejemplo, conmutaciones simultáneas en ALTO.

Particularmente, los integrados usados fueron:

- **SI8233BD-D-IS**: Con DT por hardware, controlador de puerta original de la tarjeta. Skylabs
- **SI8235BD-D-IS**: Sin DT por hardware, de la misma familia que el anterior. Skylabs
- **SI82390BD-IS**: Sin DT por hardware, de una familia más actual que los anteriores pero con un pin de Enable, a diferencia de los demás. Requiere que el inversor U2 sea reemplazado por un buffer. Skylabs
- **ADuM4221-2**: Sin DT por hardware, mismas características que SI8235BD-D-IS pero de otro fabricante. Analog Devices

En cuanto a desempeño, todas las tarjetas fabricadas son indistinguibles en operación y pueden ser usadas en conjunto, siempre y cuando su propósito sea el mismo.

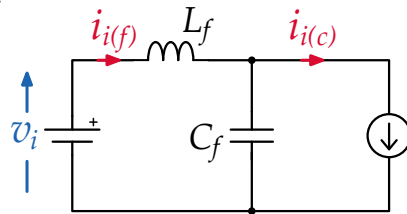
5. Principales cambios y Futuras Mejoras

Como se detalló anteriormente, las tarjetas poseen algunos desperfectos que deben ser corregidos a la hora de replicarlas o en versiones futuras, por lo que se debe tener muy presente.

1. Se debe rotular el contacto positivo y negativo del conector de alimentación TB1 y modificar en el diseño mismo del PCB.
2. Se deben invertir todos los conectores JST dobles (EL, ER, PL, PR y especialmente J1 y J2) para que la polaridad de la tensión coincida con el color de identificativo de los cables y modificar en el diseño mismo del PCB.
3. Reemplazar R2 y R6 con condensadores de 1 μ F utilizados para filtrar el ruido de los disparos y reescribir el esquemático y el diseño de la PCB próximamente.
4. Si no se planea usar *gate-drivers* con tiempo muerto, considerar retirar los pad asociados en el PCB de los componentes RTD, C33 y JRn1.
5. Ampliar pad de resistencias de disparo R3, R4, R7, R8.

FILTRO DE ENTRADA

El siguiente anexo detalla el diseño abordado para el filtro de la corriente de entrada presentado en la figura B.1. La función de transferencia de la corriente viene dado por $H_f(s)$ en (B.1) donde es posible observar que se trata efectivamente de un filtro pasa-bajos de orden dos.



$$H_f(s) = \frac{I_{i(f)}(s)}{I_{i(c)}(s)} = \frac{1}{s^2 C_f L_f + 1} \quad (\text{B.1})$$

Figura B.1: Filtro LC propuesto

El objetivo del filtro de entrada es atenuar la mayor cantidad de armónicos posibles en la corriente de entrada los cuales son derivados particularmente de la frecuencia de conmutación f_s que se emplea en el convertidor, por lo que se espera emplear una combinación de componentes tal que sea posible obtener una atenuación superior a 10 veces la amplitud de la fundamental.

Según los materiales disponibles en el laboratorio, fue empleado un capacitor $C_f = 150\mu\text{F}$ y un inductor $L_f = 270\mu\text{H}$, con lo que es posible obtener una respuesta en frecuencia presentada en el diagrama de bode de la figura B.2 y se puede observar que, la frecuencia de resonancia del filtro se encuentra muy por debajo de la frecuencia de conmutación y que la atenuación resultante para f_s es de $-44,13\text{dB}$, lo que cumple con creces el requisito impuesto anteriormente.

Según los datos proporcionados por las pruebas experimentales de la sección 4.1.3, el filtro logra atenuar la fundamental de la corriente de entrada i_{i1} hasta $-42,34\text{dB}$, lo que se considera que el filtro cumple no solo con el objetivo para el cual fue diseñado, sino que también cumple con el comportamiento en frecuencia esperado.

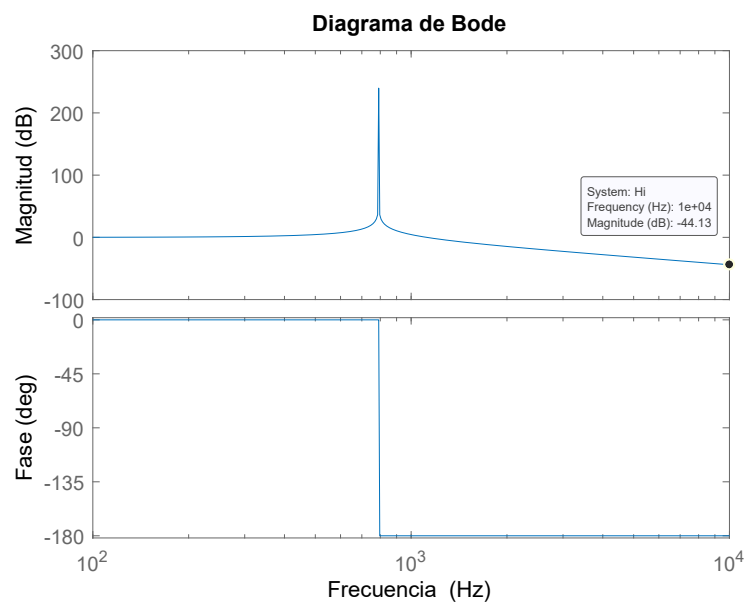


Figura B.2: Diagrama de bode del filtro de la corriente de entrada

DESCRIPCIÓN DE HARDWARE

Este anexo proporciona una comprensión más profunda de la implementación en FPGA presentada en el capítulo 3, con detalles técnicos sobre la configuración de hardware, el funcionamiento de cada módulo involucrado (presentados en la figura C.1) y los códigos asociados a cada uno. Un dato importante es que en todo momento se considera a la señal `clk` como el reloj base de la FPGA, el cual corresponde a 100Mhz; además, todas las señales que realizan alguna intervención temporal como el periodo, el desplazamiento temporal `alpha` o el tiempo muerto `dt` se encuentran descritas en n° de ciclos del reloj base.

C.1. Bloque PWM

El módulo de generación de señales PWM presentado en el fragmento de código C.1 posee las siguientes características:

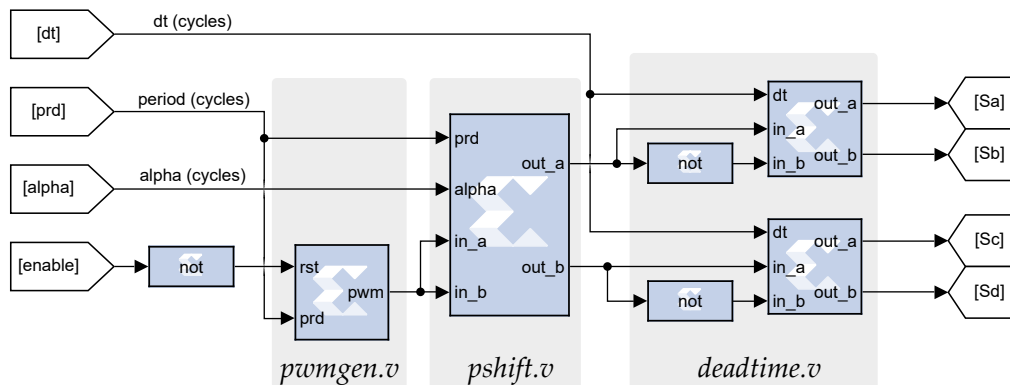


Figura C.1: Implementación unidad ds1302 en Simulink

- **Entradas:**

- clk: Señal de reloj.
- ce: Habilitador de la señal PWM, requerido por BlackBox
- rst: Señal de reinicio.
- prd[15:0]: Valor del período de la señal PWM (16 bits).

- **Salida:**

- pwm: Salida de la señal PWM.

- **Funcionamiento:**

- El módulo utiliza una señal de reloj clk para contar el tiempo y generar la señal PWM.
- El contador count se incrementa en cada canto de subida del reloj.
- Cuando el contador alcanza el valor del período prd, se reinicia.
- La señal PWM pwm se establece en alto cuando el contador es menor que la mitad del período lim, asignando así un ciclo de trabajo fijo del 50%.

```

1  `timescale 1ns / 1ps
2
3  module pwmgen(
4      input clk, ce, rst,
5      input [15:0] prd,
6      output reg pwm
7  );
8
9      wire [15:0] lim;
10     reg [15:0] count;
11
12     assign lim = prd >> 1;
13     always @(posedge clk) begin
14         if (rst || (count >= (prd - 1)))    count <= 'b0;
15         else                                count <= count+1;
16     end
17
18     always @(posedge clk) begin
19         if (count >= lim)    pwm <= 0;
20         else                pwm <= 1;
21     end
22
23 endmodule

```

Fragmento de código C.1: Módulo pwmgen.v

El resultado es una señal PWM con frecuencia ajustable.

C.2. Bloque de desfase variable

Para implementar el desfase variable es requerida una FSM, la cual sigue la lógica del diagrama de estados de la figura C.2, donde se observa que en realidad se trata de una T-FSM (del inglés "Timed finite state machine") del tipo Mealey activada por la salida de dos contadores y una de las señales de entrada. El flujo de operación inicia en el estado **Standby** para luego con in_b pasar a **Shifting**, accionando el contador *cshift* que marca el desplazamiento de fase; luego, una vez el contador alcance el valor impuesto, el sistema

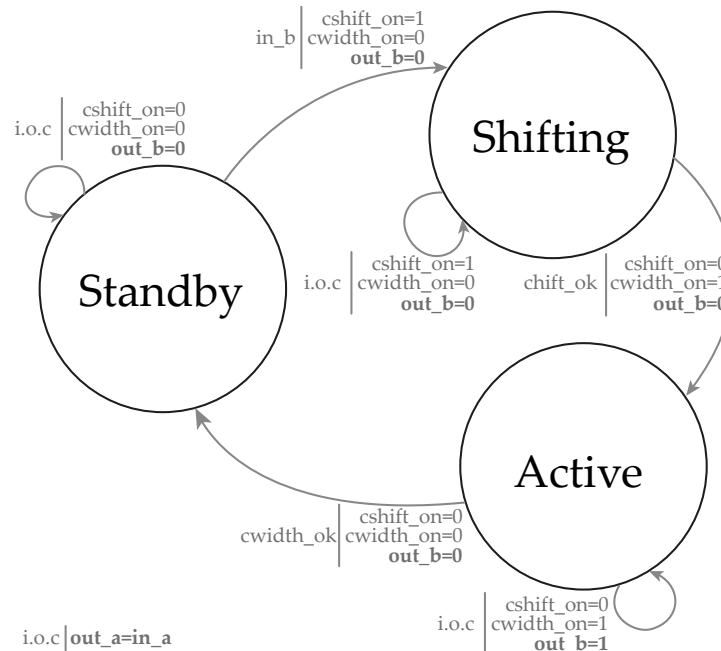


Figura C.2: Diagrama de estados para la FSM usada para generar desfases de fase

pasa al estado **Active**, donde levanta el valor de la salida, activando el contador *cwidth*; una vez este último alcance su determinado valor, devolverá el sistema al estado **Standby**, reiniciando la operación hasta el siguiente ciclo.

Basados en el diagrama de estados, las principales características del código presente en el fragmento de código C.2 pueden resumirse como:

■ **Entradas:**

- *clk*: Señal de reloj.
- *ce*: Habilitador de la señal PWM, requerido por BlackBox
- *rst*: Señal de reinicio.
- *prd*[15:0]: Valor del período de la señal PWM (16 bits).
- *alpha*[15:0]: Variable de desfase, en ciclos de reloj (16 bits).
- *in-a*: Señal PWM de entrada A.
- *in-b*: Señal PWM de entrada B.

■ **Salidas:**

- *out-a*: Señal de conmutación *in-a* tras el desplazamiento de fase.
- *out-b*: Señal de conmutación *in-b* tras el desplazamiento de fase.

■ **Funcionamiento:**

- *standby*: El sistema espera a se active la entrada *in_b* para cambiar de estado.
- *shifting*: El sistema permanece en este estado hasta que se cumple la condición de desfase (*cshift_ok*), pasando al estado activo.
- *active*: Si se cumple la condición de ancho (*cwidth_ok*), el módulo vuelve al estado de espera.

■ Características adicionales:

- Contadores cwidth, cshift, para controlar la T-FSM.
- Limitación de alpha con lim.alpha.
- Guardado de alpha durante la operación, opara avitar errores.

```

1  `timescale 1ns / 1ps
2
3  module pshift(
4      input wire clk_1, ce_1,
5      input [15:0] prd, alpha,
6      input in-a, in-b,
7      output wire out-a, out-b
8  );
9      localparam n = 16;
10
11     wire [n-1:0] cwidth, cshift;
12     wire [n-1:0] mem_alpha;
13     wire [n-1:0] duty;
14     reg [n-1:0] lim_alpha;
15     reg cwidth_on, cwidth_ok;
16     reg cshift_on, cshift_ok;
17     reg store_alpha;
18
19     counter_n_bits #(n) cnt_width(.clk(clk_1), .reset(~cwidth_on), .count(cwidth));
20     counter_n_bits #(n) cnt_sh(.clk(clk_1), .reset(~cshift_on), .count(cshift));
21     memory_bank #(n) mem(.clk(clk_1), .reset(~ce_1), .BTN(store_alpha), .data(lim_alpha),
22         .mem(mem_alpha));
23
24     localparam standby = 3'b000;
25     localparam shifting = 3'b001;
26     localparam active = 3'b010;
27
28     reg [1:0] state, nx_state;
29     reg nx_a, nx_b;
30
31     always @(posedge clk_1) begin
32         if (~ce_1)
33             state <= standby;
34         else
35             state <= nx_state;
36     end
37
38     assign duty = prd >> 1;
39     always @* begin
40         lim_alpha = (alpha > duty) ? duty : alpha;
41         cwidth_ok = (cwidth >= duty) ? 1 : 0;
42         cshift_ok = (cshift >= mem_alpha) ? 1 : 0;
43         store_alpha = (state == 3'b001) ? 1 : 0;
44     end
45
46     always @* begin
47         nx_b = 1'b0;
48         nx_a = in-a;
49         cwidth_on = 1'b0;
50         cshift_on = 1'b0;
51         nx_state = standby;
52         case (state)
53             standby: if (in-b) begin
54                 nx_state = shifting;
55                 cshift_on = 1'b1;
56             end
57             shifting: if (cshift_ok) begin
58                 nx_state = active;

```

```

58         nx_b = 1'b1;
59         cwidth_on = 1'b1;
60     end
61     else begin
62         nx_state = shifting;
63         cshift_on = 1'b1;
64     end
65     active: if (cwidth_ok) begin
66         nx_state = standby;
67         cshift_on = 1'b1;
68     end
69     else begin
70         nx_state = active;
71         nx_b = 1'b1;
72         cwidth_on = 1'b1;
73     end
74 endcase
75 end
76
77 assign out-b = nx_b;
78 assign out-a = nx_a;
79 endmodule

```

Fragmento de código C.2: Módulo pshift.v

C.3. Bloque de tiempos muertos

Finalmente, para el caso de la generación de tiempos muertos también se implementa una T-FSM del tipo Mealey, tal como se muestra en la figura C.3 donde, a diferencia del caso anterior, se usa el canto de subida tanto de la señal `in_a` como de la señal `in_b` para activar la máquina de estados, ingresando a los estados `dt_A` o `dt_B` respectivamente. Allí permanece una cantidad de ciclos de reloj determinado internamente por el contador `timer` y la variable `dt`, para luego volver al estado **Standby** y repetir la operación al siguiente ciclo.

El código deducido a partir del diagrama de estados se presenta en el fragmento de código C.3, donde sus principales características se destacan a continuación

■ Entradas:

- `clk`: Señal de reloj.
- `ce`: Habilitador de la señal PWM, requerido por BlackBox
- `[15:0] dt`: Señal que indica el tiempo de espera entre señales, en ciclos de reloj.
- `in-a`: Señal de entrada A con tiempo muerto.
- `in-b`: Señal de entrada B con tiempo muerto.

■ Salidas:

- `out-a`: Señal `in-a` con tiempo muerto.
- `out-b`: Señal `in-a` con tiempo muerto.

■ Funcionamiento:

- `standby`: El sistema espera a se active el canto de subida de cualquiera de las dos entradas para cambiar de estado.

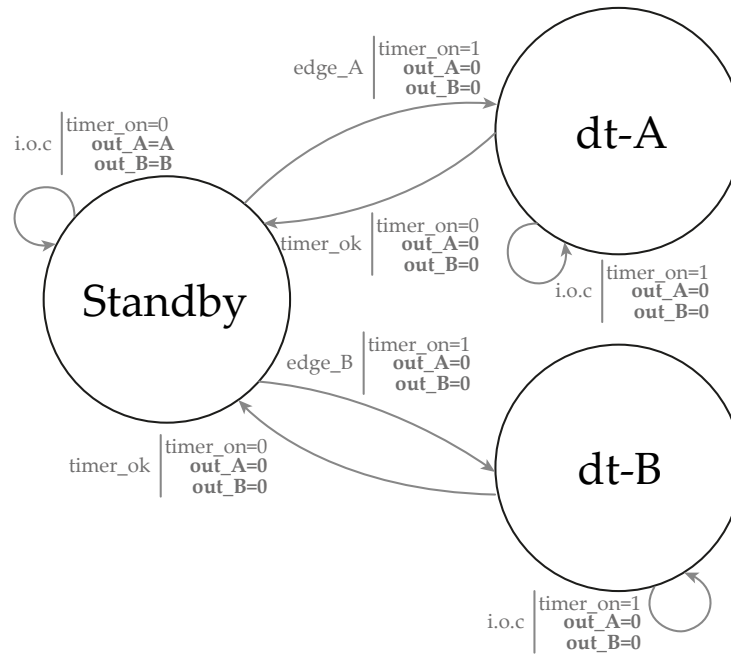


Figura C.3: Diagrama de estados para la FSM usada para generar desfases de fase

- dt_a: Al detectarse el canto A, entonces ingresa a este estado y espera dt ciclos de reloj y vuelve a standby.
- dt_b: Al detectarse el canto B, entonces ingresa a este estado y espera dt ciclos de reloj y vuelve a standby.

■ **Características adicionales:**

- Contador count para determinar el tiempo muerto.
- Retraso adicional para ambas señales de conmutación, adel, bdel.
- Transición entre estados según cantos de de subida.

```

1 module deaddtime (
2     input clk, ce,
3     input [15:0] dt,
4     input in_a, in_b,
5     output reg out_a, out_b
6 );
7
8     reg adel, bdel; // delayed inputs
9     reg nx_a, nx_b;
10    wire edgea, edgeb;
11    wire tim_ok;
12    reg tim_on, tim_ok_del;
13
14    reg [15:0] count;
15    always @(posedge clk)
16        if (~tim_on || (count == dt_1)) count <= 'b0;
17        else count <= count + 1;
18    assign tim_ok = (count == dt_1) ? 1 : 0;
19
20    edge_detector detectora(.clk(clk), .sig(in_a), .pulse(edgea));
21    edge_detector detectorb(.clk(clk), .sig(in_b), .pulse(edgeb));

```

```

22
23 // ----- FSM -----
24 localparam standby = 2'b00;
25 localparam dt_a = 2'b01;sta
26 localparam dt_b = 2'b10;
27
28 reg [1:0] state, nx_state;
29
30 always @(posedge clk)
31     if (~ce) state <= standby;
32     else state <= nx_state;
33
34 always @(posedge clk) begin // delay inputs one step
35     adel <= in_a;
36     bdel <= in_b;
37     tim_ok_del <= tim_ok;
38 end
39
40 always @* begin
41     nx_a = adel;
42     nx_b = bdel;
43     nx_state = standby;
44     tim_on = 0;
45     case (state)
46     standby: begin
47         if (edgea) begin
48             nx_state = dt_a;
49             nx_a = 0;
50             tim_on = 1;
51         end
52         if (edgeb) begin
53             nx_state = dt_b;
54             nx_b = 0;
55             tim_on = 1;
56         end
57     end
58     dt_a: if (~tim_ok_del) begin
59         nx_state = dt_a; // if tim not ok, hold here
60         nx_a = 0;
61         tim_on = 1;
62     end
63     dt_b: if (~tim_ok_del) begin
64         nx_state = dt_b; // if tim not ok, hold here
65         nx_b = 0;
66         tim_on = 1;
67     end
68     endcase
69 end
70
71 always @(posedge clk) begin
72     if (~ce || (in_a == 1 && in_b == 1)) begin
73         out_a <= 0;
74         out_b <= 0;
75     end
76     else begin
77         out_a <= nx_a;
78         out_b <= nx_b;
79     end
80 end
81
82 endmodule

```

Fragmento de código C.3: Módulo deadtime.v

COTIZACIONES DE COMPONENTES

En este anexo se adjuntan las cotizaciones realizadas para la construcción de convertidores AC-link y PPC a distintas frecuencias. Todas las cotizaciones consideran un voltaje de entrada de $V_i = 500V$ y no consideran gastos de elementos requeridos para el montaje.

El precio mostrado para los componentes hace referencia a la página www.mouser.cl por los que los precios en otras páginas pueden variar. Algunos valores han sido obtenidos mediante interpolaciones y extrapolaciones según fue siendo requerido debido a la falta de inventario de componentes que cumplieren dichas condiciones.

El valor final para cada convertidor se genera empleando (D.1) y (D.2)

$$\text{\$AC-link} = \text{\$}L_1 + \text{\$}L_2 + \text{\$}C_1 + \text{\$}C_2 + \text{\$}C_o + 2 \cdot \text{\$}IGBT \quad (\text{D.1})$$

$$\text{\$PPC} = \text{\$}L_2 + \text{\$}C_o + 2 \cdot \text{\$}IGBT + \text{\$}HFT \quad (\text{D.2})$$

Finalmente, las cotizaciones antes mencionadas se presentan en las tablas D.1, D.2, D.3 y D.4. Adicionalmente, las cotizaciones particulares realizadas a la empresa HiMag por los HFT se adjuntan a continuación:

Tabla D.1: Cotizaciones de componentes para 10kHz

Componente	Valor	Potencia máxima - Corriente máxima				
		1kW-4A	2kW-8A	3kW-12A	4kW-16A	5kW-20A
L1	500μH	\$9.407	\$10.128	\$27.616	\$35.221	\$42.826
		PN: 1130-561K-RC	PN: PT500-2000	PN: 760800102	PN: AGP4233-474ME	-extrapolado-
L2	1000μH	\$11.051	\$24.244	\$40.089	\$51.491	\$66.156
		PN: 1140-152K-RC	PN: 157D	-interpolado-	-interpolado-	PN: 195C20
C1, C2	1000μF	\$43.323				
		PN: ALS30A102MF500				
C0	2200μF	\$66.146				
		PN: ALS30A222NP500				

Tabla D.2: Cotizaciones de componentes para 50kHz

Componente	Valor	Potencia máxima - Corriente máxima				
		1kW-4A	2kW-8A	3kW-12A	4kW-16A	5kW-20A
L1	100μH	\$6.745	\$10.425	\$15.548	\$25.442	\$45.230
		PN: CTX100-2-52M-R	PN: PTKM100R-894H	PN: CTX100-7-52-R	PN: CTX100-10-52LPR	-extrapolado-
L2	200μH	\$9.693	\$20.150	\$27.659	\$35.221	\$43.291
		PN: CTX250-2-52M-R	PN: PCV-2-184-10L	PN: 760801101	PN: AGP4233-224ME	PN: 760800301
C1, C2	200μF	\$10.330				
		PN: ALA8DA201CC500				
C0	440μF	\$13.193				
		PN: LGC2H471MELC45				

Tabla D.3: Cotizaciones de componentes para 100kHz

Componente	Valor	Potencia máxima - Corriente máxima				
		1kW-4A	2kW-8A	3kW-12A	4kW-16A	5kW-20A
L1	50μH	\$5.483	\$8.665	\$11.942	\$14.466	\$21.847
		PN: IHD3AC470L	PN: IH05EB500K	PHBC20-1R7A0054V	PN: 7443763540470	PN: 7443763540470
L2	100μH	\$6.745	\$10.425	\$15.548	\$25.442	\$45.230
		PN: CTX100-2-52M-R	PN: PTKM100R-894H	PN: CTX100-7-52-R	PN: CTX100-10-52LPR	-extrapolado-
C1, C2	100μF	\$5.547				
		PN: B43548A6107M060				
C0	220μF	\$11.570				
		PN: ELXS501VSN221MA355				

Tabla D.4: Cotizaciones de otros componentes requeridos

Componente	Valor	Potencia máxima - Corriente máxima				
		1kW-4A	2kW-8A	3kW-12A	4kW-16A	5kW-20A
HFT	20khz	\$158.719	\$219.506	\$280.293	\$341.080	\$401.867
		HiMag PN: 80951 R/00	-interpolado-	-interpolado-	-interpolado-	HiMag PN: 80950 R/00
IGBT	2 puentes	\$61.681				
		PN: APTGT30H60T1G				



HIMAG PLANAR MAGNETICS LTD.

QUOTATION

Date: 25-10-2023

Reference: Q80950R/00-25Oct23

To:



FAO Christian Rojas

Item	Qty.	Description	Unit Price	Delivery*
1	2	Himag PN: 80950 R/00 (E64 5kW 20kHz 34:34 Transformer with Clamp and Plate)	\$852	6-8 Weeks
1	1	Freight charge to Valparaiso	\$275	-

Notes!

Currency: US Dollars
Pricing: Ex works Himag UK
Terms: Pro Forma
Delivery: Time scales are quoted from receipt of purchase order and subject to component stock availability.

The above quotation is valid for 30 days
Terms and conditions can be found on the Himag website.

Kind Regards
Richard Dobinson

Himag Planar Magnetics Limited
Unit A The Aquarius Centre, Waterwells Bus. Park, Gloucester, GL2 2FN, UK
T: +44 (1452) 722351 F: +44 (1452) 881360
sales@himag.co.uk www.himag.co.uk



Registered in England and Wales No 8338642

QUOTATION
QD01

ISSUE 3
14.09.22



HIMAG PLANAR MAGNETICS LTD.

QUOTATION

Date: 25-10-2023

Reference: Q80951R/00-25Oct23

To:



FAO Christian Rojas

Item	Qty.	Description	Unit Price	Delivery*
1	4	Himag PN: 80951 R/00 (E64 1kW 20kHz 36:36 Transformer with Clamp and Plate)	\$673	6-8 Weeks
1	1	Freight charge to Valparaiso	\$275	-

Notes!

Currency: US Dollars
Pricing: Ex works Himag UK
Terms: Pro Forma
Delivery: Time scales are quoted from receipt of purchase order and subject to component stock availability.

The above quotation is valid for 30 days
Terms and conditions can be found on the Himag website.

Kind Regards
Richard Dobinson

Himag Planar Magnetics Limited
Unit A The Aquarius Centre, Waterwells Bus. Park, Gloucester, GL2 2FN, UK
T: +44 (1452) 722351 F: +44 (1452) 881360
sales@himag.co.uk www.himag.co.uk



Registered in England and Wales No 8338642

QUOTATION
QD01

ISSUE 3
14.09.22

PUBLICACIONES GENERADAS

Las siguientes publicaciones han sido parcial o completamente derivadas de la investigación involucrada en el desarrollo de esta proyecto de tesis.

Artículo de Revista

- [1] **Bugueño, Rodrigo A.**, Hugues Renaudineau, Ana M. Llor, and Christian A. Rojas. 2024. “Transformerless Partial Power AC-Link Step-Down Converter” *Mathematics* 12, no. 13: 1939. <https://doi.org/10.3390/math12131939>.

Conferencias Internacionales

- [1] Eduardo Richard, Hugues Renaudineau, Ana M. Llor, **Rodrigo A. Bugueño** y Christian A. Rojas, “Transformerless Partial Power AC-Link Converter for PV Integration to DC Microgrid”, IECON 2022 – 48th Annual Conference of the IEEE Industrial Electronics Society, Brussels, Belgium, 2022, pp. 1-6.

Proyectos Relacionados

- [1] ANID/FONDECYT Regular 1210757
- [2] ANID-Basal Project FB0008
- [3] ANID/FONDAP/1522A0006

BIBLIOGRAFÍA

- [1] S. Rivera, J. Rojas, S. Kouro, P. W. Lehn, R. Lizana, H. Renaudineau, and T. Dragičević, “Partial-power converter topology of type ii for efficient electric vehicle fast charging,” *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 10, no. 6, pp. 7839–7848, 2022.
- [2] N. Unidas. (2021) Los combustibles fósiles nos abocan a la extinción, advierte un informe de la onu. [Online]. Available: <https://news.un.org/es/story/2021/10/1499032>
- [3] H. J. A. P. S. of Engineering and A. Sciences, “Deaths from fossil fuel emissions higher than previously thought,” *Harvard University*, 2021.
- [4] G. Kuo, “When fossil fuels run out, what then?” *MAHB*, 2019. [Online]. Available: <https://mahb.stanford.edu/library-item/fossil-fuels-run/>
- [5] N. P V, C. M, R. P. Eldho, and S. Michail, “Review on role of power electronics in integration of renewable energy sources with micro grid,” in *2022 International Conference on Smart and Sustainable Technologies in Energy and Power Sectors (SSTEPS)*, 2022, pp. 27–32.
- [6] M. Forouzesh, Y. P. Siwakoti, S. A. Gorji, F. Blaabjerg, and B. Lehman, “Step-up dc–dc converters: A comprehensive review of voltage-boosting techniques, topologies, and applications,” *IEEE Transactions on Power Electronics*, vol. 32, no. 12, pp. 9143–9178, 2017.
- [7] J. Anzola, I. Aizpuru, A. A. Romero, A. A. Loiti, R. Lopez-Erauskin, J. S. Artal-Sevil, and C. Bernal, “Review of architectures based on partial power processing for dc-dc applications,” *IEEE Access*, vol. 8, pp. 103 405–103 418, 2020.
- [8] N. G. F. dos Santos, J. R. R. Zientarski, and M. L. d. S. Martins, “A review of series-connected partial power converters for dc–dc applications,” *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 10, no. 6, pp. 7825–7838, 2022.
- [9] S. Gao, H. Song, Y. Wang, R. Xu, and D. Xu, “A secondary-resonance mhz active-clamp flyback converter with partial power processing,” *IEEE Transactions on Industry Applications*, vol. 58, no. 6, pp. 7988–7997, 2022.

- [10] O. Abdel-Rahim, A. Chub, A. Blinov, and D. Vinnikov, "Series buck-boost partial power converter based on the push-pull converter," in *IECON 2022 - 48th Annual Conference of the IEEE Industrial Electronics Society*, 2022, pp. 1-5.
- [11] C. S. Beckmann, C. A. Rojas, H. Renaudineau, S. Kouro, H. Young, R. Opazo, and S. Rivera, "Comparison of modulation strategies for a dual active bridge partial power dc-dc converter in ev powertrains," in *IECON 2022 - 48th Annual Conference of the IEEE Industrial Electronics Society*, 2022, pp. 1-6.
- [12] J. W. Zapata, S. Kouro, G. Carrasco, H. Renaudineau, and T. A. Meynard, "Analysis of partial power dc-dc converters for two-stage photovoltaic systems," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 7, no. 1, pp. 591-603, 2019.
- [13] J. R. R. Zientarski, M. L. d. S. Martins, J. R. Pinheiro, and H. L. Hey, "Series-connected partial-power converters applied to pv systems: A design approach based on step-up-down voltage regulation range," *IEEE Transactions on Power Electronics*, vol. 33, no. 9, pp. 7622-7633, 2018.
- [14] C. Liu, Z. Zhang, and M. A. E. Andersen, "Analysis and evaluation of 99 % efficient step-up/down converter based on partial power processing," *IEEE Transactions on Industrial Electronics*, pp. 1-13, 2022.
- [15] H. Radmanesh and A. Dehbashi, "An integrated non-isolated full-bridge converter with soft switching," in *2019 International Power System Conference (PSC)*, 2019, pp. 423-427.
- [16] S. Ye, E. Meyer, Y.-F. Liu, and L. X. Dong, "A novel non-isolated two-phase full bridge topology for vrm applications," in *2008 Twenty-Third Annual IEEE Applied Power Electronics Conference and Exposition*, 2008, pp. 24-30.
- [17] F. Sarrafin-Ardebili, B. Allard, and J.-C. Crebier, "Capacitive coupling for high voltage ratio power transfer in multi-cell converters based on gan hfets," in *CIPS 2016; 9th International Conference on Integrated Power Electronics Systems*, 2016, pp. 1-6.
- [18] S. Choi, J.-S. Hong, and J.-I. Ha, "Phase control using network node voltage feedback for capacitor-coupled dual active bridge dc-dc converters," in *2021 IEEE Energy Conversion Congress and Exposition (ECCE)*, 2021, pp. 3033-3038.
- [19] P. Channegowda and G. Venkataramanan, "Comparative evaluation of capacitor-coupled and transformer-coupled dual active bridge converters," in *2016 IEEE Energy Conversion Congress and Exposition (ECCE)*, 2016, pp. 1-8.
- [20] J.-S. Hong and J.-I. Ha, "Common mode current minimization of capacitor-coupled dual-active-bridge for sipo mvdc-lvdc distribution converter," in *IECON 2019 - 45th Annual Conference of the IEEE Industrial Electronics Society*, vol. 1, 2019, pp. 5733-5738.
- [21] D. Pesantez, H. Renaudineau, S. Rivera, A. Peralta, A. Marquez Alcaide, and S. Kouro, "Transformerless partial power converter topology for electric vehicle fast charge," *IET Power Electronics*, vol. n/a, no. n/a, 2023. [Online]. Available: <https://ietresearch.onlinelibrary.wiley.com/doi/abs/10.1049/pel2.12613>

- [22] E. Richard, H. Renaudineau, A. M. Llor, R. A. Bugueño, and C. A. Rojas, “Transformerless partial power ac-link converter for pv integration to dc microgrid,” in *IECON 2022 – 48th Annual Conference of the IEEE Industrial Electronics Society*, 2022, pp. 1–6.
- [23] R. Cortés, “Convertidor de potencia dc-dc para conexión directa de energía fotovoltaica y electrolizador,” Universidad Técnica Federico Santa María, Departamento de Electrónica, Valparaíso, Chile, Tech. Rep., October 2021.
- [24] E. Richard, “Control de un convertidor ac-link de potencia parcial para integración de energías renovables en un sistema dc,” Master’s thesis, Universidad Técnica Federico Santa María, Departamento de Electrónica, Valparaíso, Chile, August 2023.
- [25] D. Pesantez, H. Renaudineau, S. Rivera, and S. Kouro, “Transformerless partial power converter for electric vehicle fast charging stations,” in *2022 IEEE Energy Conversion Congress and Exposition (ECCE)*, 2022, pp. 1–6.
- [26] P. Akhtar, M. Akhtar, and M. e. a. Baqir, “Structural and magnetic evaluations of rare-earth (tb, pr, ce, gd, y)-doped spinel ferrites for high frequency and switching applications,” *J Mater Sci: Mater Electron*, vol. 32, p. 7692–7703, 2021.
- [27] *Fast IGBT4 Modules*, SEMIKRON SKM100GB12T4, 09 2013, rev. 1.
- [28] *Preliminary RP7900 Series Operating and Service Guide*, KEYSIGHT RP7963A, 2017.
- [29] *BIDIRECTIONAL DC POWERSUPPLY MODEL 62000DSERIES*, Chroma 62060D-600, 02 2023.
- [30] *InfiniiVision 3000T X-Series Oscilloscopes*, KEYSIGHT InfiniiVision MSOX3034T, 07 2022, 5992-0140EN.
- [31] *Aluminum Electrolytic Capacitors*, nichicon LGL2G102MELC50.
- [32] *Capacitors with Screw Terminals*, EPCOS B43564A0228M000, 02 2010.
- [33] *Power Chokes – Vertical Mount*, Coilcraft B43564A0228M000, 11 2019, document 135-1.
- [34] M. López, “Diseño de tarjetas de comunicación para equipo dspace microlabbox 1202/1302,” Universidad Técnica Federico Santa María, Departamento de Electrónica, Valparaíso, Chile, Tech. Rep., Enero 2017.
- [35] *Radial Aluminum Electrolytic Capacitors*, KEMET ESG157M500AQ5AA, 08 2023.
- [36] F. Osorio, “Simulación en tiempo real de un convertidor dc-dc flying capacitor de tres niveles,” Universidad Técnica Federico Santa María, Departamento de Electrónica, Valparaíso, Chile, Tech. Rep., 2022.
- [37] M. C. Mira, Z. Zhang, and A. E. Michael Andersen, “Analysis and comparison of dc/dc topologies in partial power processing configuration for energy storage systems,” in *2018 International Power Electronics Conference (IPEC-Niigata 2018 -ECCE Asia)*, 2018, pp. 1351–1357.

-
- [38] R. Pittini, M. C. Mira, Z. Zhang, A. Knott, and M. A. Andersen, “Analysis and comparison based on component stress factor of dual active bridge and isolated full bridge boost converters for bidirectional fuel cells systems,” in *2014 International Power Electronics and Application Conference and Exposition*, 2014, pp. 1026–1031.
- [39] Z. Wang, Z. Liu, Z. Guo, K.-J. Li, and X. Ge, “Submodule capacitor lifetime increment method for modular multilevel converters,” in *2023 IEEE/IAS Industrial and Commercial Power System Asia (ICPS Asia)*, 2023, pp. 238–243.

COPYRIGHT

Algunas secciones y figuras de este documento están protegidas por leyes de derechos de autor. Por favor, contacte al Instituto de Ingenieros Eléctricos y Electrónicos, IEEE, la Universidad Técnica Federico Santa María o al autor antes de cualquier uso no personal de este material.

